



N° d'ordre : 24/2014

THESE DE DOCTORAT

SPECIALITE:
TELECOMMUNICATIONS & MICROELECTRONIQUE

Présentée par
Aicha ALAMI HASSANI

**Contribution à l'étude des performances, modélisation,
conception VLSI et implémentation sur FPGA d'un
système de communications DS-CDMA**

Soutenue le 26/06/2014

Devant le jury

P ^r . Mostafa MRABTI	Président	ENSA, Fès
P ^r . Michel AILLERIE	Rapporteur	Université de Lorraine, France
P ^r . Abdel Majid BADRI	Rapporteur	FST, Mohammedia
P ^r . Mhammed LAHBABI	Rapporteur	FST, Fès
P ^r . Bekkay HAJJI	Examineur	ENSA, Oujda
P ^r . Hassan QJIDAA	Examineur	FSDM, Fès
P ^r . Mohcine ZOUAK	Directeur de thèse	FST, Fès

Table des matières

Liste des figures	XII
Liste des tableaux.....	XVI
Abréviations et acronymes.....	XVII
Notations mathématiques utilisées.....	XX
Introduction générale	1
1. Mise en contexte.....	1
2. Objectifs.....	4
3. Organisation du document	6
Chapitre 1 : Accès multiple : historique et principe	
1. Introduction.....	8
2. L'accès multiple.....	8
3. L'historique du CDMA	10
4. L'étalement de spectre	14
4.1 L'étalement de spectre par sauts de fréquences : FHSS	14
4.2 L'étalement de spectre par séquence directe : DSSS.....	15
4.3 Le multiplexage par répartition en fréquences orthogonales : OFDM	16
4.4 Comparaison des trois techniques de codage	17
5. Bandes radiofréquences des systèmes d'accès multiple	18
6. Conclusion	24

Chapitre 2 : Technique d'étalement de spectre DS-CDMA : principe et caractéristiques

1. Introduction	25
2. De l'étalement de spectre au CDMA	25
2.1 Le principe de l'étalement de spectre	25
2.2 Le système CDMA	27
2.3 Le CDMA à Séquence Directe (DS-CDMA)	28
3. Les codes d'étalement	31
3.1 Propriétés des codes d'étalement	32
3.2 Différentes familles de codes adaptés au CDMA	33
3.2.1. Les séquences de Walsh Hadamard	33
3.2.2. Les PN-séquences	35
3.2.2.1. Génération des m-séquences	35
3.2.2.2. Auto-corrélation des m-séquences	40
3.2.3. Les codes de Gold	42
3.2.4. Les codes de Kasami	43
4. Description de la chaîne de transmission DS-CDMA	44
4.1 Structure basique d'un système de télécommunication numérique CDMA	45
4.2 L'émetteur CDMA : modélisation du signal émis	46
4.3 Le récepteur CDMA : modélisation du signal reçu	49
4.3.1. Problématique de la synchronisation dans un système DS-CDMA	52
4.3.2. Les techniques d'acquisition	53
4.3.2.1. Le filtrage adapté	54
4.3.2.2. La corrélation	57
4.3.2.2.1. Recherche série	57
4.3.2.2.2. Recherche parallèle	58
4.3.2.2.3. Recherche par estimation séquentielle	58
4.3.3. Les techniques de poursuite	60
4.3.3.1. La DLL : Delay Locked Loop	62
4.3.3.1.1. La DLL cohérente	62
4.3.3.1.2. La DLL non cohérente	66
4.3.3.2. La TDL : Tau Dither Loop	68

4.3.3.3. Comparaison des boucles de poursuite..... 70
5. Conclusion 71

Chapitre 3 : Etude des performances d'une chaîne de transmission DS-CDMA

1. Introduction 73
2. Réalisation de la chaîne de transmission DS-CDMA 73
 2.1. Spécifications du système 74
 2.2. Modélisation du système sous Matlab/Simulink 81
 2.3. Paramètres de simulation 83
 2.4. Résultats et analyse 83
 2.5. Détermination du taux d'erreur binaire 86
 2.6. Effet de la synchronisation sur les performances du système. 87
3. Approche théorique : performances du système 88
 3.1 Le récepteur conventionnel par corrélation : RCC 89
 3.1.1 Variable décisionnelle 93
 3.1.2 L'interférence d'accès multiple (IAM) 95
 3.1.2.1 Propriétés de l'IAM 97
 3.1.2.1.1. Moyenne de l'IAM..... 98
 3.1.2.1.2. Variance de l'IAM : cas synchrone 100
 3.1.2.1.3. Variance de l'IAM : cas asynchrone 101
 3.1.3 Rapport signal sur interférence + bruit (SNIR) 106
 3.2 Nombre maximum d'utilisateurs 107
 3.3 Critère de performances en réception..... 109
 3.3.1. Probabilité d'erreur du RCC : cas synchrone 110
 3.3.2. Probabilité d'erreur du RCC : cas asynchrone 111
 3.3.3. Etude paramétrique..... 112
 3.3.3.1. Influence du SNR..... 112
 3.3.3.2. Influence de la longueur du code 115
 3.3.3.3. Influence du nombre d'utilisateurs 115
 3.3.3.4. Influence du seuil de décision..... 116
 3.4 Temps d'acquisition 118
 3.5 Probabilités de détection et de fausse alarme..... 121

4. Conclusion 125

Chapitre 4 : Architecture VLSI de la chaîne DS-CDMA et implémentation sur FPGA

1. Introduction 126

2. Méthodologie et outils de conception retenus 127

2.1. Flot de conception FPGA adopté et environnement de synthèse..... 127

2.2. Outils de conception..... 128

3. Conception matérielle d'une architecture VLSI de l'émetteur-récepteur DS-CDMA 130

3.1. Architecture VLSI de l'émetteur 132

3.1.1. Le générateur de PN-code 132

3.1.2. Le multiplieur..... 135

3.1.3. Le codeur différentiel..... 136

3.1.4. Les résultats de simulation..... 137

3.2. Architecture VLSI du récepteur..... 139

3.2.1 Le convertisseur analogique-numérique..... 141

3.2.2 Architecture VLSI du récepteur conventionnel..... 143

3.2.2.1. Le multiplieur..... 144

3.2.2.2. L'intégrateur 144

3.2.2.3. Le test de données..... 146

3.2.2.4. Les résultats de simulation..... 147

3.2.3 Architecture VLSI de la synchronisation..... 149

3.2.3.1 L'étage d'acquisition 151

3.2.3.1.1. La valeur absolue..... 152

3.2.3.1.2. Le test de corrélation 152

3.2.3.1.3. Le décalage du PN-code 153

3.2.3.1.4. La machine à états 156

3.2.3.1.5. Les résultats de simulation..... 157

3.2.3.2 L'étage de poursuite 160

3.2.3.2.1. Le discriminateur..... 161

3.2.3.2.2. Le filtre de boucle 164

3.2.3.2.2.1. Familles des filtres numériques..... 165

3.2.3.2.2.2. Synthèse et réalisation..... 167

Table des matières

i. Le filtre RII :	167
ii. Le filtre RIF	177
3.2.3.2.3. Le NCO	180
3.2.3.2.4. Le générateur de PN-code	187
3.3. Simulation du système DS-CDMA complet sous Modelsim	188
4. Synthèse logique et Implémentation de l'architecture sur FPGA	191
5. Conclusion	193
Conclusion générale et perspectives	194
Annexes	198
Annexe A : Variantes du CDMA	198
Annexe B : Le modèle de décision	201
Annexe C : Démonstration du temps d'acquisition	204
Annexe D : La fonction de Marcum	207
Annexe E : Arithmétique virgule fixe et code binaire complémente à deux	209
Références bibliographiques	212