



Mémoire de Projet de fin d'étude

Préparé par

ELBAHAOUI ABDELMAJID

Pour l'obtention du diplôme

Ingénieur d'Etat en

SYSTEMES ELECTRONIQUES & TELECOMMUNICATIONS

Intitulé

**CONCEPTION ET REALISATION D'UNE CARTE
D'ACQUISITION DES SIGNAUX DU RESEAU DE
DISTRIBUTION MOYENNE TENSION**

Encadré par :

Pr H.ELMARKHI (FSTF)

Mr M.ZAHRI (RAK)

Soutenu le **27 Juin 2014**, devant le jury composé de :

Pr H.ELMARKHI.....: Encadrant

Mr. M.ZAHRI.....: Encadrant

Pr A.MECHAQRANE.....: Examineur

Pr F.ERRAHIMI.....: Examineur



Dédicace

Ce présent rapport est dédié :

À mes très chers parents, mes sœurs et mes frères qui ont beaucoup dépensé moralement et matériellement, qui m'ont donné soutien, conseils, orientations, sans jamais se lasser, ni se plaindre.

À la faculté des sciences et technique de Fès, professeurs et administration qui m'ont formé, dans les meilleures conditions.

À la régie autonome de Kenitra « R.A.K. » et particulièrement l'équipe de la division travaux et exploitation électricité.

À toutes les personnes, qui m'ont aidé de près ou de loin à élaborer ce travail par leurs encouragements, leur soutien, leur gratitude et leur compréhension durant ce stage.

Abdelmadjid



Remerciement

En premier lieu, je remercie le Dieu, de m'avoir donné la force et la patience pour pouvoir mener ce travail à ce résultat.

Je tiens tout à remercier infiniment tous ceux qui ont facilité le déroulement de ce stage à la Régie Autonome de Kenitra et plus précisément au sien de la division Travaux et Exploitations Electricité.

Mes remerciements vont particulièrement à:

- **M^f. ZAHRI Mustapha** : Chef de la division et encadrant.
- **M^f. EL MARKHI Hassane** : Professeur à la FST et encadrant.
- **M^f. BEN OMAR Abdallah** : Chef du service téléconduite.
- **M^f.EL BALRITI** : Directeur de l'entreprise ELEQ.
- **M^f.ABOUCH Yassine** : Directeur INTELIFEX SYSTEMS- Casa.
- **M^f. BELHOUARI Abdelkarim** : Professeur à l' EST.

Je tiens aussi à exprimer mes sincères remerciements à :

- **M^f .HEJJAJ Kacem.**
- **M^f .ZARMOUK Abdelaziz.**
- **M^f. BOURHABA Hammouda.**

Et à tous le personnel de la division et de la RAK pour leurs esprits de collaboration et pour leurs importantes interventions.

Je tiens à remercier le personnel administratif ainsi que le corps professoral de la Faculté des Sciences et Techniques de Fès, pour la prestigieuse formation qui m'ont garantis.

Enfin et en signe de reconnaissance, je voudrais exprimer ma profonde gratitude et ma haute estimation à tous ceux et celles qui ont contribué de près ou de loin au bon déroulement de ce stage.



Liste des figures

Figure 1: Organigramme de la RAK	11
Figure 2: Organigramme de la division travaux et exploitation électricité	12
Figure 3 : Réseau moyenne tension de la RAK	13
Figure 4 : Bâtiment 60 KV du poste source Kenitra Est	14
Figure 5 : Les trois transformateurs du poste Kenitra Est	15
Figure 6 : Cellule ouverte	17
Figure 7 : Cellule préfabriquée	17
Figure 8 : Salle des relais	18
Figure 9 : les relais mécanique et analytique	18
Figure 10 : relais numérique	19
Figure 11 : Salle des batteries.	19
Figure 12 : Des cellules préfabriquées d'un répartiteur de la RAK	20
Figure 13 : Postes de transformation MT/BT (ancien et nouveau)	20
Figure 14 : Câble électrique en Aluminium	21
Figure 15 : Les fonctions remplies par la télégestion	22
Figure 16 : Les éléments constitutifs du BCC.	23
Figure 17 : Les éléments gérés par le BCC	24
Figure 18 : Vue en haut de la carte des transformateurs	28
Figure 19 : Carte d'entrées principale.	30
Figure 20 : Carte d'entrées principale (vue en haut)	31
Figure 21 : Carte d'entrées principale (vue en bas)	32
Figure 22 : Module d'alimentation (vue en haut)	33
Figure 23 : Carte Micro-Processeur (vue en haut)	34
Figure 24 : schéma descriptif général de la carte d'entrée du relais	35
Figure 25: Vue en face de l'équipement ZIV	36
Figure 26 : Vue frontale de l'équipement F650	37
Figure 27 : Principaux blocs d'une chaîne d'acquisition.	39
Figure 28: Principaux blocs d'une chaîne de restitution.	40
Figure 29 : différents types de TC	41
Figure 30 : Circuit magnétique du TC.	41
Figure 31 : schématisation des TC	42
Figure 32 : Exemple de plaque signalétique d'un transformateur de courant à deux secondaires.	44
Figure 33 : Schéma permettant de vérifier le bon fonctionnement des relais.	45
Figure 34 : $I_2 = f(N)$ pour 1 TC seul (15 VA 10P5 100/5) avec Charge Z au secondaire :	45
Figure 35 : Exemple de court-circuiteurs du TC.	47
Figure 36 : Diode transil montée en surface (à gauche) et simple (à droite).	48
Figure 37 : Etage du TT et du TC avec diode de protection.	50
Figure 38 : Amplificateur d'instrumentation à deux AOP.	51
Figure 39 : Amplificateur d'instrumentation à trois AOP.	51
Figure 40 : Amplificateur d'instrumentation INA132	52



Figure 41 : Schéma interne de l'amplificateur d'instrumentation INA132.	52
Figure 42 : Brochage des circuits INA132U au borne du transformateur.	53
Figure 43 : Logiciel de simulation FilterPro de Texas Instrument	54
Figure 44: Filtre de Sallen-Key à fréquence de coupure de 12.5KHz.	54
Figure 45 : Diagramme de Bode (Gain et phase) du filtre.....	54
Figure 46 : Table de composants nécessaire pour ce filtre.....	55
Figure 47 : Montage avec filtre anti-repliement	57
Figure 48 : Acquisition séquentielle décalée.....	57
Figure 49 : Acquisition séquentielle simultanée.	58
Figure 50 : Acquisition parallèle	58
Figure 51 : Echantillonnage	59
Figure 52 : Quantification.....	59
Figure 53 : Codage.....	60
Figure 54 : Echantillonneur –Bloqueur.....	60
Figure 55 : Echantillonneur –Bloqueur avec logiciel Isis.	61
Figure 56 : Simulation de l'échantillonneur bloqueur.....	61
Figure 57: Chaîne d'acquisition avec MUX et CAN séparés.	63
Figure 58 : Chaîne d'acquisition avec MUX et CAN combinés.	65
Figure 59: Chaîne d'acquisition avec dsPIC.	67
Figure 60 : Chaîne d'acquisition complète.	70
Figure 61 : Sommateur non inverseur de tension.....	71
Figure 62 : Sommateur avec pont de résistance.....	71
Figure 63 : machine de bobinage RUFF GERMANY RW55	74
Figure 64 : Noyau de Fer avant et après isolement	74
Figure 65 : Fixation du noyau entre les trois roues de rotation.....	75
Figure 66 : Configuration des paramètres de bobinage.....	75
Figure 67 : Vérification et début du processus.	76
Figure 68: transformateur de tension 100/10V.	76
Figure 69: transformateur de courant 200/1A.....	76
Figure 70: Valise de Test des transformateurs de courant.	77
Figure 71 : Configuration CT_Object.	78
Figure 72 : résultat des tests	79
Figure 73 : Alimentation stabilisée +15v,-15v et 5v.	79
Figure 74 : Circuit imprimé de la carte à transformateurs.....	81
Figure 75 : Carte de transformateurs.....	82
Figure 76 : Circuit imprimé de la chaîne de conditionnement double couche.....	82
Figure 77 : Deuxième version du circuit imprimé.	83
Figure 78 : Carte de conditionnement.	83
Figure 79 : Circuit imprimé réaliser par gravure à l'anglaise.....	84
Figure 80 : Matériels de test.	85
Figure 81:Signal au bornier S1 (Avec S2 égal à 0).....	85
Figure 82:Signal à la sortie du l'amplificateur Différentiel.....	86
Figure 83 : Signal à l'entrée du filtre.	86



Figure 84 : Signal à la sortie du filtre.....	87
Figure 85:Signal de sortie final.....	87
Figure 86 :Carte de developpement dsPIC.....	89
Figure 87:Organigramme principal	91
Figure 88 :Organigramme d'acquisition.....	92
Figure 89 :Organigramme d'execution d'algorithme.....	93
Figure 90 :Carte de process d'affichage	94
Figure 91:Les étapes de chaque conversion A/N.....	95
Figure 92 :Architecture interne de l'ADC du dsPIC	97
Figure 93 : Blocs Simulink pour la création du code C pour dsPIC.....	99
Figure 94 :Fichier Hex générer par dsPIC.....	100

Liste des tableaux

Tableau 1: Récapitul des caractéristiques des transformateurs.....	72
Tableau 2 : Nouvelles caractéristiques après modification.....	73



Sommaire

Dédicace.

Remerciement.

Liste des figures.

Liste des tableaux.

Introduction..... 8

Partie 1 : Généralités..... 9

1. Présentation de la R.A.K : 10

1.1 Historique : 10

1.2 La forme juridique : 10

1.3 La forme économique : 10

1.4 Organigramme : 11

2. Réseau moyenne tension de la RAK : 12

2.1 Poste source Kenitra Est: 14

2.2 Les répartiteurs : 19

2.3 Les postes de livraisons MT/BT 20

2.4 *Transport d'énergie* 21

3. Cahier des charges: 25

3.1 Contexte : 25

3.2 Cahier des charges 25

Partie 2 : Etude des équipements de protection existants..... 26

1. Généralités : 27

1.1 Le disjoncteur. 27

1.2 Les relais de protection : 27

2. Relais de protection MICOM P141: 27

2.1 définition : 27

2.2 Description interne : 28

3. Relais de protection ZIV: 36

4. Relais de protection F650: 37

Partie 3 : Etude et conception de la carte d'acquisition des données..... 38

1. La chaine d'acquisition: 39

1.1 Cahier des charges : 39

1.2 *Etude et conception de notre chaine d'acquisition:* 39



2.	Simulation des solutions proposées pour le schéma complet de la carte d'acquisition:....	62
2.1	Première solution (Multiplexeur et convertisseur séparés):	63
2.2	Deuxième solution : (MUX et CAN combiné à la fois dans un seul circuit intégré). ...	65
2.3	Troisième solution : <i>Utilisation d'un microcontrôleur dsPIC</i> (solution choisie).	67
Partie 4 : Réalisation et tests		69
1.	Carte de transformateurs:	72
1.1	Les transformateurs:	72
	a.Cahier des charges carte transformateur :	72
	b.Dimensionnement des transformateurs :	73
	c.Contraintes de la réalisation:	73
	d.Réalisation :	74
	e.Mesures et tests:	77
	f.Résultats des tests:	78
1.2	Le circuit <i>d'alimentation</i> :.....	79
1.3	Circuit imprimé.....	81
1.4	Résultat:	82
2.	Carte d'acquisition :.....	82
2.1	Premier version : carte à double couche.	82
2.2	Deuxième version (version finale):.....	83
2.3	Résultat final :	83
2.4	Problèmes rencontrés :.....	84
2.5	Test.....	85
3.	Traitement des données :	89
3.1	Introduction sur les dsPIC :	90
3.2	<i>Etat d'avancement concernant la carte de traitement</i> :	95
3.3	Programme effectué :	99
Conclusion		101
Bibliographie		102
Annexes		103



Introduction

La réduction des interruptions d'alimentation d'énergie électrique, dues aux défauts sur les conducteurs est une obligation à respecter, chaque distributeur d'électricité joue sur le temps des interventions au cas des défauts sur les lignes.

La Régie Autonome de Kenitra entant qu'entreprise de fourniture d'énergie électrique a aussi déployé plus d'effort concernant ce point, on cherchant des moyens pour garantir la qualité de l'énergie qu'elle fournit.

L'année dernière plusieurs algorithmes de localisation de défauts ont été développés, et lorsqu'on parle de la localisation, implicitement ça revient à dire la détection de défaut et la situation du point du défaut.

Comme ces algorithmes se basent sur le calcul d'impédance donc le calcul de courant et tension, mon projet de fin d'étude porte sur l'acquisition et le traitement des courants et tensions d'un réseau moyen tension. Pour atteindre cet objectif, nous avons réalisé une carte d'acquisition qui se compose d'une carte de conditionnement et une autre de traitement.

Ce rapport est composé de quatre parties, reprenant les étapes de travail que nous avons suivies. La première partie présente la Régie Autonome de Kenitra « RAK » et le réseau électrique qu'elle gère, et les objectifs de notre travail. La deuxième partie est dédiée à une étude des équipements de protections existants au sein de la RAK. La troisième partie présente l'étude théorique de la carte à concevoir, et la dernière partie présente le résultat final de la réalisation de la carte ainsi que les tests effectués.



Partie 1

Généralités



1. Présentation de la R.A.K :

1.1 Historique :

Sous le protectorat, la distribution de l'électricité était assurée par la société d'électricité du Port Lyautey (S.E.P.L), nom que portait jadis la ville de Kenitra.

Au lendemain de l'indépendance, ce service public fut exploité par la société d'électricité de Kenitra (S.E.K). Ces deux sociétés assuraient la distribution de l'énergie électrique sous la forme juridique d'une concession, les liants à l'Energie Electrique du Maroc (E.E.M) : Société à caractère national chargée de la production et du transport. Quant à la distribution de l'eau, elle était assurée par les services Municipaux de la ville.

Par sa délibération en date du 28 décembre 1970, le conseil communal de la ville de Kenitra a donné naissance à la régie autonome chargée de la distribution d'eau dans le périmètre urbain.

Le critère intercommunal de la RAK a été conféré à celle-ci par le regroupement des collectivités de Kénitra, Haddada et centre autonome de Mahdia en syndicat des communes lors de la délibération de celui-ci en date du 7 avril 1977.

La création et l'extension du périmètre de desserte de la régie s'accomplissent dans le cadre juridique du décret N°2-64-394 de la personnalité civile et de l'autonomie financière conformément à son article 2.

Récemment la RAK a diversifié ses services en se chargeant de l'assainissement le 28 décembre 2003. Ce service s'occupe de la maintenance du réseau d'assainissement liquide et de l'installation des réseaux des égouts.

1.2 La forme juridique :

D'après l'arrêté ministériel N° : 517/71 du 28 / 12 / 1970, la régie est un établissement public à caractère commercial et industriel doté de l'autonomie financière.

Elle est soumise sous le double contrôle du ministère des finances et celui de l'intérieur.

1.3 La forme économique :

La RAK a pour but d'assurer la distribution d'eau et d'électricité dans la ville de Kenitra et ses communes rurales est d'exécuter les travaux d'équipement en eau et électricité des lotissements publics et privés.

La RAK commercialise l'eau achetée auprès de l'O.N.E.P (l'Office National d'Eau Potable) en plus de l'exploitation d'eau, alors que l'électricité est acquise totalement auprès de l'O.N.E (l'Office National d'Electricité).

1.4 Organigramme :

Généralement c'est l'organigramme qui retrace la structure hiérarchique de l'entreprise. Il précise la répartition des tâches entre les services et le niveau hiérarchique des différents responsables. L'organigramme général de la RAK se présente comme suit :

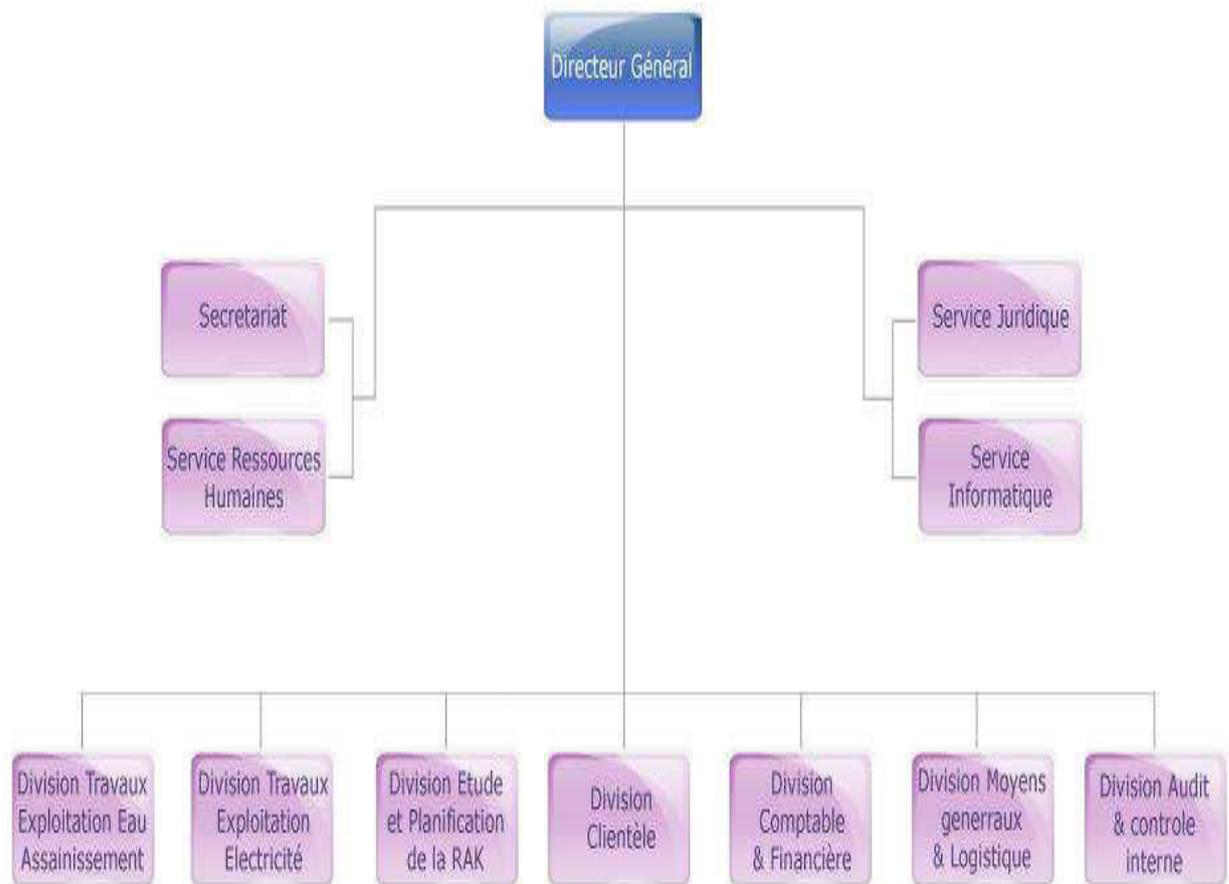


Figure 1 : Organigramme de la RAK

- ❖ **Division Moyens Généraux et Logistique**
- ❖ **Service du personnel**
- ❖ **Division financière et comptable**
- ❖ **Secrétariat de direction**
- ❖ **Service juridique**
- ❖ **Division Informatique**
- ❖ **Division Travaux Exploitation Eau et Assainissement**
- ❖ **Division Etudes et Planification**
- ❖ **Division Travaux et Exploitation Electricité**



La division d'électricité, dans laquelle j'ai effectué mon projet de fin d'étude, est sous la responsabilité d'un ingénieur chef division, Elle est chargée d'assurer en quantité et en qualité la distribution d'électricité répondant aux besoins de la ville, d'étudier et de proposer toute action visant l'amélioration et le renforcement des réseaux, elle comporte les services :

- D'exploitation ;
- Des travaux neufs et comptage ;
- De téléconduite.

L'organigramme de cette division est illustré sur la figure suivante :

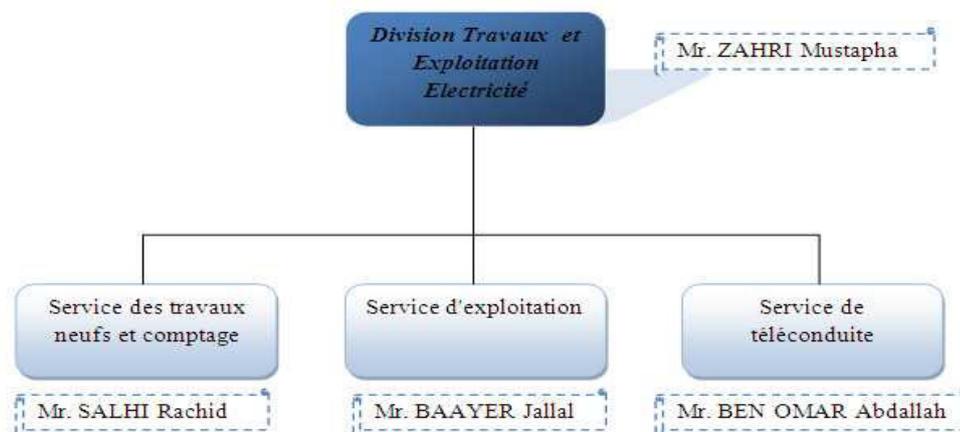


Figure 2 : Organigramme de la division travaux et exploitation électricité

2. Réseau moyenne tension de la RAK :

Avant d'entamer mon sujet concernant la réalisation d'une carte d'acquisition des données courants et tensions, une description du réseau de distribution d'électricité de Kenitra s'avère nécessaire pour avoir une idée sur le fonctionnement normal et comprendre l'importance de la thématique qu'on va traiter.

Le réseau de distribution de l'énergie électrique de Kenitra est divisé en deux sous réseaux :

- Réseau moyenne tension 22 KV : C'est le réseau aérien qui s'étend sur les zones rural ou moins peuplé.
- Réseau moyenne tension 20 KV : C'est le réseau souterrain qui alimente 90% de la ville de Kenitra.

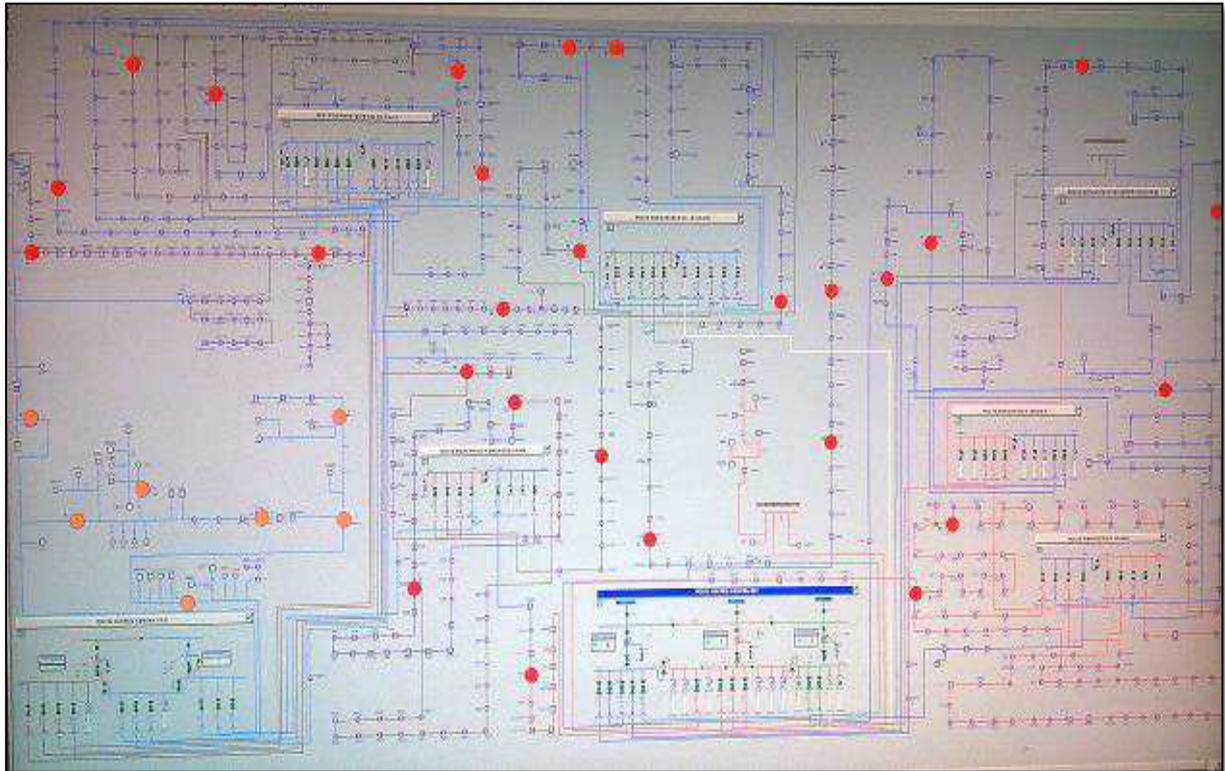


Figure 3 : Réseau moyenne tension de la RAK

Le réseau de Kenitra est un réseau étendu et bouclé, il se compose de :

- Deux postes sources télécommandés :
 - ✓ **Kenitra EST (MAAMOURA) : Alimente 90% du réseau.**
 - ✓ **Kenitra SUD (MEHDYA).**

- Deux départ tirée du poste source FOUARAT gérer par l'ONE :
 - ✓ **FOUARAT (tirage direct).**

- 6 répartiteurs télécommandés:
 - ✓ **OULED OUJIH.**
 - ✓ **MAGHREB ARABI.**
 - ✓ **LA VILLE HAUTE.**
 - ✓ **SAKNYA.**
 - ✓ **QUARTIER INDUSTRIEL.**
 - ✓ **MEDINA.**

- 552 Postes dont:
 - ✓ **35 postes Télécommandés.**
 - ✓ **11 IAT (interrupteurs Aériens Télécommandés).**
 - ✓ **506 postes non télécommandés.**

Puisque les postes sources sont identiques on va étudier l'exemple de Kenitra-Est (MAAMOURA) qu'est le plus important dans notre réseau.

2.1 Poste source Kenitra Est:

Le poste source Kenitra-Est est alimenté par une ligne 60 kV en provenance de l'ONE. Il se compose de plusieurs compartiments :

❖ Bâtiment 60 kV :

Le bâtiment 60 kV est un compartiment intermédiaire entre les lignes issues de l'ONE et les transformateurs, il joue un rôle de protection et d'isolation pour le réseau de l'ONE ainsi que pour les transformateurs de puissances.

Dans ce bâtiment on distingue 3 travées, chacune est formée de :

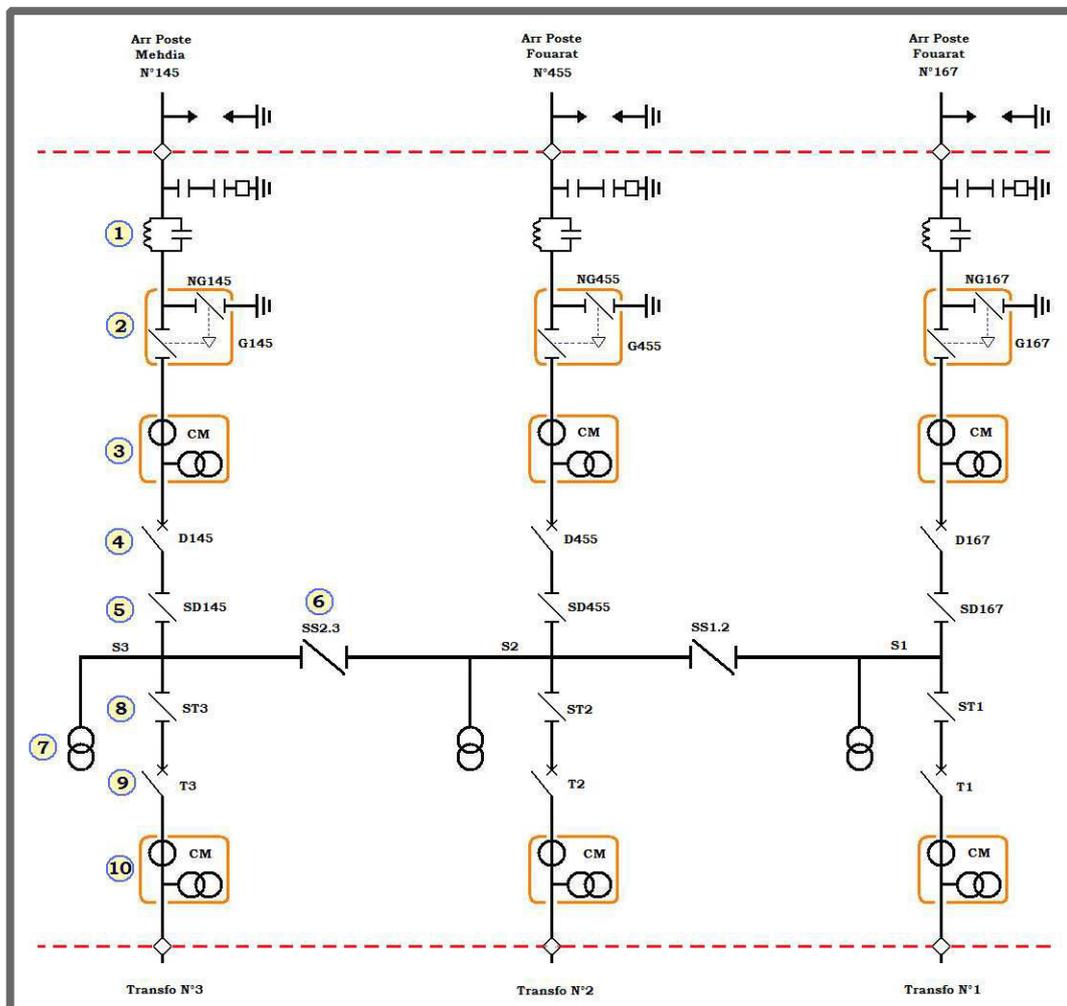


Figure 4 : Bâtiment 60 KV du poste source Kenitra Est

Identification des équipements

- ① : Circuit BOUCHON.
- ② : NG : Sectionneur de mise à la terre, à double coupure rotatif.
G : Sectionneur général ou tête de ligne, à double coupure rotatif.
- ③ : Combiné de mesure :
- ④ : Disjoncteur de ligne.
- ⑤ : Sectionneur d'aiguillage à double coupure rotatif.
- ⑥ : Sectionneur inter-barres pour le couplage 60 KV, à double coupure rotatif.
- ⑦ : Transformateur de tension de barres.
- ⑧ : Sectionneur d'isolement à double coupure rotatif.
- ⑨ : Disjoncteur de transformateur tripolaire.
- ⑩ : Combiné de mesure.

❖ Transformateurs de puissance :

La RAK dispose au niveau du poste source MAAMORA de trois transformateurs 60kV/20kV de marque NEXANS.

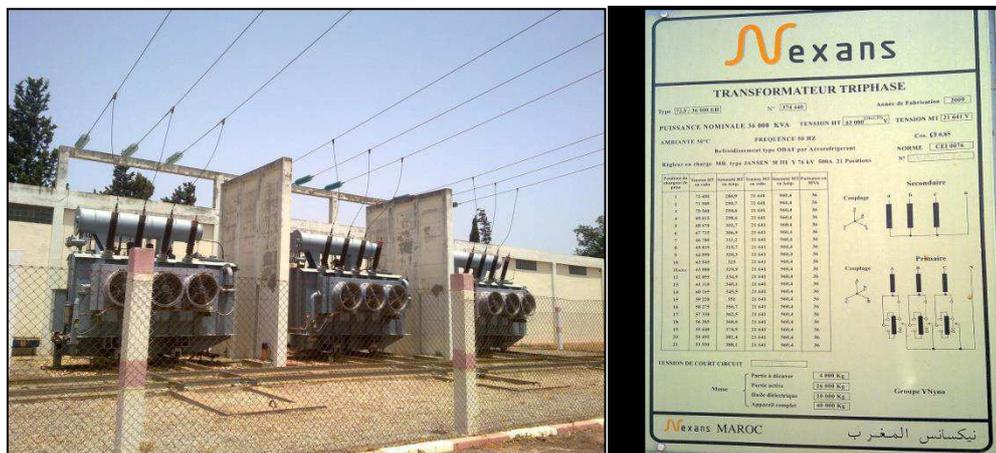


Figure 5 : Les trois transformateurs du poste Kenitra Est.

Les transformateurs sont de type statique, semi-intégral, et réglable en charge. Chaque transformateur est composé de :

- **Réservoir d'huile** : Assure le refroidissement ainsi que l'isolation du circuit magnétique (de type ODAF : Oil Dirigé Aération Forcée).



- Relais BUCHHOLZ : Il permet de protéger le transformateur contre les défauts internes comme les courts-circuits entre phases, les phases avec le circuit magnétique, et le circuit magnétique avec la cuve.
- Relais masse-cuve : Assure la protection contre le défaut d'isolation.
- Résistance de la terre : Le neutre est relié à la terre via une impédance d'une valeur de $11,8 \Omega$ pour limiter le courant de défaut.
- Régleur : permet d'ajuster, en charge, la tension de sortie du transformateur au alentour de 20KV.

❖ Bâtiment 20 KV :

Le bâtiment 20 KV est le compartiment qui reçoit la tension 20 KV des transformateurs pour la distribuer aux différent départ, il est constitué de différentes cellules qu'on peut répartir comme suit :

- Selon la direction :

1 Cellule arrivée : Le rôle de la cellule « Arrivée » est d'assurer une protection de la liaison entre le transformateur et le jeu-de-barre. Cette cellule doit comporter un disjoncteur.

2 Cellule départ ligne : Le rôle de la cellule « Départ ligne » est d'alimenter, à partir d'un jeu de barres MT, le réseau MT qui peut être souterrain, aérien ou mixte. Cette cellule doit comporter un disjoncteur.

- Selon la fabrication :

1 Cellule ouverte : (Ancien type de cellule) : est constituée principalement de :

- Disjoncteur non débrochable sur partie mobile ;
- Jeu de barres triphasé ;
- Transformateurs de courant et extrémités câble MT ;
- Equipement basse tension ;
- Transformateurs de tension.

Sauf que les composants sont tous découvert.



Figure 6 : Cellule ouverte

7 **Cellule préfabriquée** : c'est le nouveau type de cellule, constituée des mêmes composants des cellules ouvertes sous enveloppe métallique destiné aux postes MT /BT et les répartiteurs, elle est conçu pour assurer :

- ✓ La sûreté et la commodité d'exploitation ;
- ✓ La continuité de service ;
- ✓ La sécurité des personnes et du matériel ;
- ✓ La facilité d'installation et de maintenance.



Figure 7 : Cellule préfabriquée

❖ Salle des relais :

Cette salle contient tous les relais de protection (contre les défauts : phase-phase, phase-neutre ...) qui assurent la stabilité du réseau électrique. Cette protection est nécessaire pour éviter la destruction accidentelle d'équipements coûteux et pour assurer une alimentation électrique ininterrompue.



Figure 8 : Salle des relais

Pour le poste source Kenitra Est (MAAMOURA), on trouve des protections appropriées pour chaque niveau de tension :

- Pour les arrivées 60 KV : Les relais sont du type mécanique pour les lignes issues de l'ONE (FOUARAT), et du type analytique pour la ligne provenant de Mehdia.



Figure 9 : les relais mécanique et analytique.

- Pour les départs 20 KV : Tous les relais de protection de ces lignes sont numériques



Figure 10 : relais numérique.

❖ Salle des batteries :

Afin de garantir la continuité d'alimentation des auxiliaires en cas de coupure de courant, le poste dispose d'une salle de batterie d'une autonomie de 8heures.



Figure 11 : Salle des batteries.

2.2 Les répartiteurs :

Les répartiteurs sont des postes MT/MT, constitué des mêmes éléments du bâtiment 20 KV du poste source (cellule ouverte, cellule préfabriqué, départ et arrivé...), qui assurent la distribution de la moyenne tension via les cellules MT, dont la protection est identique à celle des départs MT.



Figure 12 : Des cellules préfabriquées d'un répartiteur de la RAK

Toutes les signalisations des événements qui se produisent dans les postes répartiteurs sont envoyées au BCC via la transmission radio.

2.3 Les postes de livraisons MT/BT

Ce sont des postes de transformation MT/BT, alimentés par la tension 20KV pour obtenir une tension de 220/380.



Figure 13 : Postes de transformation MT/BT (ancien et nouveau)

On peut classer ces postes en trois catégories :

- Postes publics : Vers les abonnés public;
- Postes clients : Vers les abonnés industriels (Entreprise ...);
- Postes mixtes.

Certains postes publics contiennent des cellules motorisées et peuvent être commandés à distance à travers une unité de contrôle commande de type «Easergy T200 I» par l'intermédiaire d'une radio.

2.4 Transport d'énergie

L'acheminement de l'électricité des postes sources jusqu'aux différents répartiteurs et postes de distributions MT/BT se fait via des câbles souterrains souvent en aluminium de sections 240 mm² appelés aussi FEEDERS.



Figure 14 : Câble électrique en Aluminium

Les systèmes de conduite, Visent à centraliser les décisions de gestion et de coordination et à automatiser le fonctionnement du système électrique, sont composés de:

- Dispatchings (matériel et logiciel)
- Appareillages de mesure et de commande
- Télécommunications.

La télégestion s'appuie sur les techniques de télétransmissions et de traitement informatique des données en provenance du réseau. Elle permet la transmission d'informations entre des sites géographiquement éloignés à des fins de surveillance des installations et d'optimisation du processus. Elle donne aux exploitants les moyens d'assurer un fonctionnement plus régulier, plus économique de leur service. Dans la pratique ce terme englobe les fonctions de:

- Télésignalisation ;
- Télésurveillance ;



- Télémessure ;
- Télécommande.

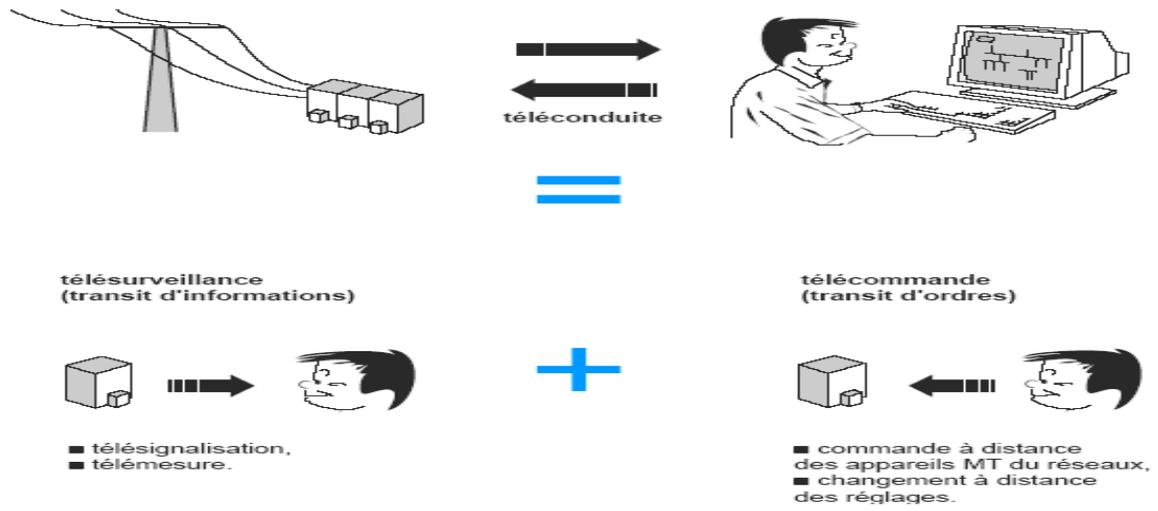


fig : plusieurs fonctions, ici regroupées selon le sens de leurs transmissions entre l'exploitant et le réseau, sont nécessaires pour réaliser la téléconduite.

Figure 15 : Les fonctions remplies par la télégestion

Le BCC est constitué de :

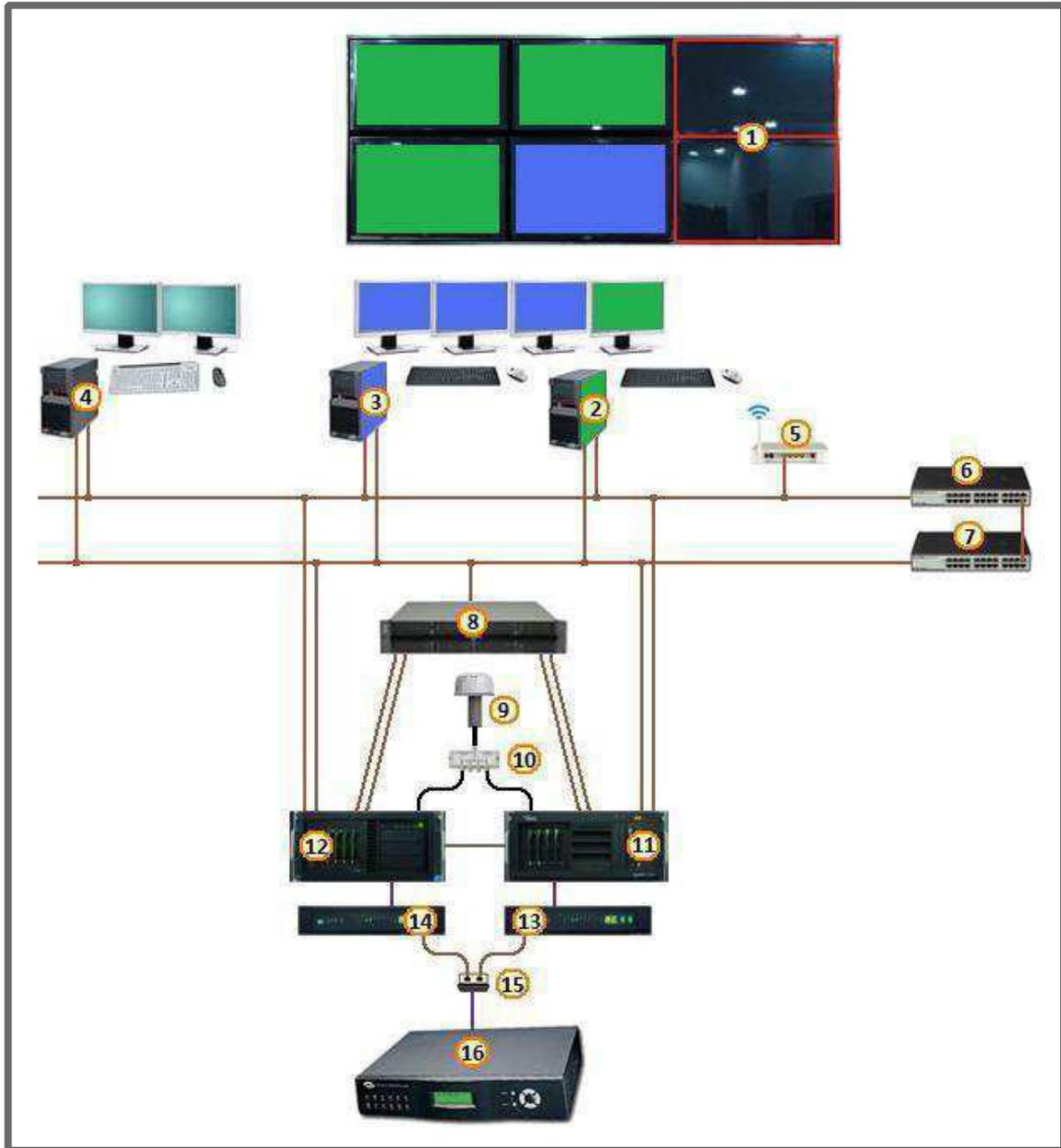


Figure 16 : Les éléments constitutifs du BCC.

- | | |
|--------------------------------|---|
| ① : Ecrans du service d'eau. | ⑨ : Antenne GPS. |
| ② : Unité centrale client UI1. | ⑩ : Adaptateur. |
| ③ : Unité centrale client UI2. | ⑪ : Serveur N°1 (Master). |
| ④ : Unité centrale client UI3. | ⑫ : Serveur N°2 (Stand by). |
| ⑤ : Routeur Wifi. | ⑬ : Multiplicateur de ports N°1 (Digibord). |
| ⑥ : Switch B. | ⑭ : Multiplicateur de ports N°2 (Digibord). |
| ⑦ : Switch A. | ⑮ : Spliter. |
| ⑧ : Disque dure commun. | ⑯ : Radio 4097 |

La figure 17 montre les éléments physiques constituant le BCC, cependant le système software de supervision du réseau de distribution électrique moyenne tension est SPECTRUM POWERCC.

❖ **Communication du BCC avec les équipements commandés :**

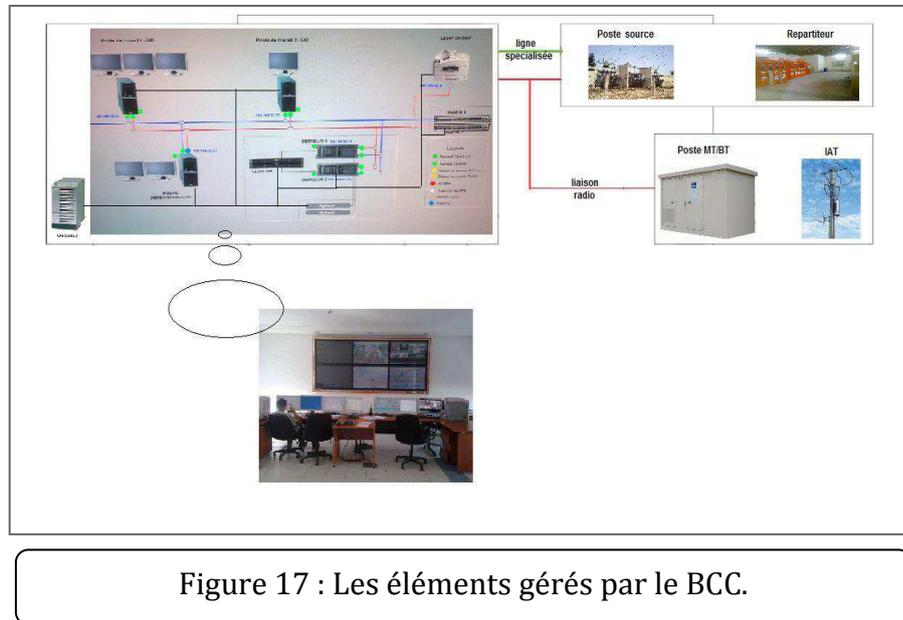


Figure 17 : Les éléments gérés par le BCC.

Dans un système de transmission de données, le support de communication a une influence directe sur la qualité de la transmission, c'est pour cela le choix des supports est lié directement à plusieurs variable :

- ✓ Le nombre des postes à gérer.
- ✓ La dispersion géographique.
- ✓ La qualité du service voulu selon les données à traité.
- ✓ Cout.

Les supports de communication choisit à la RAK sont :

➤ **la ligne spécialisée :**

C'est le support de communication principale utilisé pour la gestion des deux postes sources vu la sureté et la continuité de la qualité du service qu'il peut fournir, qui est bien adapté au besoin d'avoir les informations instantanée et d'une manière continue des deux postes.

Mais puisque le cout de possession d'une ligne téléphonique propriétaire est élevé, la RAK ne peut pas l'utiliser pour gérer tout son réseau.

➤ **Les systèmes radio:**

Cette solution est utilisée pour la gestion des répartiteurs, poste MT/BT et aussi comme solution redondante pour les postes sources, parce qu'elle permet d'assurer une qualité de service acceptable par un cout moins que celui de la ligne spécialisée.



➤ GSM :

La communication en utilisant le GSM, est utilisée pour la gestion du réseau eau qui ne nécessite pas une gestion instantanée, parce que la qualité de service qu'assure cette solution n'est pas stable. Mais elle peut être adaptée dans les zones urbaines vues la disponibilité de la couverture malgré qu'elle soit limitée.

3. Cahier des charges:

3.1 Contexte :

La fonction principale d'un réseau électrique est d'acheminer l'énergie jusqu'aux consommateurs. La fourniture d'électricité, en ce qui concerne la sûreté et la disponibilité, constitue un point clef de la gestion des réseaux électriques. Ceci est particulièrement vrai pour les réseaux de distribution, lien entre les réseaux de transport, de répartition et les consommateurs. La gestion de tels réseaux est complexe du fait de leur architecture étendue, du faible nombre de données disponibles et des perturbations variées qui peuvent s'y produire.

D'une autre part, La protection des réseaux électriques désigne l'ensemble des appareils de surveillance et de protection assurant la stabilité d'un réseau électrique. Cette protection est nécessaire pour éviter la destruction accidentelle d'équipements coûteux et pour assurer une alimentation électrique ininterrompue. Elle doit également garantir la Stabilité des réseaux électriques en mettant en œuvre différents éléments : des capteurs, des relais, des automates et des disjoncteurs.

La Commission électrotechnique internationale (C.E.I) définit la protection comme l'ensemble des dispositions destinées à la détection des défauts et des situations anormales des réseaux afin de commander le déclenchement d'un ou de plusieurs disjoncteurs et, si nécessaire d'élaborer d'autres ordres de signalisations.

Cette action se base principalement sur l'acquisition et le traitement des données des réseaux (Courant, tension ...).

3.2 Cahier des charges

Après l'étude et la compréhension de l'architecture du réseau souterrain géré par la RAK, et après l'analyse de l'étude théorique, concernant le traitement des données du réseau dans le but de bien localiser les défauts[1], faite par MENCHAFOU Youssef comme projet de fin d'étude de l'année 2012/2013, il est primordial de réaliser une carte d'acquisition de données, base de tout système de protection et de localisation des défauts, Ceci en suivant les étapes suivantes :

- Etude des équipements de protection existants ;
- Etude théorique de la carte à concevoir ;
- Réalisation et tests du bon fonctionnement de la carte.



Partie 2

Etude des équipements de protection existants



1. Généralités :

Tout réseau nécessite d'être protégé contre les surtensions, les surintensités, les courts-circuits, la mise à la terre, etc...), une protection doit être :

- sélective (n'éliminer que la partie du réseau en défaut : ligne, transformateur, appareillage, jeu de barres, l'élimination des parties non défectueuses peut être dramatique car elle peut conduire à des dépassements de capacité thermique voir déstabiliser le réseau) ;
- Sensible (détecter les défauts très résistants) ;
- Rapide (pour réduire les conséquences des courts-circuits) (décision en 20 ms, coupure après 70 à 100 ms) ;
- Fiable (pour éviter les déclenchements intempestifs) ;
- Autonome (pour ne pas changer les réglages fréquemment) ;
- Peu consommatrice d'énergie ;
- Insensible aux composantes apériodiques ;
- Facile à mettre en œuvre et à maintenir.

Cette fonction est assurée par un ensemble d'appareillages (disjoncteurs, Relais etc...) localisés dans les postes (sources, répartiteurs ou de livraison) :

1.1 Le disjoncteur.

C'est un appareil dont la fonction principale est la protection, il permet d'assurer également la commande, et le sectionnement selon le type de l'installation.

Les disjoncteurs MT sont souvent montés dans une cellule MT.

1.2 Les relais de protection :

La fonction principale d'un relais est la détection des défauts du réseau par surveillance de divers paramètres (courant, tension...) et l'émission de l'ordre d'ouverture au disjoncteur en cas d'une situation anormale. Il est généralement dédié à réaliser la protection d'un des différents composants d'un poste de distribution électrique tels que : arrivée, départ ligne, moteur ou transformateur.

Pour avoir une idée sur les technologies utilisées dans le domaine des relais de protections numériques qui peuvent nous aider dans la conception de notre carte d'acquisition de données, on va faire une étude des relais que la RAK utilisent dans son réseau et plus précisément les équipements MICOM P141, le ZIV et le F650.

2. Relais de protection MICOM P141:

2.1 définition :

L'équipement de gestion de départ MICOM P141 est conçu pour assurer la protection d'une grande diversité de lignes aériennes et de câbles souterrains à tous les niveaux de tension, de la distribution au transport. L'équipement comporte également une gamme

complète de fonctions de contrôle contribuant au diagnostic et à l'analyse des défauts des réseaux électriques.

2.2 Description interne :

Le relais MICOM P141 est un équipement modulaire, chaque module accomplit une fonction distincte dans le cadre du fonctionnement d'ensemble de l'équipement.

❖ *Module d'entrée :*

Le module d'entrée assure l'interface entre la carte micro-processeur de l'équipement et les signaux analogiques et numériques entrant dans l'équipement. Le module d'entrée est composé de deux cartes à circuits imprimés: la carte des transformateurs et la carte d'entrée principale.

Carte des transformateurs :

La carte des transformateurs contient quatre transformateurs de tension (TP) et quatre transformateurs de courant (TC). Les entrées courant acceptent une intensité nominale égale à 1 A ou à 5 A. Les entrées de tension supportent une tension nominale égale à 110V ou à 440V. Les transformateurs sont utilisés pour ramener les courants et les tensions à des niveaux compatibles avec les circuits électroniques de l'équipement. Ils servent également à assurer une isolation efficace entre l'électronique de l'équipement et le système d'alimentation électrique extérieur. Les raccordements secondaires des transformateurs de courant et de tension fournissent des signaux d'entrées différentiels sur la carte d'entrée principale pour réduire les interférences (Figure 18).

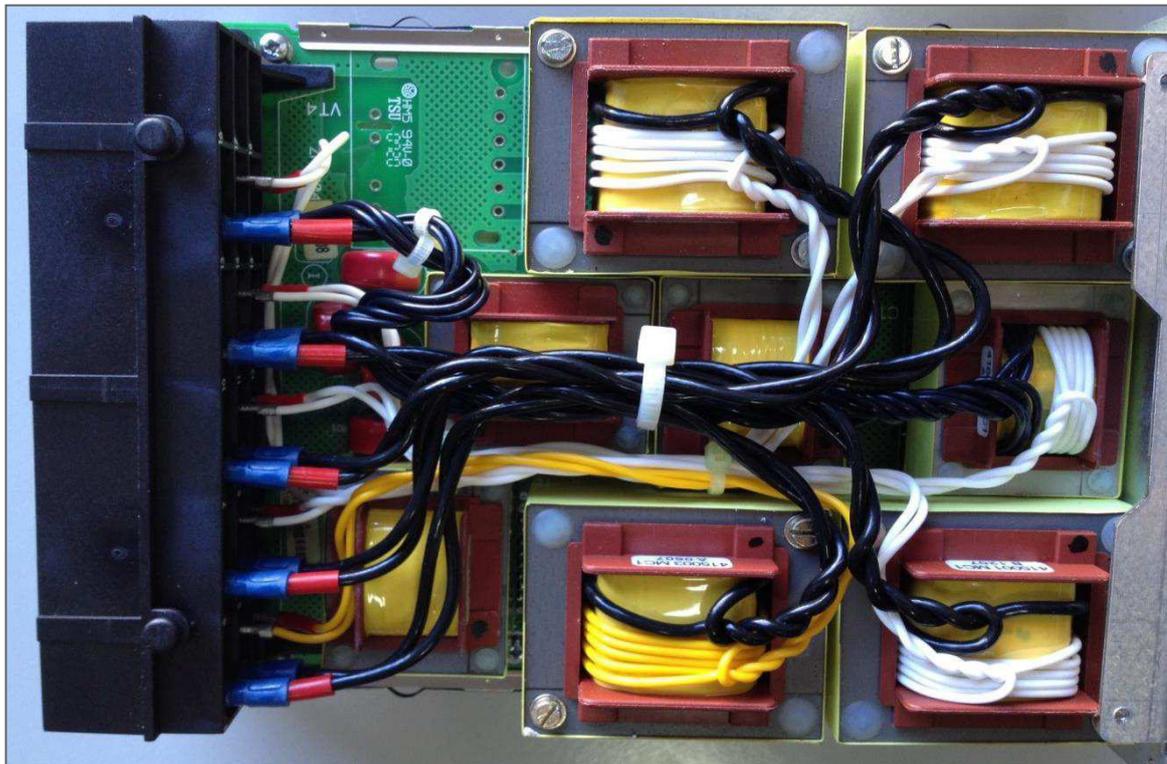


Figure 18 : Vue en haut de la carte des transformateurs



La carte d'entrée principale est illustrée sous forme de schéma fonctionnel par la figure 19. Elle supporte les circuits pour les signaux d'entrées logiques, ainsi que ceux nécessaires à la conversion des signaux analogiques en signaux numériques.

Elle acquiert les signaux analogiques différentiels des transformateurs de courant et de tension situés sur la carte de transformateurs, elle les convertit en échantillons numériques, puis elle transmet les échantillons à la carte microprocesseur par l'intermédiaire du bus de données série.

Sur la carte d'entrée, les signaux analogiques passent à travers un filtre anti-repliement avant d'être multiplexés vers un convertisseur analogique-numérique unique. Le convertisseur analogique-numérique (CAN) a une résolution de 16 bits et fournit une sortie de flux de données en série (figures 20-21).

Les signaux d'entrées logiques sont isolés optiquement sur cette carte pour éviter que des tensions excessives sur ces entrées n'endommagent les circuits internes de l'équipement.

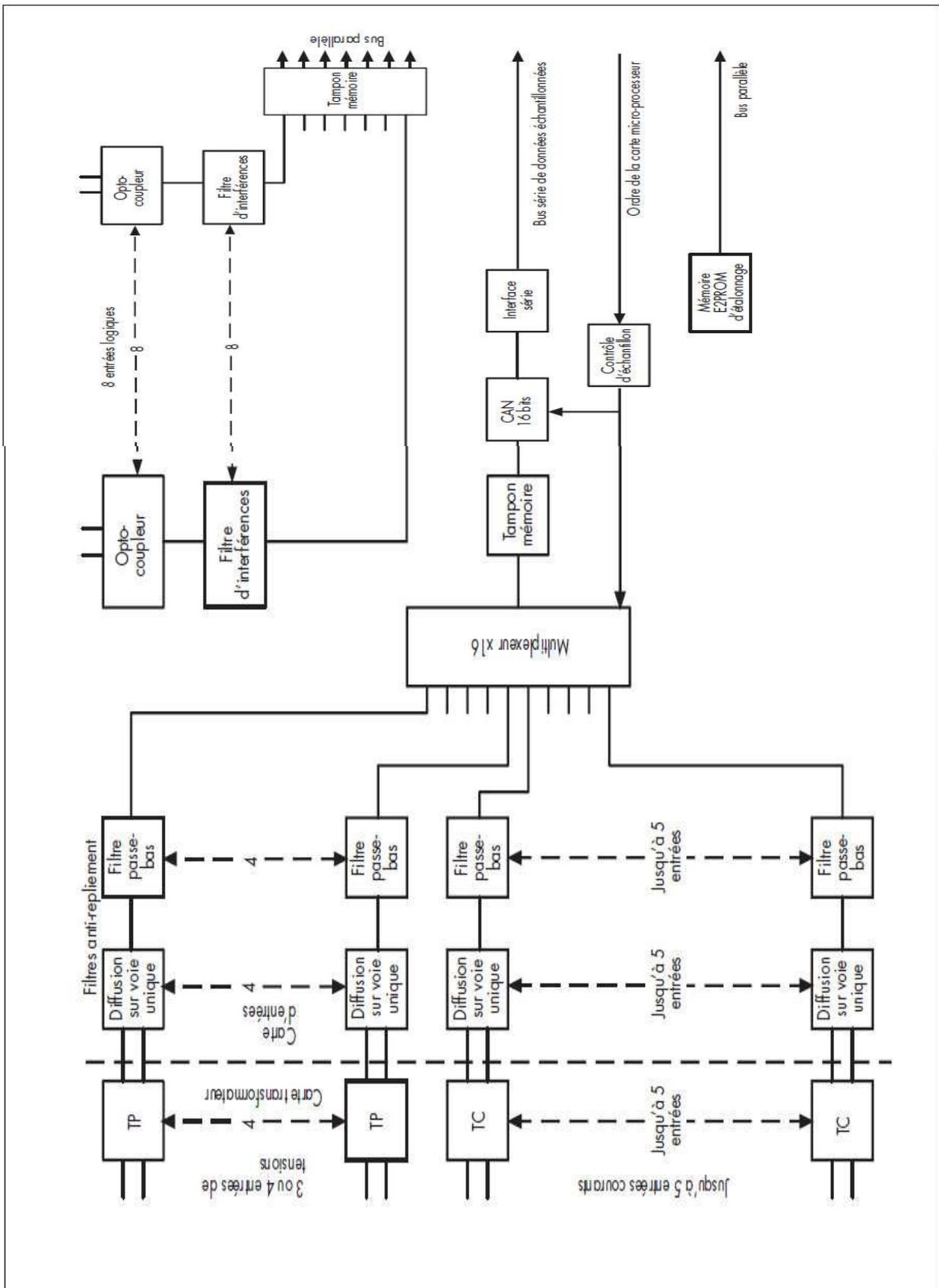


Figure 19 : Carte d'entrées principale.

Le dispositif de multiplexage des signaux permet d'échantillonner 16 canaux analogiques. La gamme de produits P141 utilise 4 entrées de courants et 3 entrées de tensions. Trois canaux supplémentaires sont utilisés pour échantillonner 3 tensions de référence différentes, afin de contrôler en permanence le fonctionnement du multiplexeur et la précision du convertisseur analogique numérique (CAN). Un asservissement en fréquence maintient le taux d'échantillonnage à 24 échantillons par période des signaux du réseau. Ce circuit de contrôle logique est asservi à la fonction de suivi de fréquence sur la carte micro-processeur principale. La mémoire EEPROM d'étalonnage sauvegarde les coefficients d'étalonnage utilisés par la carte micro-processeur pour corriger toute erreur d'offset ou de phase introduite par les transformateurs et les circuits analogiques.

L'autre fonction de la carte d'entrée consiste à assurer la lecture de l'état des signaux présents sur les entrées logiques et la transmission des informations correspondantes sur le bus parallèle de données pour leur traitement. La carte d'entrée dispose de 8 opto-coupleurs pour le raccordement d'un maximum de huit signaux d'entrées logiques. Les opto-coupleurs sont utilisés avec les signaux logiques afin d'isoler les composants électroniques de l'équipement de l'environnement électrique extérieur. Une alimentation électrique de 48V est fournie à l'arrière de l'équipement pour alimenter les entrées logiques des opto-coupleurs. La carte d'entrées assure le filtrage des signaux logiques afin d'éliminer les interférences avant la sauvegarde des signaux en mémoire tampon pour leur lecture sur le bus de données parallèle. En fonction du modèle, l'équipement peut accepter plus de 8 signaux d'entrées logiques. Pour cela, une carte d'opto-isolateurs supplémentaire comportant 8 entrées logiques isolées est utilisée, comme la carte d'entrée principale, mais ne contenant pas de circuits pour les signaux analogiques.

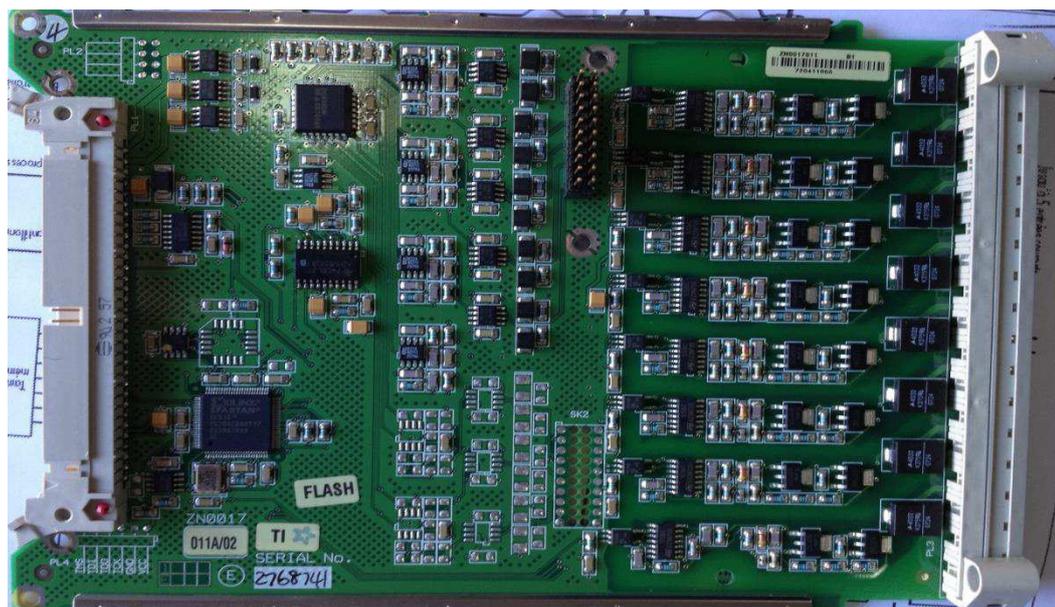


Figure 20 : Carte d'entrée principale (vue en haut)

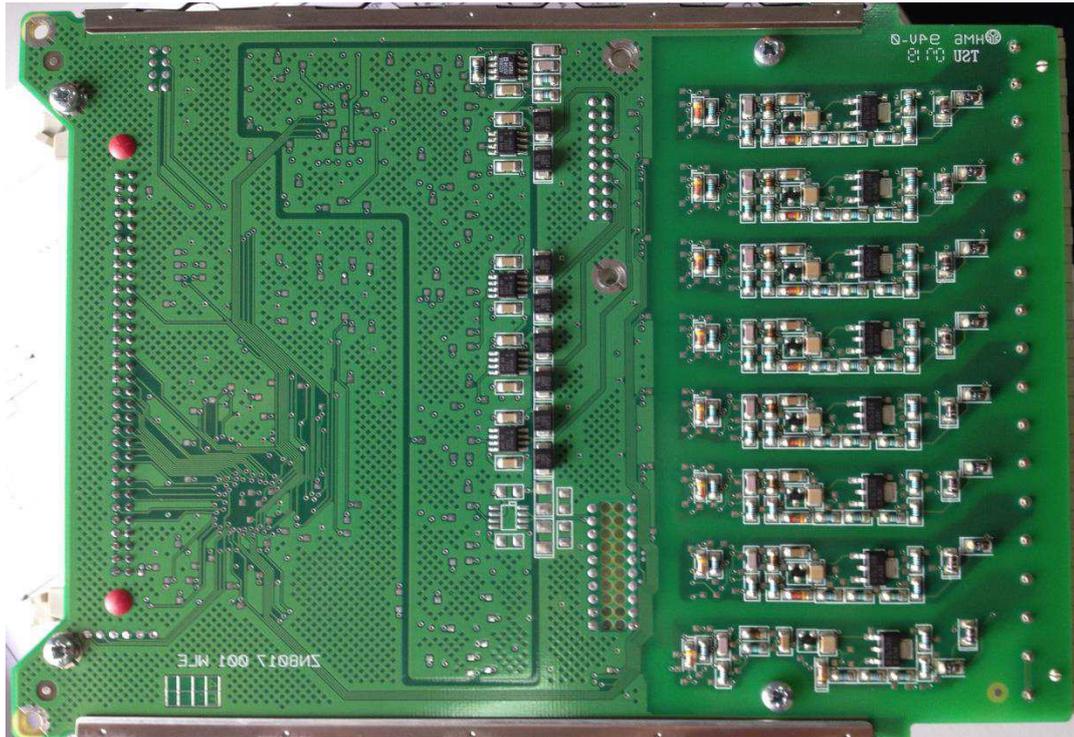


Figure 21 : Carte d'entrée principale (vue en bas)

❖ *Module d'alimentation (inclus relais de sortie)*

Le module d'alimentation électrique contient deux cartes à circuits imprimés: une pour l'unité d'alimentation électrique et l'autre pour les relais de sortie. La carte d'alimentation électrique contient également le matériel d'entrée et de sortie du port arrière de communication, assurant l'interface de communication RS485.

✓ Carte d'alimentation électrique (inclus l'interface de communication RS485)

Une des trois configurations différentes de la carte d'alimentation électrique peut être installée sur l'équipement. Elle dépend de la nature de la tension d'alimentation appliquée à l'équipement.

Les sorties de toutes les versions du module d'alimentation électrique fournissent une alimentation électrique isolée à tous les autres modules. L'équipement utilise trois niveaux de tension: 5,1V pour tous les circuits numériques, +/-16V pour les composants électroniques analogiques comme la carte d'entrée, 22V pour la commande des bobines des relais de sortie. Toutes les tensions d'alimentation électrique, y compris la ligne de terre 0V, sont distribuées par l'intermédiaire du câble plat à 64 conducteurs. Un niveau de tension supplémentaire est assuré par la carte d'alimentation électrique. (Il s'agit de la tension à usage externe de 48V).

Elle est reliée aux bornes à l'arrière de l'équipement afin de lui permettre d'alimenter les entrées logiques à opto-coupleurs. Les deux autres fonctions assurées par la carte d'alimentation électrique sont l'interface de communication RS485 et les contacts du défaut équipement. L'interface RS485 est reliée au port arrière de communication de l'équipement pour permettre les communications avec l'un des protocoles suivants: Courier, Modbus ou

CEI 60870-5-103. Le matériel RS485 prend en charge les communications en semi-duplex et assure l'isolation optique des données série émises et reçues.

Toutes les communications internes de données en provenance de la carte d'alimentation électrique sont effectuées par l'intermédiaire de la carte de relais de sortie connectée au bus parallèle.

✓ **Carte de relais de sortie**

La carte de relais de sortie contient sept relais: trois relais avec des contacts de "travail" et quatre relais avec des contacts inverseurs. Les relais sont alimentés par la ligne d'alimentation électrique de 22V. La lecture et l'écriture de l'état des relais sont assurées par le bus parallèle de données. En fonction du modèle de relais, sept contacts de sortie supplémentaires peuvent être fournis grâce à l'utilisation d'un maximum de trois cartes de relais supplémentaires.

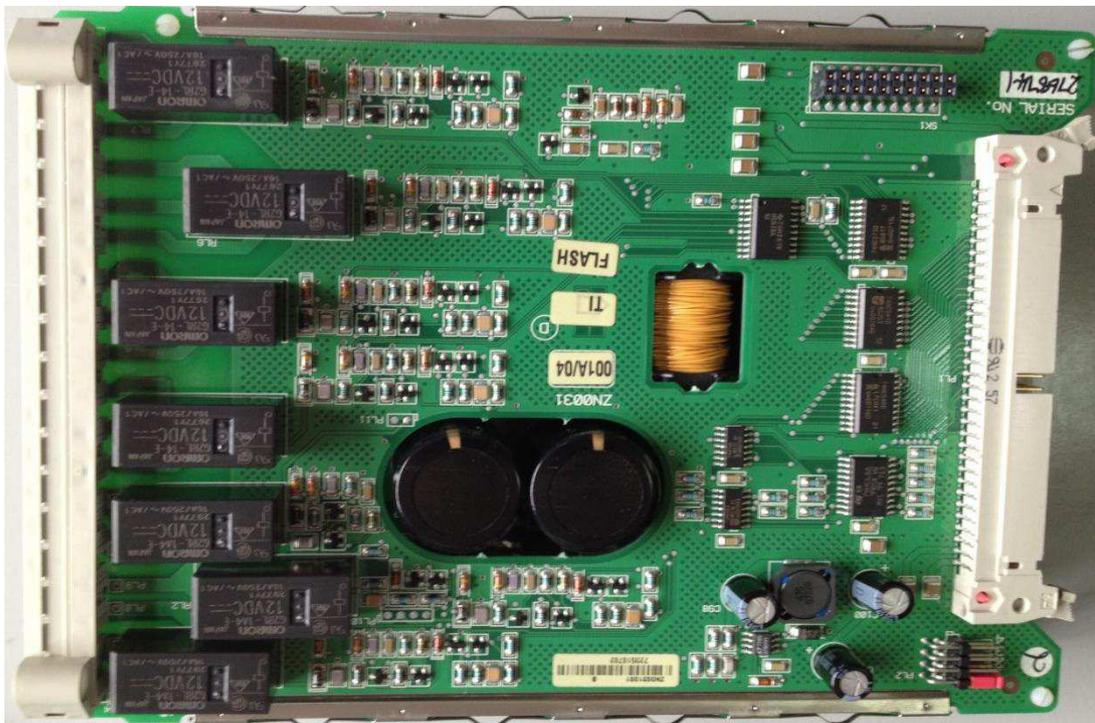


Figure 22 : Module d'alimentation (vue en haut)

❖ **Carte micro-processeur**

La carte micro-processeur effectue tous les calculs pour l'équipement. Elle contrôle également le fonctionnement de tous les autres modules au sein de l'équipement.

De plus, la carte micro-processeur contrôle et gère les interfaces utilisateur (écran d'affichage à cristaux liquides, LEDs, clavier et interfaces de communication).

L'équipement utilise un processeur de signaux numériques (DSP) à 32 bits, à virgule flottante TMS320C32, cadencé à une vitesse d'horloge de 40MHz.

Ce processeur effectue tous les calculs de l'équipement. Il a en charge les fonctions de protection, le contrôle de la communication des données et des interfaces utilisateur, notamment du fonctionnement de l'écran à cristaux liquides, du clavier et des LEDs.

La carte micro-processeur se trouve directement derrière la face avant de l'équipement. L'écran à cristaux liquides et les LEDs sont montés sur cette carte, avec les ports de communication de la face avant. Il s'agit du port (connecteur DB9 broches) pour les communications série RS232 (protocole Courier) et du port d'essai (connecteur D25 broches) pour les communications parallèles. Toutes les communications série sont traitées en utilisant un contrôleur de communications série (SCC) 85C30 à deux voies.

La mémoire de la carte micro-processeur principale est divisée en deux catégories:

- La mémoire volatile : correspond à la SRAM à accès rapide (sans attente) utilisée pour le stockage et l'exécution du logiciel de calcul et le stockage des données nécessaires aux calculs du processeur.
- la mémoire non volatile : est divisée en quatre groupes. Le premier groupe correspond à une mémoire flash de 2 Mo pour le stockage non volatile du code logiciel et du texte avec les réglages par défaut. Le deuxième groupe correspond à une SRAM de 256 ko sauvegardée par pile pour le stockage des données d'enregistrements de perturbo-graphie, d'événements, de défauts et de maintenance. Le troisième groupe correspond à une mémoire EEPROM de 32 ko pour le stockage des données de configuration, y compris des valeurs de réglages en cours.

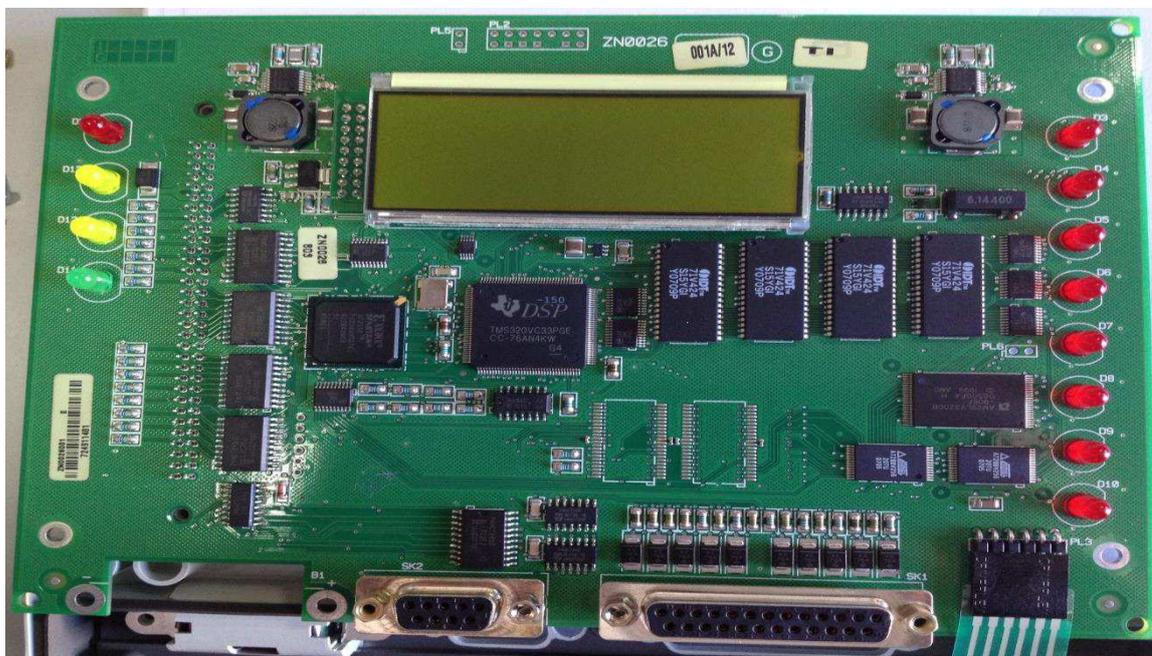


Figure 23 : Carte Micro-Processeur (vue en haut)

Pour conclure cette partie, comme notre but est de concevoir une carte d'acquisition des tensions et courants du réseau moyen tension pour assurer un traitement permettant la

localisation de défaut sur la ligne on va donner un schéma descriptif général de la carte d'entrée du relais de protection.

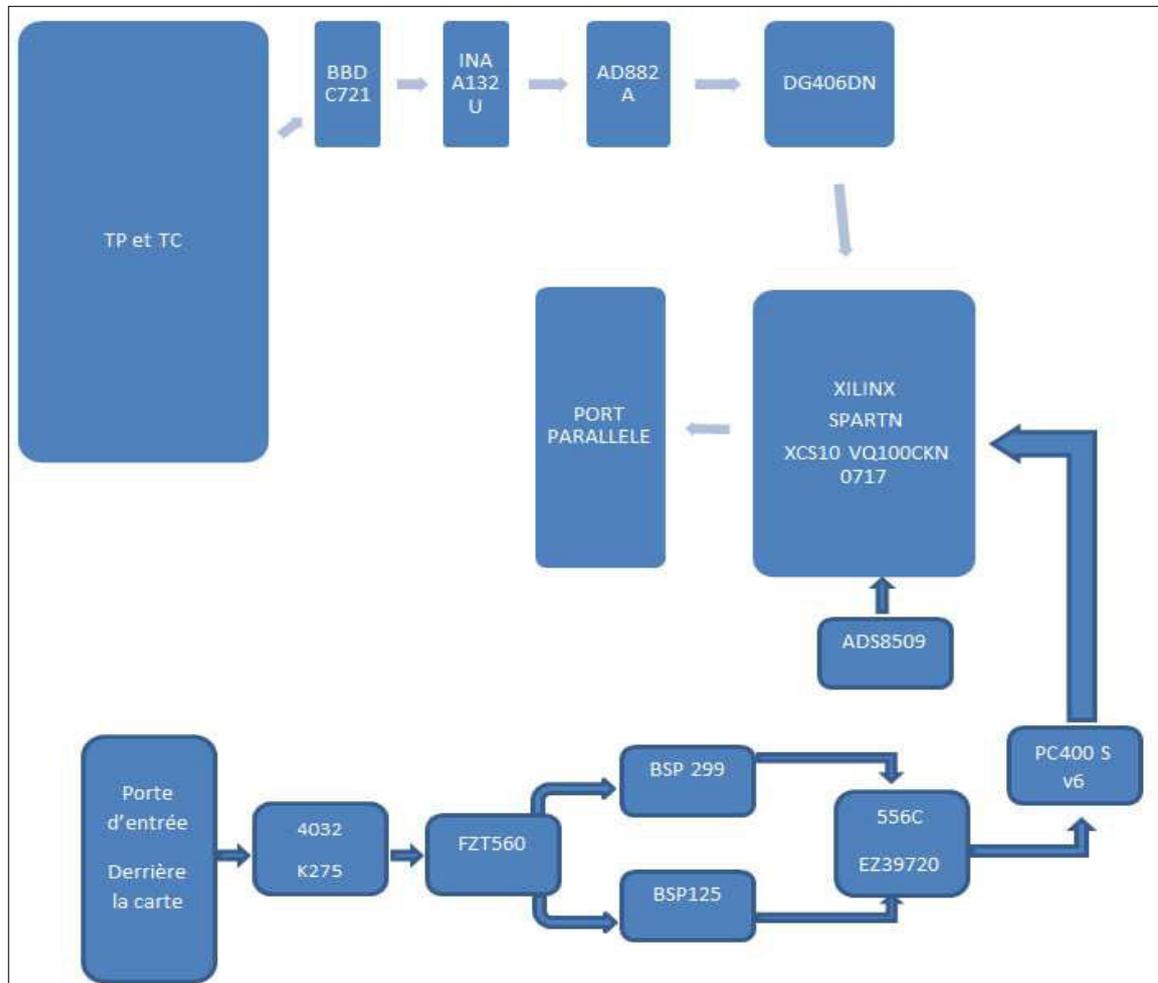


Figure 24 : schéma descriptif général de la carte d'entrée du relais

Les composants de la Carte d'entrée :

- ✓ BBD C721 : diode tuner.
- ✓ INA 132 : Amplificateur différentielle.
- ✓ AD822A : Amplificateur Opérationnel.
- ✓ DG 406DN : Multiplexeur à 16 voies.
- ✓ XILINX SAPRTAN XCS10 VQ100CKN0717 : FPGA Réseaux de portes Programmables.
- ✓ ADS8509 : CMOS SAMPLING ANALOG TO DIGITAL CONVERTER 16bits (avec une horloge interne ou externe).
- ✓ 4032 K275 : SMD disk varistors : Protection contre les surtensions et suppression des transitoires dans l'électronique de commande.
- ✓ FZT560 : Transistor a haut tension.
- ✓ BSP 125 – 299 : transistor N-MOSFET.
- ✓ 556C-TS556 : NE 555 et NE 556.

3. Relais de protection ZIV:

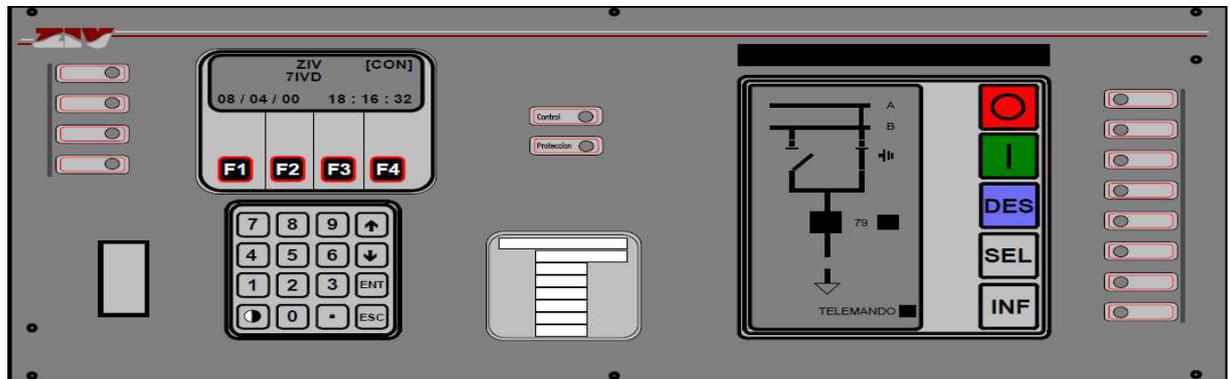


Figure 25: Vue en face de l'équipement ZIV

L'équipement appelé 7IVD ou ZIV fait partie d'une famille de systèmes pour positions de ligne/machine. Cette famille se fonde sur la technologie numérique et s'adapte à toutes les exigences imposées par les différentes configurations que les positions électriques de M.T. peuvent adopter dans les sous-stations.

Les systèmes 7IVD conviennent spécialement à des lignes moyenne tension, transformateurs, générateurs et alimentateurs en général et requiert un terminal de protection, de contrôle et de mesure.

Ce qui nous intéresse dans l'étude de ce relais de protection numérique est de connaître l'architecture physique interne de ce relais de protection numérique.

Architecture physique :

Comme le relais de protection numérique MICOM P141 le relais ZIV dispose d'une carte qui héberge les fonctions suivantes:

- ❖ *Source d'alimentation:*
- ❖ *Module processeur*
- ❖ *Sept entrées analogiques (modèles 7IVD-J et 7IVD-K)*
- ❖ *Huit entrées analogiques (modèle 7IVD-L)*
- ❖ *Neuf entrées analogiques (modèles 7IVD-T et 7IVD-V)*
- ❖ *Huit entrées digitales*
- ❖ *Deux sorties de déclenchement*
- ❖ *Deux sorties d'enclenchement*
- ❖ *Sept sorties auxiliaires*
- ❖ *Une sortie auxiliaire «En service».*

On peut donc affirmer que les architectures internes des relais de protection numérique sont presque semblables, la différence c'est au terme des composants et de la technologie utilisée.

4. Relais de protection F650:

Le F650 est un équipement de protection, contrôle, surveillance, mesure et enregistrement, apte pour plusieurs applications comme par exemple la protection principale d'alimentateurs de distribution et des lignes de transmission ou la protection d'appui pour transformateurs, barres, bancs de condensateurs, etc.

L'équipement dispose d'une protection de tension minimale et maximale, de fréquence minimale et maximale, de défaut de disjoncteur, de supervision directionnelle de courant, de diagnostic de défauts et de logique programmable.

Le relais offre en outre une protection de surintensité de phase, neutre, terre et terre sensible, instantanée et temporisée. La fonction de surintensité temporisée offre plusieurs formes de courbes ou FlexCurves™ en vue d'une coordination optimale. Certaines fonctions de ré-enclencheur automatique, vérification de synchronisme et détecteur de défauts sont également incorporées.



Figure 26 : Vue frontale de l'équipement F650



Partie 3

Etude et conception de la carte d'acquisition des données

1. La chaîne d'acquisition:

La chaîne d'acquisition est un système électronique permettant d'exploiter une grandeur physique.

1.1 Cahier des charges :

La carte à concevoir c'est en fait une chaîne d'acquisition permettant d'acquérir trois tensions et trois courants du réseau pour les traiter.

Cette acquisition doit être avec une périodicité d'une microseconde dans le cas idéal, donc la période d'échantillonnage est égale à une microseconde.

Les valeurs échantillonnées et numérisées vont être envoyées vers une autre unité soit pour le stockage ou pour le traitement (carte de traitement).

1.2 Etude et conception de notre chaîne d'acquisition [5]:

Un système d'acquisition numérique peut se présenter selon la figure suivante :

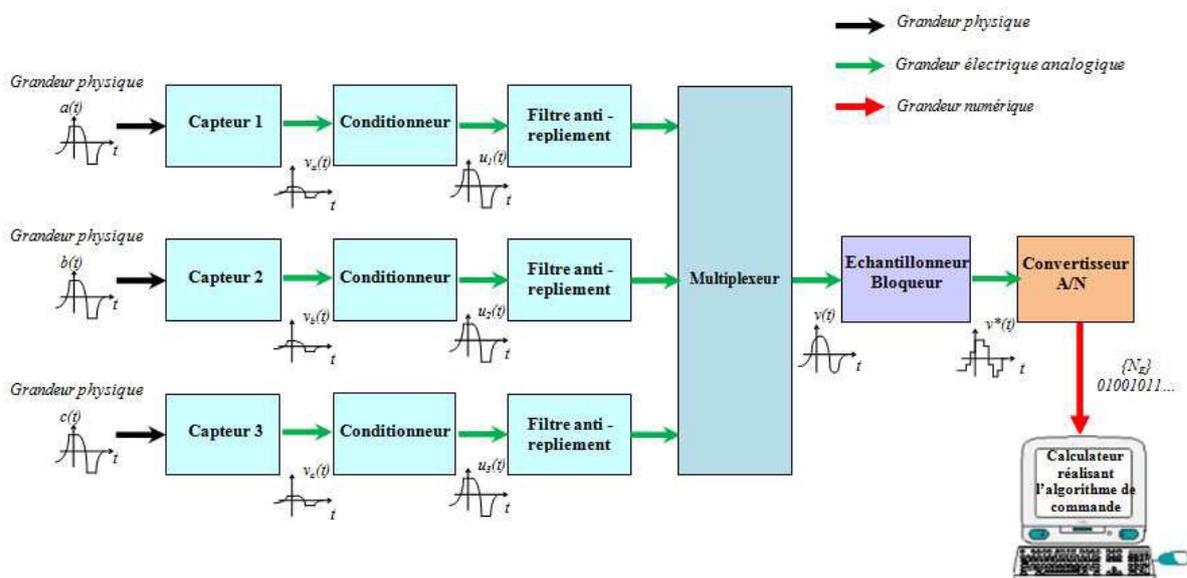


Figure 27 :Principaux blocs d'une chaîne d'acquisition.



Il est souvent associé à une chaîne de restitution :

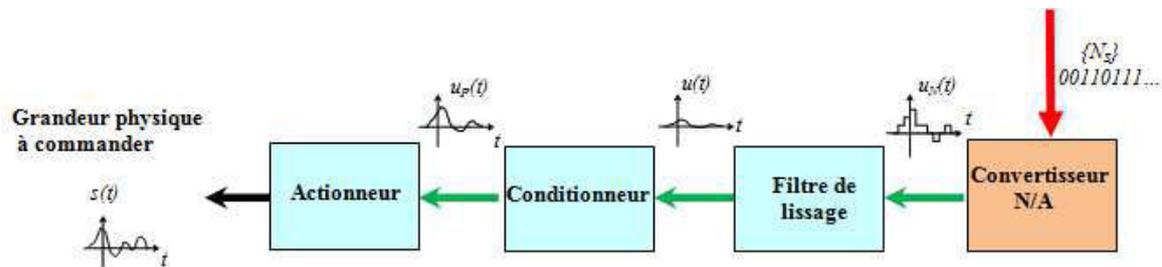


Figure 28 :Principaux blocs d'une chaîne de restitution.

Le rôle de chacun des éléments de la chaîne d'acquisition ainsi que les solutions qu'on a proposées pour chaque bloc sont présentés dans ce qui suit :

a. Capteur :

➤ Définition :

C'est l'interface permettant de délivrer un signal électrique image du phénomène physique que l'on souhaite numériser. Il est toujours associé à un circuit de mise en forme (conditionnement).

Dans notre cas les capteurs des grandeurs physiques qu'on veut acquérir (tensions et courants) sont les transformateurs de tensions (TP, TT) et les transformateurs de courants (TC).

➤ Rappel théorique :

i. Transformateur de courant [2] :

Selon la définition donnée par la commission électrotechnique internationale (C.E.I) :

"Un transformateur de courant est un transformateur de mesure dans lequel le courant secondaire est, dans les conditions normales d'emploi, quasiment proportionnel au courant primaire et déphasé comparé à ce dernier d'un angle approximativement nul pour un sens approprié des connexions".

Les TC sont des éléments encombrants dans les cellules MT. Une bonne connaissance de leur fonctionnement permet :

- De minimiser leur encombrement et parallèlement leur coût.
- D'utiliser des TC standardisés dans un plus grand nombre de configurations.

Cette étude permet de mieux connaître le fonctionnement des TC en association avec des relais de protection et de donner quelques règles pour les dimensionner correctement.



TC à enroulement primaire traversant (câble)
1 secondaire - 600/1



TC de type bobiné à enroulement primaire bobiné
1 secondaire - 200/5



TC de type bobiné à enroulement primaire bobiné
2 secondaires - 200/5 et 100/5

Figure 29 : différents types de TC.

Généralement les transformateurs de courant sont constitués d'un circuit magnétique en forme de tore. Le primaire est constitué de n_1 spires ou peut se réduire à un simple conducteur traversant le tore ($n_1 = 1$). Le secondaire est bobiné en n_2 spires de façon régulière autour de ce tore (figure 30).

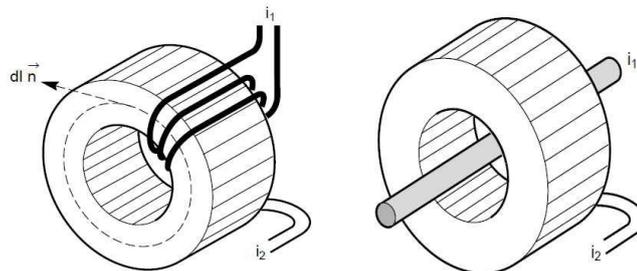


Figure 30 : Circuit magnétique du TC.

Le théorème d'Ampère énonce que la somme des ampères tours est égale à la circulation du vecteur champ magnétique.

$$n_1 \cdot i_1 + n_2 \cdot i_2 = \int \vec{H} \cdot \vec{n} \cdot dl$$

- ✓ \vec{H} = champ magnétique
- ✓ \vec{n} = vecteur unitaire tangent
- ✓ Un transformateur est dit parfait lorsque : $\int \vec{H} \cdot \vec{n} \cdot dl = 0$

Dans le transformateur réel ce terme exprime l'erreur introduite par le circuit magnétique et définit l'intensité d'excitation i_e née au secondaire par :

$$n_1 \cdot i_1 + n_2 \cdot i_2 = n_2 \cdot i_e$$

Si $n = \frac{n_1}{n_2}$ est le rapport du nombre de spires, la relation s'écrit : $\frac{i_1}{n} + i_2 = i_e$

Le transformateur peut alors être représenté (figure 31) comme comportant deux éléments en parallèle :

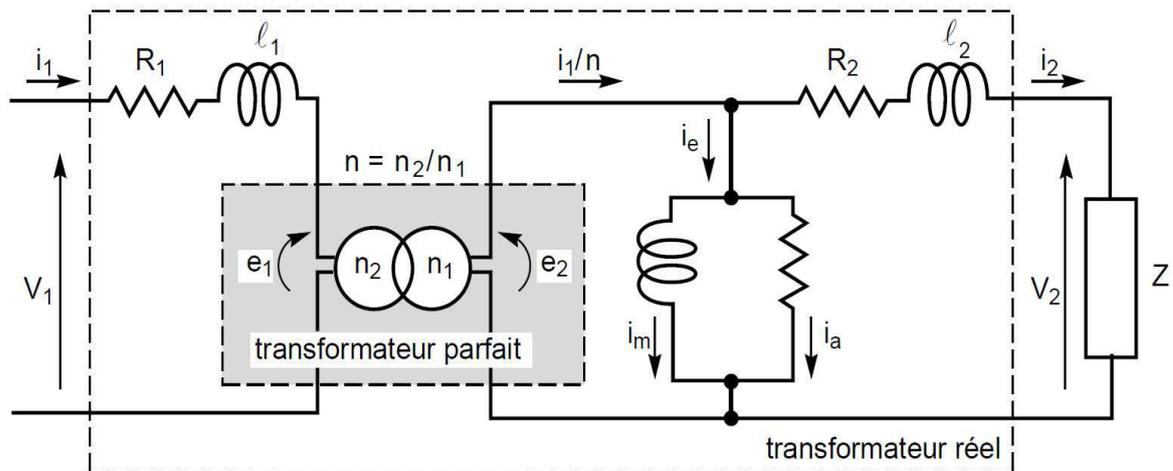


Figure 31 : schématisation des TC.

- un transformateur parfait de rapport n débitant au secondaire un courant i_1/n .
- une impédance qui consomme un courant i_e .

De plus chaque enroulement, primaire et secondaire, crée une légère chute de tension due à la résistance du bobinage (R_1 et R_2) et aux inductances de fuite (l_1 et l_2). Dans le cas du TC le bobinage secondaire étant serré et régulier il est possible de négliger l_2 .

Si ϕ est le flux commun aux deux bobinages, il est possible d'écrire entre les f.e.m. e_1 , e_2 et les d.d.p (v_1 , v_2) les relations suivantes :

$$v_1 = e_1 + R_1 \cdot i_1 + l_1 \cdot \frac{di_1}{dt}$$

$$e_2 = e_1 + R_2 \cdot i_2 + l_2 \cdot \frac{di_2}{dt}$$

$$e_1 = n_1 \cdot \frac{d\phi}{dt} \quad \text{et} \quad e_2 = -n_2 \cdot \frac{d\phi}{dt}$$

Les transformateurs de courant sont utilisés pour fournir l'information aux « relais » de protection et/ou de mesure du courant, de la puissance, de l'énergie. Pour cela ils doivent délivrer un courant secondaire proportionnel au courant primaire qui les traverse. Ils doivent donc être adaptés aux caractéristiques du réseau : tension, fréquence et courant.

Ils sont définis par leur rapport de transformation, leur puissance et leur classe de précision. Leur classe de précision (précision en fonction de la charge du TC, et de la surintensité) est choisie en fonction de l'utilisation :

- Un TC « protection » : doit se saturer suffisamment haut pour permettre une mesure assez précise du courant de défaut par la protection dont le seuil de fonctionnement peut être très élevé. On demande donc aux capteurs de courant un Facteur Limite de Précision (FLP), en général assez important. A noter que le « relais » associé doit être capable de supporter des surintensités importantes.



Le TC de protection est caractérisé par 3 symboles Y, P, Fp :

- ✓ Y = taux d'erreur (5 ou 10),
- ✓ P = protection,
- ✓ Fp = facteur limite de précision qui exprime les valeurs limites des erreurs ε_M , ε_φ , ε_c en fonction du taux de charge N :

L'erreur en module :

$$\varepsilon_M = \frac{\frac{i_1 - i_2}{n}}{\frac{i_1}{n}} = \frac{i_2}{i_1}$$

L'erreur en phase :

$$\varepsilon_\varphi = (I_1, I_2) * 10^{-2} \text{ rd}$$

Il est donné une classe de précision X (généralement 0,5 ou 1) qui exprime des valeurs limites de l'erreur en module et de l'erreur de déphasage ε_φ en fonction du taux de charge N :

$$N = \frac{I_1}{I_{1n}} \text{ (N variant de 0.1 à 1.2)}$$

Pour N = 1 $\varepsilon_M = X$ (en classe 0,5 pour $I_1 = I_{1n}$ on a $\varepsilon_M = 0,5 \%$)

- Un TC « mesure » : nécessite une bonne précision dans un domaine voisin du courant nominal, et il n'est pas nécessaire que les appareils de mesure supportent des courants aussi importants que les relais de protection.

C'est pourquoi les TC « mesure » ont, contrairement aux TC « protection », un Facteur de Sécurité (FS) maximal afin de protéger ces appareils par une saturation plus précoce.

Il existe des TC qui comportent des enroulements secondaires dédiés à la protection et à la mesure. Ces TC « mesure » et « protection » sont régis par la norme CEI 60044-1 (en France la NF C 42-502). Ce type de TC est caractérisé par :

L'erreur composée ε_c :

$$\varepsilon_c = \frac{1}{I_1} * \frac{1}{T} * \int_0^T (i_2 - \frac{i_1}{n})^2 * dt$$

La puissance de précision :

Exprimée en VA, elle indique la puissance que le secondaire peut délivrer en respectant la classe de précision nominale Y, P, Fp.

Elle représente la consommation totale du circuit secondaire (hors TC) qui est égale à la consommation de tous les appareils connectés ainsi que celle des fils de liaison.

Il faut savoir que moins le TC est chargé (plus il est en-dessous de sa puissance de précision Y), meilleure est sa précision. Sa précision réelle est donc supérieure à sa précision nominale Fp.



- Exemple des TC

Un exemple de TC de protection 200/5 15VA 5P10:

Courant primaire assigné : 200 A

Courant secondaire assigné : 5 A.

15 VA 5P 10

- ✓ facteur limite de précision = F.L.P. =10
- ✓ classe de précision = 5P
- ✓ puissance de précision = 15 VA

Pour $I = FLP \cdot I_n$, sa précision est de 5 % (5P)

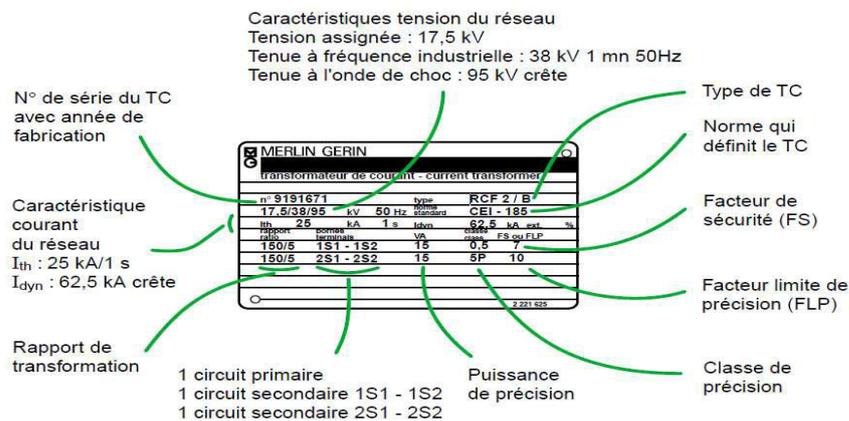


Figure 32 : Exemple de plaque signalétique d'un transformateur de courant à deux secondaires.

Un courant est injecté au primaire du TC et on analyse ce que débite le secondaire dans une charge Z comprenant un relais R et une résistance (figure 33).

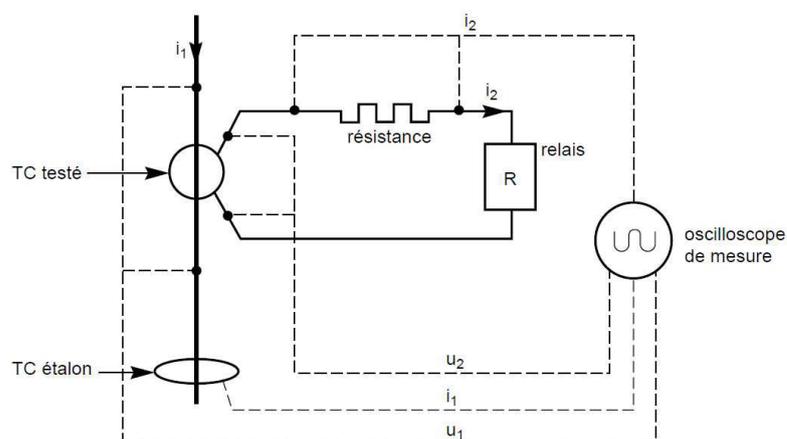


Figure 33 : Schéma permettant de vérifier le bon fonctionnement des relais.



En fonction de l'intensité débitée au primaire (représentée par le paramètre $N = \frac{I_1}{I_{1n}}$) sont reportées les intensités au secondaire I_2 pour différentes charges Z et différents TC (figure 34).

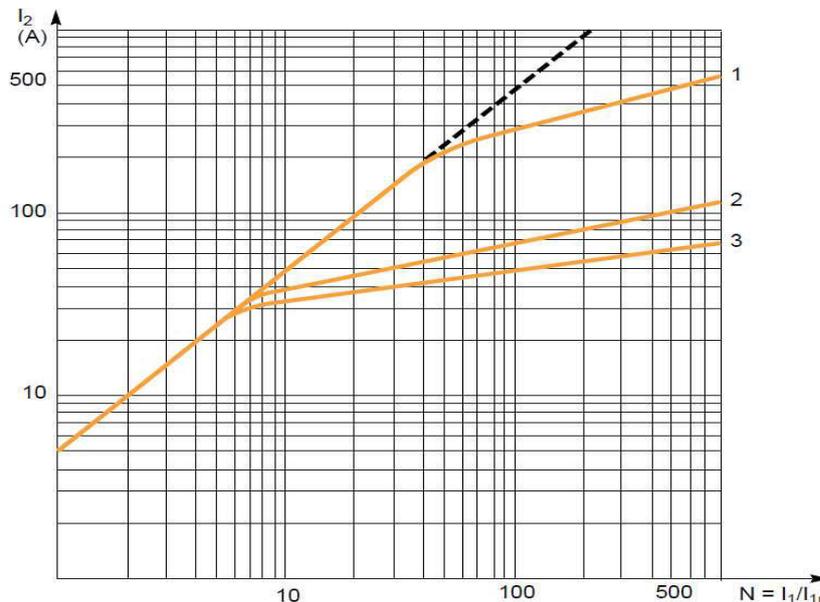


Figure 34 : $I_2 = f(N)$ pour 1 TC seul (15 VA 10P5 100/5) avec Charge Z au secondaire [3] :

1. relais seul,
2. $Z = Z$ nominal du TC soit 0,6 W et $\cos \varphi = 1$,
3. $Z = Z$ nominal du TC soit 0,6 W et $\cos \varphi = 0,8$.

Dans notre cas on a un transformateur de courant en moyen tension (TC-MT) de marque et type :

HENTGES-GMBH 300-600/5 A 15 VA 5P10.

Donc l'image du courant primaire par rapport au secondaire restera précise jusqu'au dépassement de la valeur $I_1 = 6\text{KA}$ ($\text{FLP} \times I_{1n} = 10 \times 600$) à cette valeur le transformateur de courant entre la zone de saturation, l'image du courant secondaire n'est plus juste et l'image au secondaire peut aller jusqu'à ($\text{FLP} \times I_{2n} = 50 \text{ A}$).

ii. Transformateur de tension :

Selon la définition donnée par la commission électrotechnique internationale (C.E.I) :

Un transformateur de tension ou potentiel est un « transformateur de mesure dans lequel la tension secondaire est, dans les conditions normales d'emploi, pratiquement proportionnelle à la tension primaire et déphasée par rapport à celle-ci d'un angle voisin de zéro, pour un sens approprié des connexions ». On utilise aussi le terme transformateur de potentiel (TP).



Pour les transformateurs de tension (TT ou TP) la caractéristique la plus importante est le rapport de transformation ce n'est pas comme les TC (plusieurs facteurs entre dans le dimensionnement).

Dans notre cas on a des TT standard ayant un rapport de transformation de 20000/100v.

➤ Constatation:

Pour assurer un bon fonctionnement des TC dans le cas général, il faut vérifier qu'avec les valeurs des courants qu'il faut acquérir, le Transformateur de courant (TC) n'entre jamais dans la plage de saturation, sinon des données seront perdues et lorsque le courant dépasse une certaine valeur maximale le TC ne délivre plus une image fidèle au courant primaire.

Concernant les TT, il suffit de bien choisir le rapport de transformation le plus adéquat.

Après avoir étudié la réponse des transformateurs de courant et des transformateurs de tension du réseau moyenne tension, on va entamer la conception et la réalisation des transformateurs de courant et de tensions de notre carte d'acquisition.

➤ Solution Proposée :

i. Transformateur de tension et de courant:

Afin de pouvoir acquérir les trois tensions (v_1 , v_2 , v_3) et les trois courants (i_1 , i_2 , i_3) nous avons effectué ci-dessus une étude qui nous permettra de mieux comprendre les caractéristiques des transformateurs installés sur les lignes Moyennes tensions (MT) pour avoir une idée sur la plage de variation des grandeurs à acquérir.

Les transformateurs de moyenne tension délivrent une tension de 100v (donc les transformateurs de tension de notre carte auront au primaire une tension de 100v et au secondaire une tension qui sera simple à traiter, dans notre cas on a pris une tension de 10v).

Les transformateurs de courant moyenne tension délivrent un courant de 5 A (donc les transformateurs d'intensité de notre carte auront au primaire un courant de 5A et au secondaire un courant qui sera simple à traiter, dans notre cas on a pris un courant de 1A).

Ce qu'il faut savoir de plus concernant les transformateurs de courant c'est qu'il ne faut jamais laisser leur secondaire ouvert lorsque le primaire est connecté, c'est pour cela qu'on utilise des court-circuiteurs.

ii. Court-circuiteur de courant [4] :

Au secondaire du transformateur de courant il faut mettre un court-circuiteur qui assure la protection des personnes et du matériel contre les dangers dus à l'ouverture du secondaire 5A ou 1A d'un TC de mesure.

Si le courant secondaire est nul (transformateur non connecté au secondaire), alors que le primaire est alimenté, le courant magnétisant peut atteindre des valeurs très importantes puisque le courant primaire est imposé.

On a alors

$$n_1 \cdot i_1 = n_1 \cdot i_{10}$$

Ceci a pour conséquences:

- D'engendrer un flux très important, produisant des pertes considérables dans le circuit magnétique et entraînant la destruction rapide du transformateur d'intensité ;
- De donner une tension importante et dangereuse aux bornes du secondaire.

Il est donc impératif de soigner les connexions et de penser à court-circuiter le secondaire du transformateur de courant.

La solution classique pour protéger un circuit d'une surtension consiste à placer des boîtes à bornes d'essai intensité.

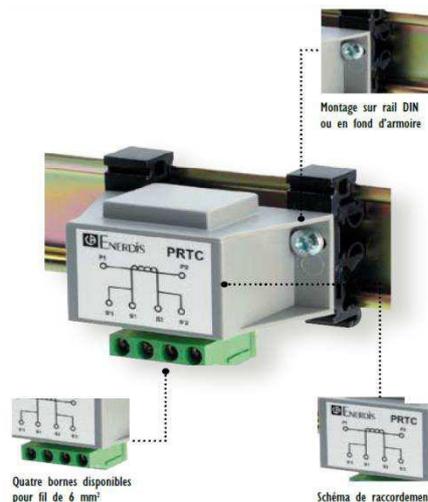


Figure 35 :Exemple de court-circuiteurs du TC.

Cette solution est plus encombrante et volumineuse pour une carte électronique.

En général, pour se protéger contre des surtensions il faut penser à un composant permettant de limiter la tension ou bien de la réguler (ex : diode Zener).

Mais après quelques recherches on a constaté que la plupart des circuits électroniques utilisent d'autres types de diodes, ce sont les diodes Transil.

Cette diode est une diode Zener spécialement conçue pour protéger contre les surtensions et les ondes de choc.

- Définition:



Les diodes Transil sont des semi-conducteurs qui utilisent l'effet Zener. Le fonctionnement des diodes Transil est comparable à celui des varistances mais leur caractéristique courant/tension est plus fortement non-linéaire, ce qui permet d'obtenir de meilleurs niveaux de protection.

Les diodes Transil ont une durée de vie quasi illimitée et leur temps de réponse est très faible (quelques centaines de picosecondes). Ces composants sont très utilisés pour la protection des équipements de télécommunication, car des montages faible capacité sont possibles.

On les utilise également sur le réseau basse tension car certaines diodes Transil permettent d'écouler plusieurs dizaines d'ampères en impulsions sans détérioration et de maintenir la protection en fin de vie.

On les trouve aussi montées entre le 0 V et le + (5 V, 12 V, 24 V) à l'entrée d'alimentation TBT de montage électronique sensible système embarqué, carte mère de micro-ordinateur. Si une surtension dépasse les caractéristiques maximales du composant, ils se mettent définitivement en court-circuit.

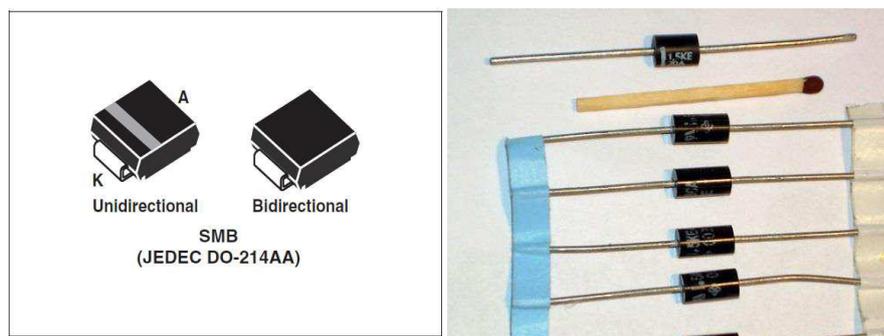


Figure 36 :Diode transil montée en surface(à gauche) et simple(à droite).

Une autre solution peut être utilisée comme des diodes transil, c'est les varistances, mais de point de vue fonctionnement et caractéristique la diode transil est la plus adéquate pour cette application.

- Avantages et inconvénient

Si on les compare aux varistances classiques à oxyde de zinc, les diodes Transil présentent les avantages et les inconvénients suivants :

- ✓ Plus faible résistance dynamique, assurant un faible écart entre tension non perturbée (utilisable pour les signaux fonctionnels) et tension à l'écrêtage, ce qui améliore la protection.
- ✓ meilleure précision et plus grande dynamique dans le choix de la tension d'avalanche, ce qui va dans le même sens.



- ✓ compatibilité (pour des petites géométries) avec les techniques de réalisation de circuits intégrés, ce qui permet de réaliser des circuits d'interface immuns aux décharges électrostatiques d'origine humaine sans composants de protection externes.
- ✓ meilleure fiabilité (bien que celle des varistances soit suffisante dans la plupart de leurs applications).
- ✓ par contre, la zone stockant l'énergie dissipée (phénomène adiabatique durant l'impulsion) est beaucoup plus localisée (une varistance est un composant volumique, alors qu'une Transil est un composant planaire) : à volume constant, une Transil supporte moins d'énergie qu'une varistance, et sa taille maximale est beaucoup plus limitée.

b. Conditionneur et Amplificateur de signal

➤ Etude :

Ce bloc est utilisé pour adapter le niveau du signal fourni par le capteur au reste de la chaîne.

Comme les transformateurs de tensions délivrent des tensions prises entre (-10v et 10v) dans le cas nominal puisqu'ils ont un rapport de transformation de 100v/10v, mais il faut tenir en compte la tension au cas des défauts qui peut aller dans le secondaire jusqu'à $\pm 12,5$ v (Pratiquement). Donc pour plus de sécurité on prend une tension de ± 15 v.

Du même pour les transformateurs de courants, ils ont un rapport de transformation de 200/1 A 5 P 10,2.

Donc le courant varie dans le cas normal entre (1A et -1A) si on a au primaire un courant de 200 A, ce n'est pas le cas puisque notre transformateur moyenne tension délivre un courant au primaire de 5 A, mais il faut tenir en compte les courants au cas des défauts qui peuvent aller jusqu'à 5 ou 6 fois le courant nominal du primaire.

Pour toute sécurité on a pris 10 fois le courant nominal, la sortie des transformateurs de courants (Moyen Tension) délivrent (50 A) donc pour les transformateurs de notre carte peuvent variés entre (-250mA et 250 mA).

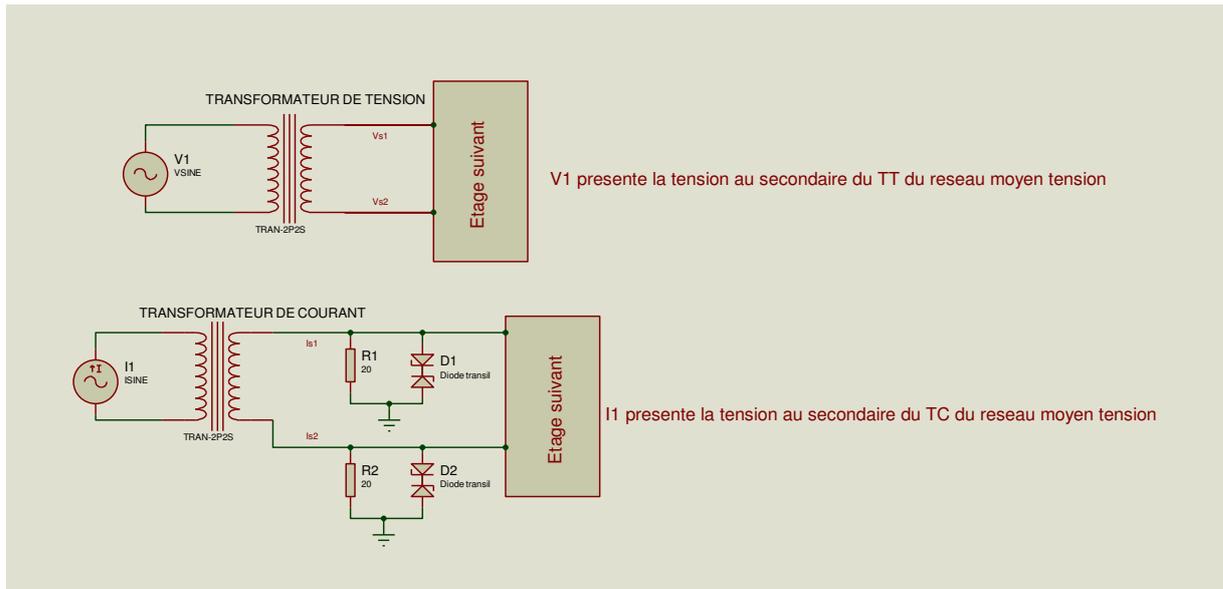


Figure 37 :Etage du TT et du TC avec diode de protection.

Les bornes du TC délivrent un courant égal à 250 mA, et pour le traiter on a ajouté des résistances de 20 Ω pour ramener la tension à ± 5 v.

$$\pm 250 \text{ mA} * 20\Omega = \pm 5 \text{ v.}$$

Après ce conditionnement, il faut filtrer les signaux, mais comme on remarque que chacun des signaux V1, I1, V2, I2, V3 et I3 est sur deux voies (S1 et S2).

Donc il faut tout d'abord ramener ces signaux sur des voies uniques.

➤ Solution Proposée :

La solution proposée est d'utiliser des amplificateurs de mesure (Instrumentation Amplifier,

in-amp ou INA).

L'amplificateur de mesure est un élément essentiel dans la partie de conditionnement d'une chaîne d'acquisition : il permet le traitement des signaux issus des capteurs de mesure.

Il est généralement réalisé à partir d'un ou de plusieurs amplificateurs opérationnels (AOP), dans le but d'améliorer leurs caractéristiques intrinsèques : composante continue, dérive, bruit d'amplification, gain en boucle ouverte, taux de réjection du mode commun, impédance d'entrée.

Les caractéristiques importantes d'un amplificateur de mesure sont celles d'un amplificateur opérationnel.

L'AOP est un amplificateur avec un gain différentiel très important. La fonction de transfert idéale s'écrit :



$$G = \frac{V_s}{(e_+ - e_-)}$$

En réalité l'AOP présente des défauts : courants d'offset et tension d'offset à l'entrée, TRMC, impédance de sortie, variation en fréquence du gain.

Le but de l'amplificateur d'instrumentation est de réduire ces défauts.

Il existe plusieurs montages des amplificateurs d'instrumentation soit à deux AOP ou à 3 AOP.

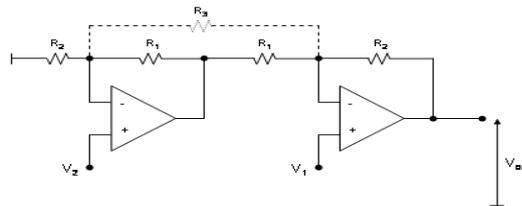


Figure 38 : Amplificateur d'instrumentation à deux AOP.

Son gain sans R_3 :

$$G = \left(1 + \frac{R_2}{R_1}\right)$$

Avec R_3 , ce qui permet de contrôler le gain avec une seule résistance variable :

$$G_d = \left(1 + \frac{R_2}{R_1} + 2 * \frac{R_2}{R_3}\right)$$

❖ **Montage a 3 AOP :** (Ce montage est le plus utilisé).

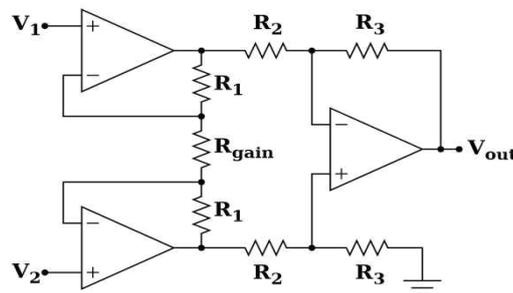


Figure 39 : Amplificateur d'instrumentation à trois AOP.

Son gain est :

$$\frac{V_{out}}{V_2 - V_1} = \left(1 + \frac{R_2}{R_1}\right) \frac{R_3}{R_2}$$

L'amplificateur d'instrumentation idéal devrait avoir un gain en mode commun (TRMC) nul. En réalité, dans le circuit ci-contre, la valeur de ce gain est déterminée par les tolérances

des valeurs des résistances qui rendent le schéma asymétrique, et par le gain de mode commun non nul des trois AOP utilisés. La réalisation des résistances appariées en valeur est la principale contrainte de fabrication des circuits d'instrumentation.

Vue cette contrainte, on s'est basé sur des amplificateurs d'instrumentation disponibles en circuits intégrés chez de nombreux fabricants (Texas Instruments, Analog Devices, Linear Technology). Généralement ces circuits offrent de très bon TRMC, du fait de la fabrication très précise des résistances intégrées (découpe au laser).

La référence choisie est le INA 132U.

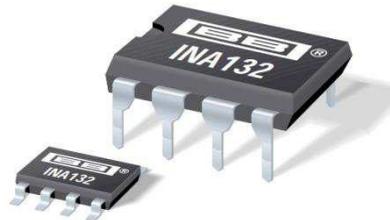


Figure 40 : Amplificateur d'instrumentation INA132.

Son schéma interne ainsi que le schéma utilisé dans notre application est le suivant :

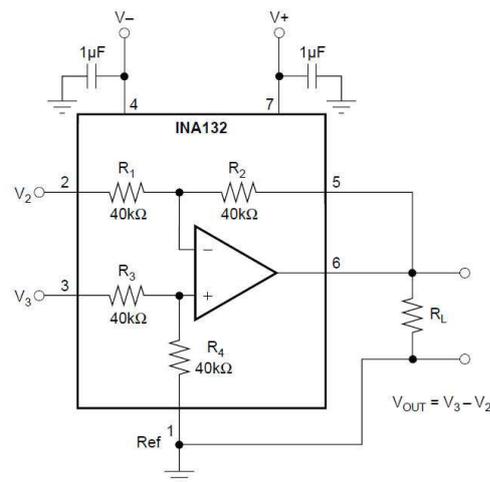


Figure 41 : Schéma interne de l'amplificateur d'instrumentation INA132.

Remarque :

On a ajouté le pont de résistance (R6-R5) figure 42 pour ramener la tension de sortie de l'amplificateur d'instrumentation (qui peut aller jusqu'à ± 15 v) a une tension comprise entre ± 5 v.

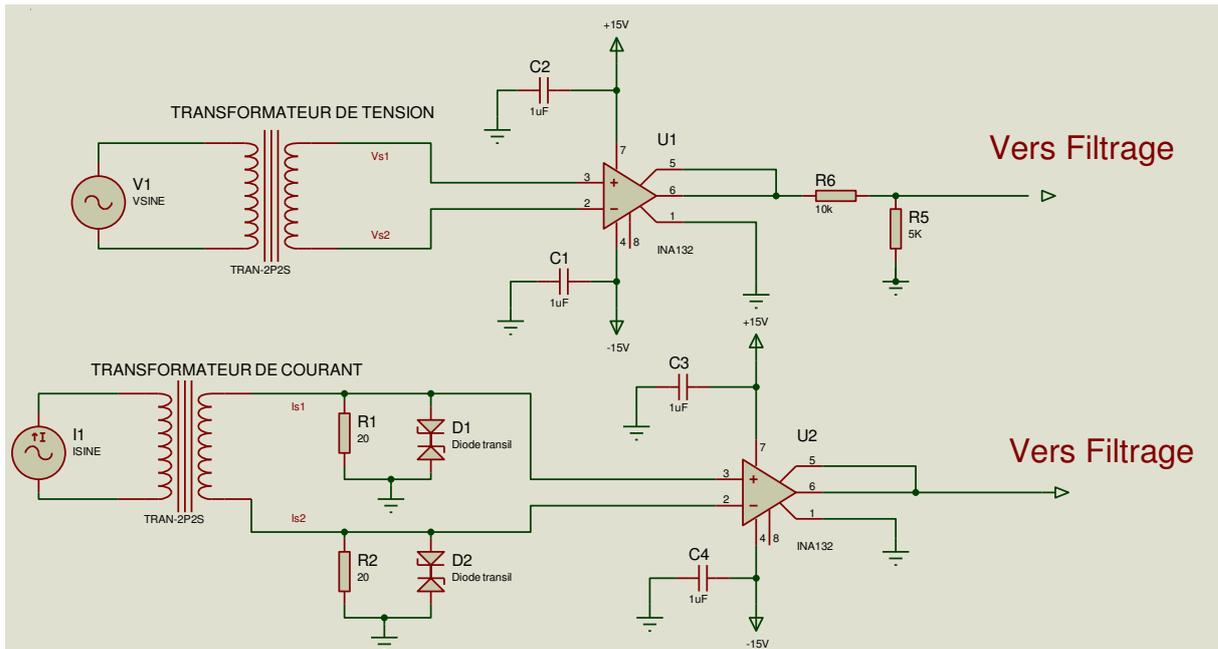


Figure 42 : Brochage des circuits INA132U au borne du transformateur.

c. Filtre d'entrée [6]

➤ Etude

Dans n'importe quelle chaîne d'acquisition, lorsque le but est d'assurer l'échantillonnage du signal il faut maîtriser la fréquence maximale du signal à échantillonner pour bien appliquer le théorème de Shannon. $F_e \geq 2 * F_{max}$. Sinon il y aura un repliement de spectre.

Pour éviter ce problème il faut s'assurer que le spectre est vraiment limité à la moitié de la fréquence d'échantillonnage. La meilleure façon de s'en assurer est de placer un filtre à coupure raide qui atténuera fortement tous les signaux parasites au-delà de la fréquence limite.

➤ Solution Proposée :

La présence d'un filtre anti-repliement analogique relié à la fréquence d'échantillonnage est donc indispensable à une mesure correcte. Il en faut un pour chaque voie d'acquisition avec une fréquence de coupure qui doit être au plus égale à la moitié de la fréquence d'échantillonnage.

Comme notre but est d'assurer un échantillonnage de 500 échantillons par période du réseau qui vaut 20 millisecondes, donc la fréquence d'échantillonnage est : $F_e = 25\text{Khz}$, et la fréquence de coupure du filtre anti-repliement sera égale à $F_e/2$, donc $F_c = 12.5\text{Khz}$. Pour simuler ce filtre on a utilisé le logiciel de Texas Instrument FilterPro.

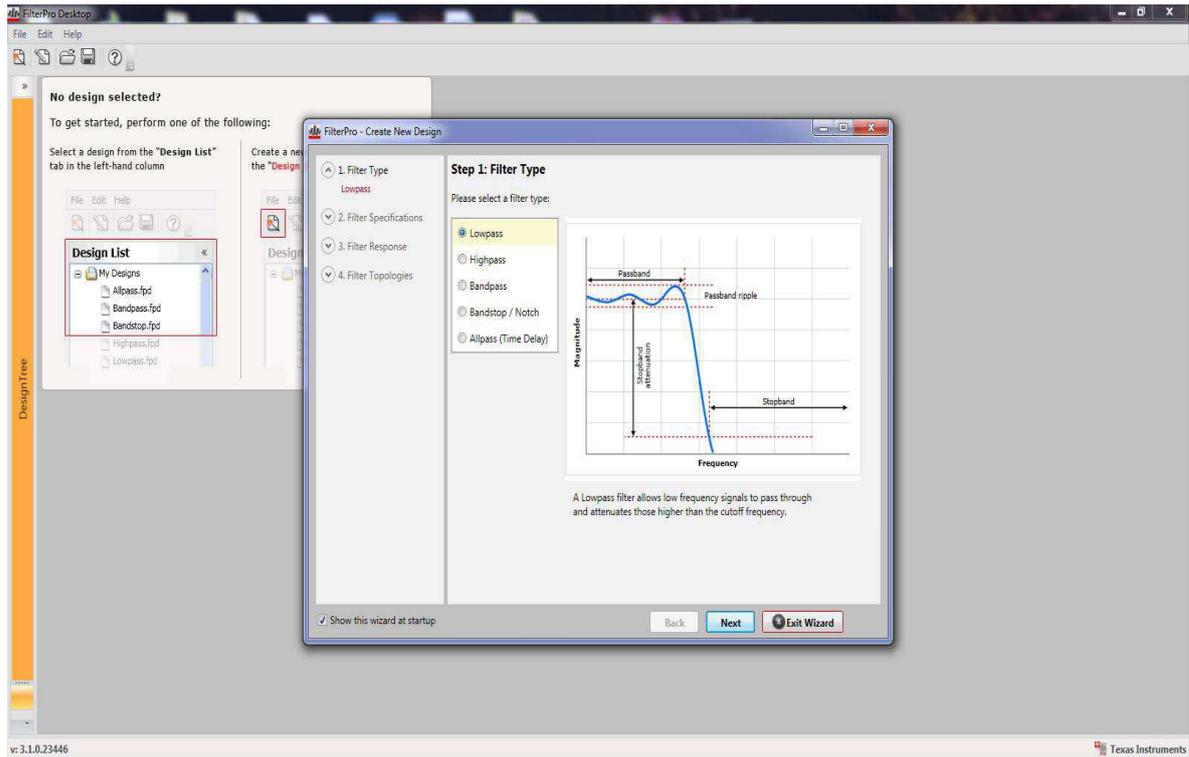


Figure 43 : Logiciel de simulation FilterPro de Texas Instrument

Le résultat abouti par ce logiciel est le suivant :

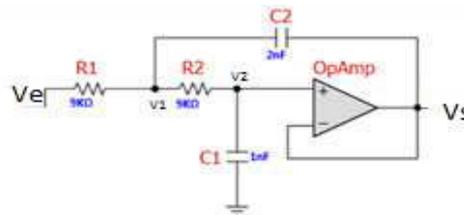


Figure 44: Filtre de Sallen-Key à fréquence de coupure de 12.5KHz.

Ce logiciel permet aussi d'avoir un mini-rapport qui contient le diagramme de Bode et la table du composant (figure : 45 et 46).

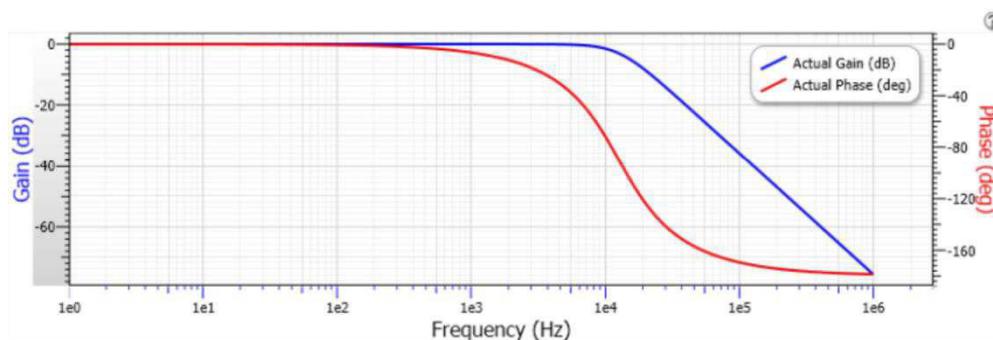


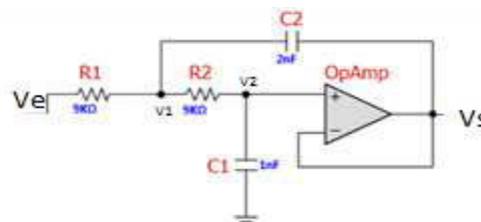
Figure 45 : Diagramme de Bode (Gain et phase) du filtre.

FilterPro Design Report						
Bill of Materials						
Design Name: Lowpass, Sallen Key, Butterworth Part: Ideal Opamp Order: 2 Stages: 1 Gain: 1 V/V (0 dB) Allowable PassBand Ripple: 1 dB Passband Frequency: 12,5 kHz Corner Frequency Attenuation: -3 dB						
Element ID	Quantity	Part Number	Value	Tolerance	Description	Manufacturer
R1 (Stage 1)	1	Standard	9KΩ	Exact: 0%	Resistor	
R2 (Stage 1)	1	Standard	9KΩ	Exact: 0%	Resistor	
C1 (Stage 1)	1	Standard	1nF	Exact: 0%	Capacitor	
C2 (Stage 1)	1	Standard	2nF	Exact: 0%	Capacitor	
OpAmp (Stage 1)	1	Standard			Ideal OpAmp	

Figure 46 : Table de composants nécessaire pour ce filtre.

On propose ici d'en étudier le fonctionnement dans le cas général où chaque composant externe est représenté par son admittance complexe (inverse de l'impédance). La cellule de Sallen & Key met en œuvre une double contre-réaction : positive et négative.

Mais avant d'étudier ce montage, déterminons d'abord l'expression de la tension V_1 grâce au théorème de Millman :



$$V_1 = \frac{VeY_1 + VsY_2 + VsY_3}{Y_1 + Y_2 + Y_3} = \frac{VeY_1 + Vs(Y_2 + Y_3)}{Y_1 + Y_2 + Y_3}$$

Ensuite, il est possible de connaître l'expression de V_2 en appliquant la formule du pont diviseur de tension entre les admittances Y_3 et Y_4 .

$$V_2 = Vs = V_1 \cdot \frac{Y_3}{Y_3 + Y_4} = \frac{(VeY_1 + Vs(Y_2 + Y_3))Y_3}{(Y_3 + Y_4)(Y_1 + Y_2 + Y_3)}$$

$$Vs((Y_3 + Y_4)(Y_1 + Y_2 + Y_3)) = VeY_1Y_3$$

Puis on en déduit facilement la relation entre l'entrée et la sortie qui caractérise la structure de Sallen & Key :

$$\frac{Vs}{Ve} = \frac{Y_1Y_3}{(Y_1 + Y_2)(Y_3 + Y_4) + Y_3(Y_4 - Y_2)}$$



Avec :

$$\begin{aligned}Y_1 &= \frac{1}{R_1} \\Y_2 &= jC_2\omega \\Y_3 &= \frac{1}{R_2} \\Y_4 &= jC_1\omega\end{aligned}$$

A savoir que nous cherchons à obtenir une fonction de transfert normalisée H de la forme passe-bas du second ordre:

$$H(j\omega) = \frac{A}{1 + 2jm \frac{\omega}{\omega_c} + (j \frac{\omega}{\omega_c})^2}$$

Les calculs nous donnent, en remplaçant dans l'équation générale chaque admittance par son expression :

$$H(j\omega) = \frac{\frac{1}{R_1 R_2}}{\left(\frac{1}{R_1} + jC_1\omega\right)\left(\frac{1}{R_2} + jC_2\omega\right) + \frac{1}{R_2}(jC_2\omega - jC_1\omega)}$$

Ensuite, phase d'identification par rapport à la forme normalisée :

$$\frac{1}{\omega_c} = \sqrt{R_1 R_2 C_1 C_2}$$

$$\frac{2m}{\omega_c} = C_2(R_1 + R_2)$$

$$A = 1$$

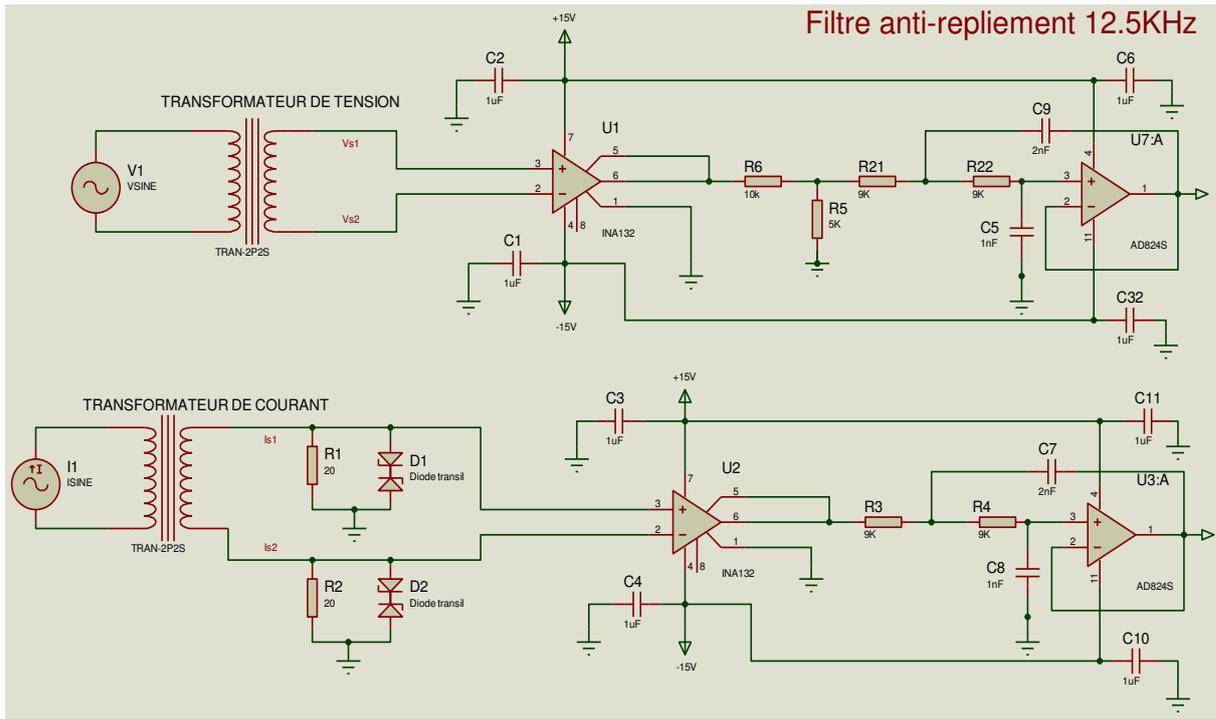


Figure 47 : Montage avec filtre anti-repliement

d. L'échantillonneur

➤ Etude

Son rôle est de prélever à chaque période d'échantillonnage (T_e) la valeur du signal. On l'associe de manière quasi-systématique à un bloqueur. Le bloqueur va figer l'échantillon pendant le temps nécessaire à la conversion. Ainsi durant la phase de numérisation, la valeur de la tension de l'échantillon reste constante assurant une conversion aussi juste que possible. On parle d'échantillonneur bloqueur.

Multiplexeur.

Un multiplexeur analogique N voies est conçu pour connecter $N=2^n$ entrées à une sortie commune déterminée par une adresse binaire à n bits.

Il existe plusieurs manières pour faire l'acquisition :

i. Acquisition séquentielle décalée

Elle se base sur l'utilisation en amont d'un multiplexeur qui va orienter un capteur vers la chaîne unique d'acquisition :

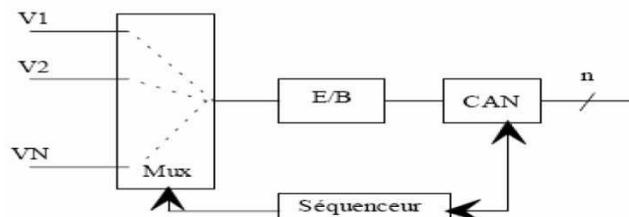


Figure 48 : Acquisition séquentielle décalée.



L'avantage de cette structure est bien évidemment son côté économique.

Par contre, il y a un décalage dans le temps des acquisitions. On réserve donc cette structure ne nécessite pas une synchronisation entre les données numérisées. De plus le temps d'acquisition complet est a priori élevé car il est proportionnel au nombre de capteur.

ii. Acquisition séquentielle simultanée

Pour avoir des acquisitions « synchrones », on utilise la même structure précédente mais en utilisant des Echantillonneurs Bloqueurs (E/B) en amont du multiplexeur. On est dans une situation d'E/B en tête.

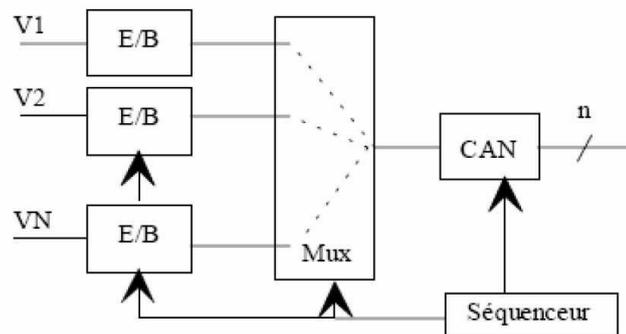


Figure 49 : Acquisition séquentielle simultanée.

La prise des échantillons s'effectue au même instant, la conversion est effectuée d'une manière progressive. Cela signifie que les E/B assurent un maintien de l'échantillon durant les N acquisitions sans introduire des pertes supérieures à la résolution du CAN. Son coût est moyen.

iii. Acquisition parallèle

C'est la structure la plus complète puisqu'elle consiste à disposer N chaînes d'acquisition en parallèle et de les connecter sur un bus de données commun.

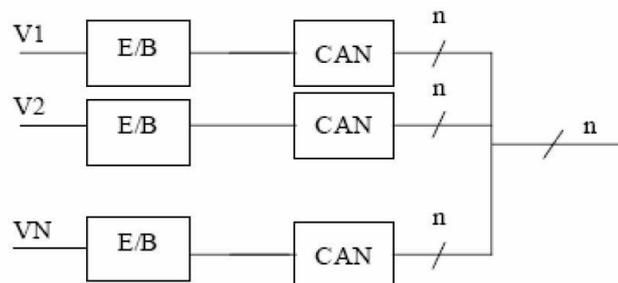


Figure 50 : Acquisition parallèle

Avec cette structure, il est possible d'effectuer en même temps l'acquisition d'une donnée pendant que l'on en stocke une autre. De même, toutes les conversions peuvent être simultanées et le stockage s'effectue après. Cela permet de gagner le temps dans l'acquisition complète. Mais elle est très coûteuse.

➤ Solution Proposée : **Acquisition séquentielle simultanée.**



e. Le convertisseur analogique numérique (CAN)

➤ Etude

Il transforme la tension de l'échantillon (analogique) en un code binaire (numérique).

Un signal numérique est un signal à temps discret c'est-à-dire qu'on ne dispose du signal qu'à certains instants qui sont soit régulièrement espacés ou non. On parle alors de séquence numérique.

Le signal analogique $x(t)$, dont l'amplitude varie au cours du temps, est appliqué à un échantillonneur pour être transformé en une séquence discrète. Cette séquence est représentative du signal d'entrée dans la mesure où la période d'échantillonnage est compatible avec la rapidité du signal.

On peut considérer la conversion Analogique Numérique comme un processus faisant intervenir trois actions successives :

✓ **L'échantillonnage:** découpage temporel de l'information.

Cette opération consiste à transformer un signal analogique variant de façon continue dans le temps en une suite de valeurs qui apparaissent à intervalles réguliers (Figure 51).

✓ **La quantification :**

Elle consiste à convertir un signal analogique continu en une suite finie d'états discrets. On associe donc un état à un intervalle de valeurs de largeur Q , appelé pas de quantification. Le pas de quantification n'est pas nécessairement le même pour chaque état (Figure 52).

✓ **Le codage :** associer un mot binaire à chaque état.

Pratiquement, ces opérations sont effectuées dans un même élément, le convertisseur A/N, qui reçoit le signal analogique et le convertit en un signal discret quantifié et codé (signal numérique) (Figure 53).

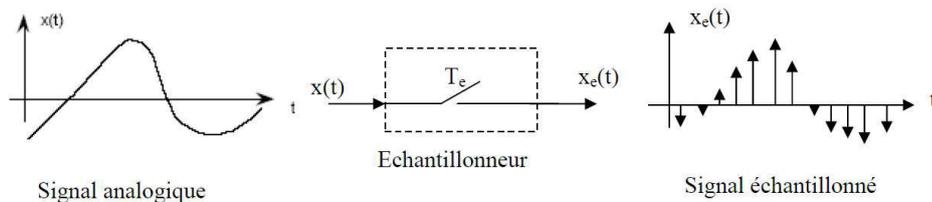


Figure 51 : Echantillonnage

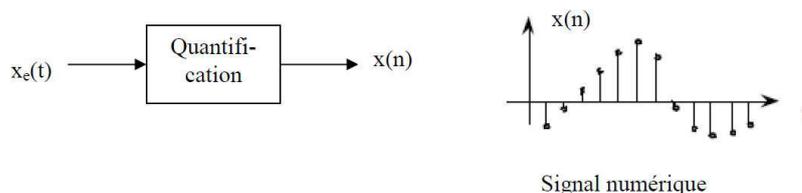


Figure 52 : Quantification

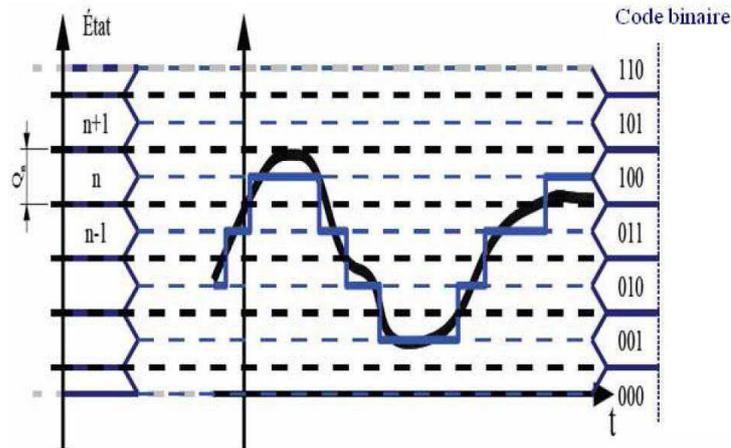


Figure 53 : Codage

Dans une conversion analogique-numérique, le résultat peut être complètement faussé si la tension analogique d'entrée change pendant la durée de la conversion.

Pour maintenir constante la tension appliquée à l'entrée du convertisseur, il est nécessaire d'utiliser un échantillonneur-bloqueur qui mémorise la tension à convertir et la maintient constante pendant toute la durée de la conversion.

➤ Échantillonneur-Bloqueur [7]

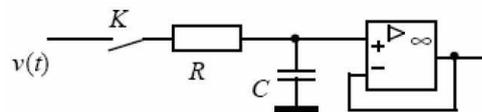


Figure 54 : Echantillonneur -Bloqueur.

La tension aux bornes de la capacité C acquiert la valeur de la tension analogique d'entrée au bout d'un temps t_a (acquisition time) et se maintient à cette valeur pendant un temps t_h (hold).

Le choix de la valeur de la capacité C est un compromis entre le temps d'acquisition de l'échantillonneur et sa précision :

- ✓ Lorsque la capacité est faible, le temps d'acquisition est réduit, mais la précision est mauvaise à cause de la décharge rapide du condensateur.
- ✓ Lorsque la capacité est forte, le temps d'acquisition devient prohibitif. Par contre, la tension analogique mesurée demeure bien constante entre deux échantillonnages.

La figure 55 montre un montage qu'on avait choisi, et qui répond aux exigences précédentes.

Remarque :

L'opto-coupleur ici n'est pas utilisé pour assurer une isolation galvanique mais pour assurer le fonctionnement d'un commutateur.

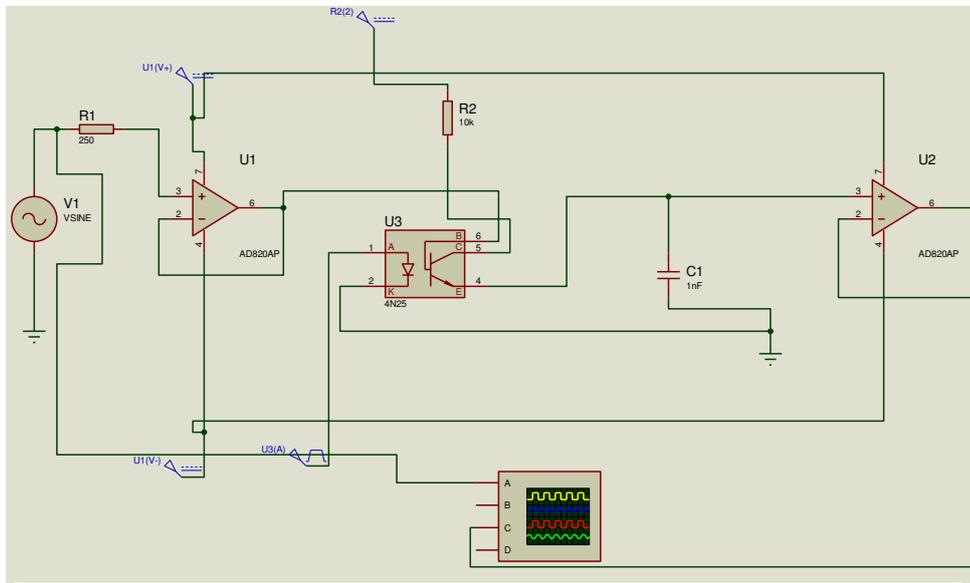


Figure 55 : Echantillonneur –Bloqueur avec logiciel Isis.

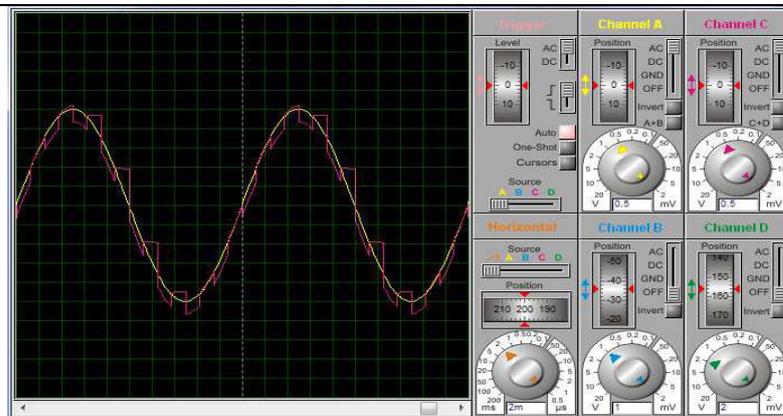


Figure 56 : Simulation de l'échantillonneur bloqueur.

En fait, la conversion se fait sur des échantillons de la tension analogique d'entrée. Pour que l'acquisition soit possible, il faut que le temps de conversion t_c soit inférieur à la période d'échantillonnage :

$$t_c < T_E$$

Dans notre cas, le signal analogique à convertir varie dans le temps. L'échantillonnage de ce signal à une fréquence F_e permet donc de « prélever » à des instants réguliers sa valeur analogique et de la maintenir constante pendant le temps de blocage (période pendant laquelle



la conversion analogique/numérique pourra être effectuée sans problème). Le signal réellement converti sera en fait une suite successive de valeurs analogiques constantes.

- Caractéristiques des convertisseurs analogiques numériques

Un convertisseur analogique numérique est caractérisé par :

- ✓ **La plage de conversion :**

On l'appelle aussi la Valeur Pleine échelle et correspond à la différence entre les tensions maximale et minimales admissibles à l'entrée du CAN.

- ✓ **La résolution :**

Elle est définie par le nombre de bits utilisés pour coder la valeur analogique.

On la caractérise aussi par le quantum qui est la plus petite différence de potentiel codable par le CAN

- ✓ **Le temps de conversion :**

Il caractérise la rapidité du CAN. Il permet de remonter à la cadence de conversion exprimée en ech/s.

- ✓ **La précision :**

Elle caractérise l'erreur maximale entre la valeur lue et la valeur vraie. Elle tient compte des erreurs de décalage, de gain, de linéarité, etc....

f. Le stockage, le traitement ou la transmission

Elle peut être un support de traitement (DSP, ordinateur), un élément de sauvegarde (RAM, Disque dur) ou encore une transmission vers un récepteur situé plus loin.

2. Simulation des solutions proposées pour le schéma complet de la carte d'acquisition:

Dans cette étape, notre chaîne est définie jusqu'au multiplexage et la conversion. Les premiers blocs (acquisition, conditionnement et filtrage) sont bien définis, mais il nous reste à concevoir les blocs de multiplexage et de la conversion, pour le faire on a proposé trois solutions :

- Utilisation d'un Multiplexeur et d'un convertisseur analogique numérique séparés.
- Utilisation d'un Convertisseur analogique numérique multiplexer (le convertisseur et le multiplexeur sont combinés dans un seul circuit).
- Utilisation d'un microcontrôleur dsPIC.

Donc on a à choisir entre trois schémas pour notre carte, les trois schémas sont présentés dans les figures (57, 58 et 59).

2.1 Première solution (Multiplexeur et convertisseur séparés):

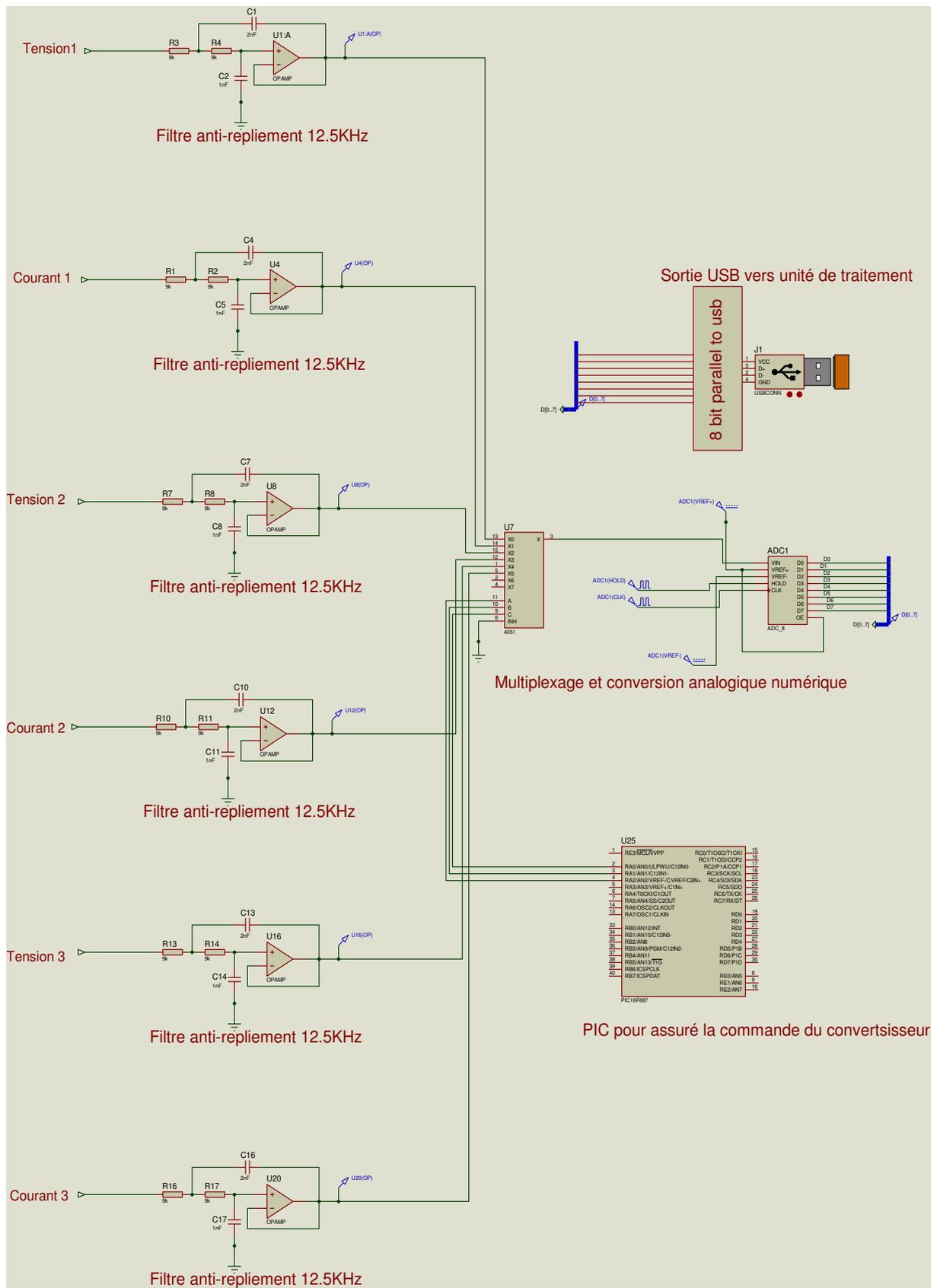


Figure 57 : Chaîne d'acquisition avec MUX et CAN séparés.



❖ Remarque :

Dans les montages qui suivent, les tensions et les courants à acquérir sont modélisés par des sources de tension et de courant (juste pour simplifier le montage et ne pas encombrer le schéma).

❖ Description :

Après la détection du signal, il passe dans le filtre anti-repliement de Sallen Key qui a une fréquence de coupure de 12.5KHz (la moitié de la fréquence d'échantillonnage).

Les six signaux sont présents à l'étage d'entrée du Multiplexeur, ce dernier permet de transférer une voie parmi ces six vers la sortie (vers le convertisseur analogique numérique).

Le choix de la voie à transférer se fait dans ce cas par un microcontrôleur (PIC 16F887 comme exemple).

Chaque donnée est transférée de l'entrée du multiplexeur vers sa sortie dans un temps de transmission propre au type du multiplexeur (voir annexe multiplexeur).

Après le multiplexage on passe vers un échantillonneur bloqueur (intégré au convertisseur analogique numérique) qui permet de garder la valeur à échantillonner pendant une durée qui est supérieure au temps de la conversion du convertisseur analogique numérique.

Le convertisseur analogique numérique convertit la donnée reçue sur la broche Vin en un mot de 8 bit qui va être envoyé vers la carte de traitement par un module de transfert parallèle – USB.

Du même, le convertisseur analogique numérique choisit à un temps de conversion et un temps d'acquisition.

Donc d'après cette solution on constate qu'elle présente des avantages et inconvénients.

❖ **Avantage et inconvénients :**

✓ Avantage :

- Simplicité du montage.

✓ Inconvénients :

- Perte d'information au moment de la conversion.
- Solution coûteuse.
- Manque de multiplexeur ayant de bonnes caractéristiques concernant le temps de transmission et les pertes signal/bruit.
- Nécessité de la prise en compte de plusieurs temps de retard (Temps de transmission + temps d'acquisition + temps de conversion)

2.2 Deuxième solution : (MUX et CAN combiné à la fois dans un seul circuit intégré).

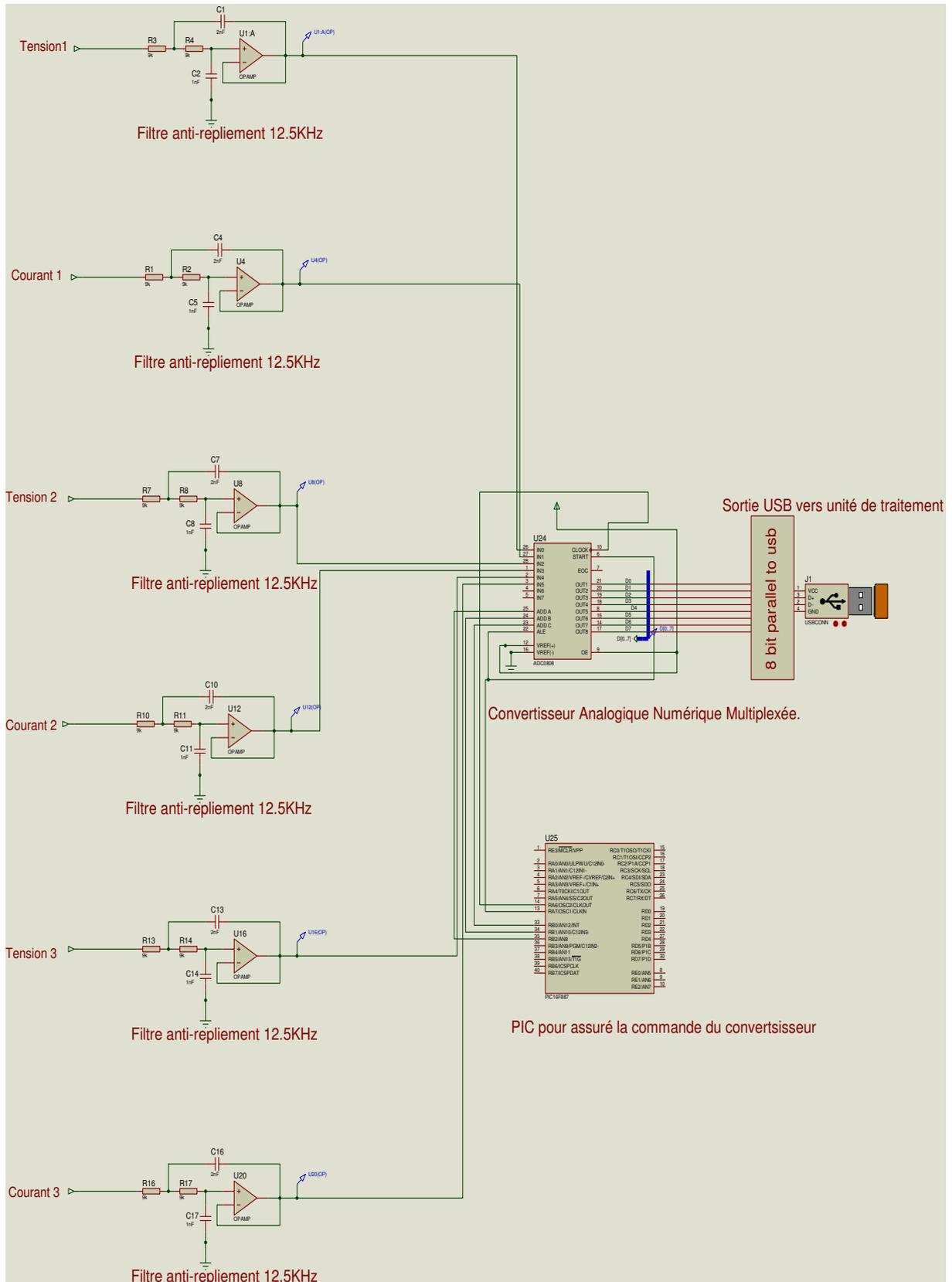


Figure 58 : Chaîne d'acquisition avec MUX et CAN combinés.



❖ **Description :**

Dans ce schéma, le même raisonnement que la première solution sauf que, le Multiplexeur et le convertisseur analogique numérique sont combinés.

La condition à vérifier dans ce cas est :

$$t_c + t_r \ll T_e$$

C'est-à-dire que la somme du temps de réception ou d'acquisition (t_r) et le temps de conversion (t_c) soit très inférieur à la période d'échantillonnage.

Vu la contrainte de la non disponibilité des convertisseurs analogiques numériques multiplexés qui peuvent assurés la condition d'échantillonnage de 500 valeurs par période sur le marché, ainsi que le coût élevé de ces composants, on a choisi de travailler sur une troisième solution basée sur l'utilisation d'un microcontrôleur.

2.3 Troisième solution : Utilisation d'un microcontrôleur dsPIC (solution choisie).

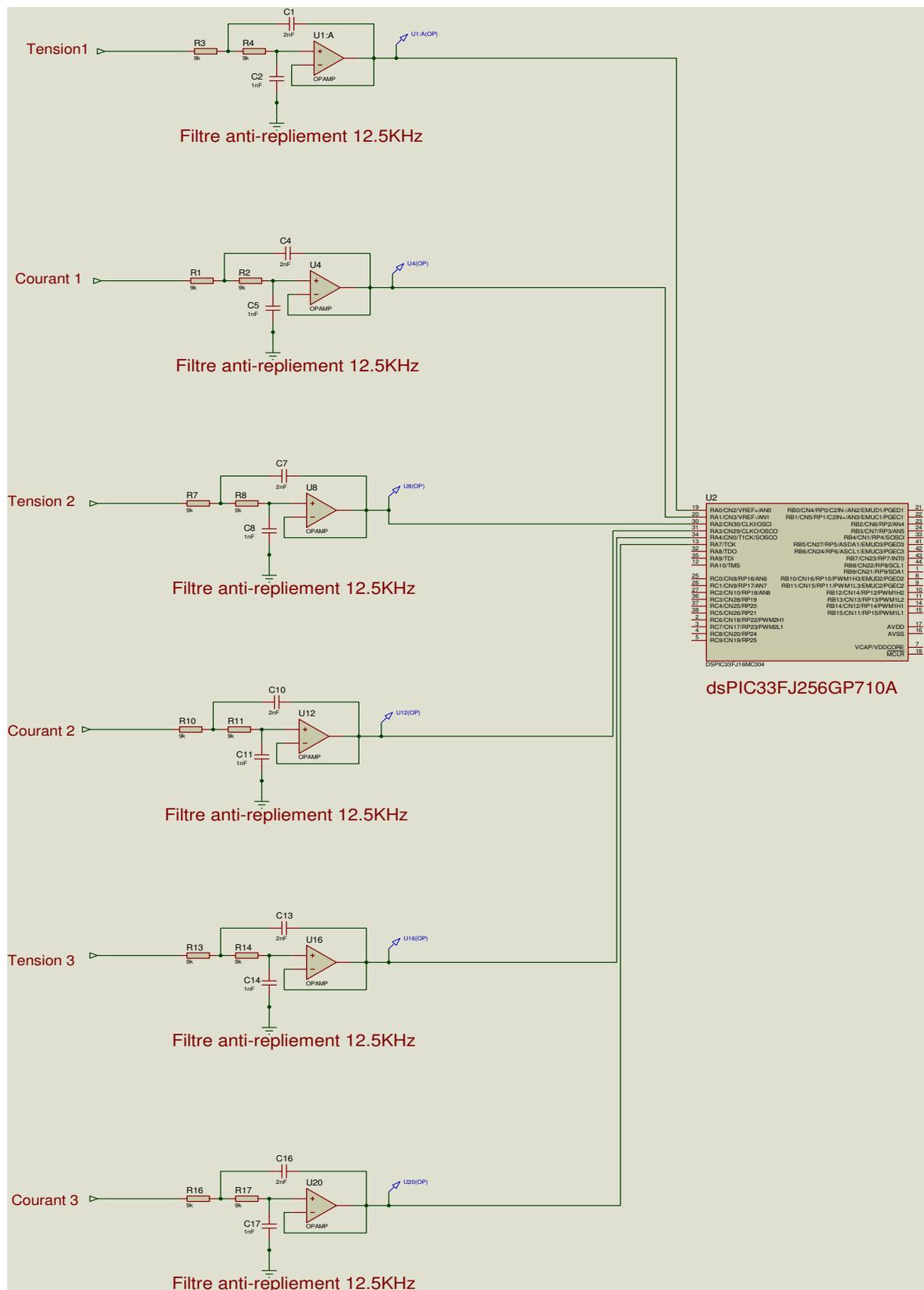


Figure 59 : Chaîne d'acquisition avec dsPIC.



❖ **Description :**

Les six signaux (trois courants et trois tensions) vont parvenir aux broches analogiques du dsPIC33FJ256GP710A qui est un microcontrôleur de 80 à 100 broches.

Ce microcontrôleur permet une conversion analogique numérique avec un débit de 1MIPS sur 10 bits (ce qui répond à notre condition d'échantillonnage).

Le choix de cette solution est justifié pour les versions suivantes:

- ✓ Son coût (faible par rapport à l'achat des multiplexeurs et convertisseurs séparés) ;
- ✓ Sa disponibilité ;
- ✓ Sa comptabilité et la possibilité de l'amélioration de ce circuit juste en modifiant le programme.

En plus ce dsPIC sera aussi utilisé dans l'implémentation de plusieurs algorithmes de protection, localisation de défauts et mesures.

❖ **Remarque :**

Le schéma précédent n'est qu'une explication, dans notre cas on va utiliser une carte DSPIC universel car dans tous les cas on aura besoin de programmer notre DSPIC.

Donc c'est mieux d'avoir une carte DSPIC universel avec son debugger ce qui permet de faire des modifications sur les programmes en cas de nécessité.



Partie 4

Réalisation et tests

A partir de la partie précédente « étude et conception », on a décidé que notre réalisation sera répartie en trois cartes séparés à savoir :

- Carte transformateur (chaîne des capteurs courants et tensions) ;
- Carte de conditionnement ;
- Carte de traitement (carte dsPIC).

Le schéma complet de la carte (transformateur et conditionnement) est illustré ci-dessous:

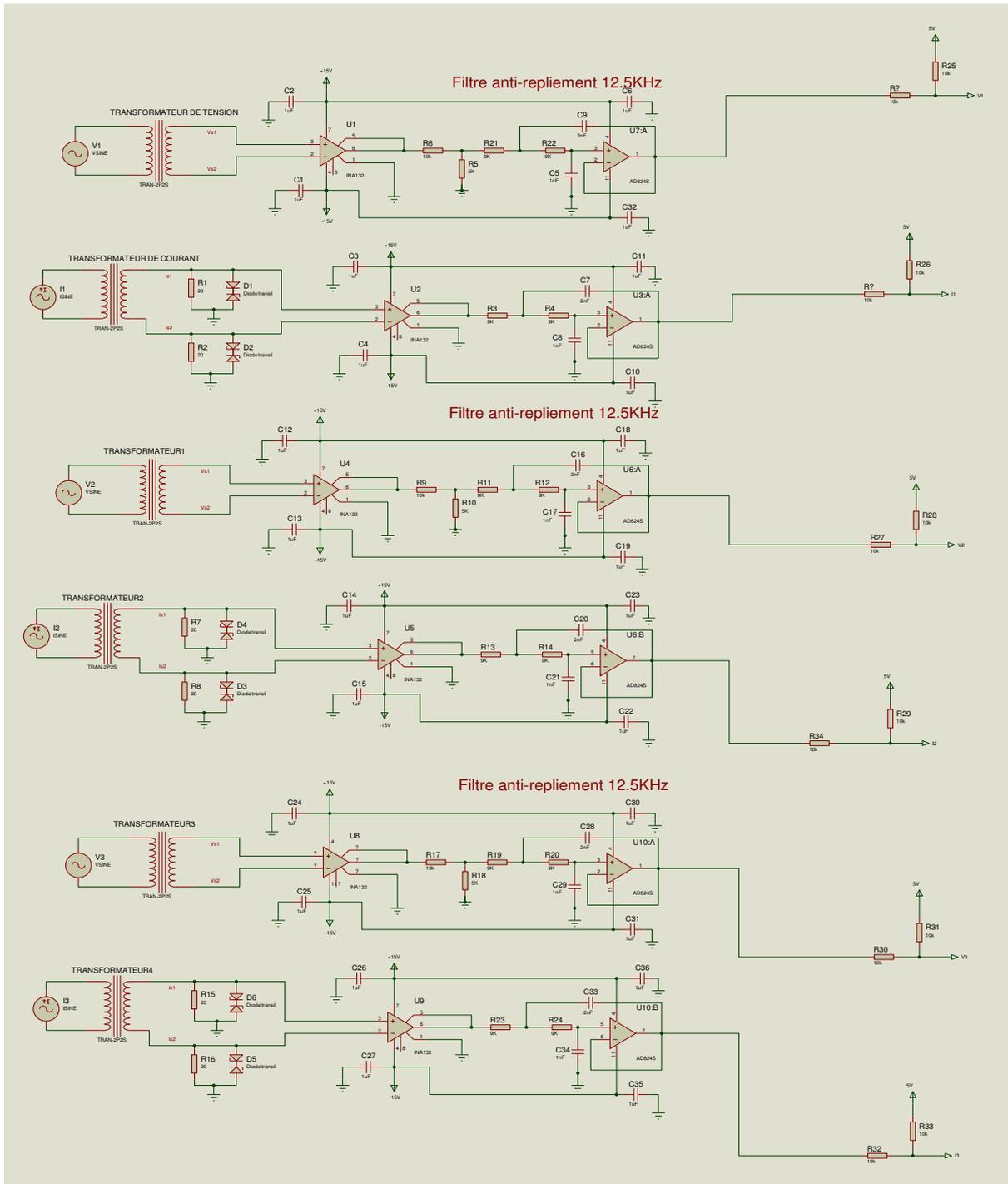


Figure 60 : Chaîne d'acquisition complète.

Comme vous pouvez remarquer sur la figure 60, on a ajouté des ponts de résistance relié à 5v au lieu de la masse à chaque sortie du filtre de SALLEN KEY, parce que la solution qu'on avait choisie est d'utiliser un DsPIC, et pour faire la conversion analogique numérique sur un DsPIC, les bornes analogiques n'acceptent pas des signaux à alternances négatives.

Puisque tous les signaux sont compris entre ± 5 v, il faut les rendre entre 0 et 5v :

- ✓ Soit en utilisant un sommateur non inverseur de tension :

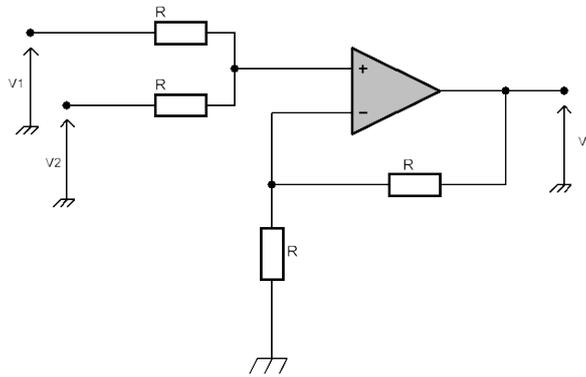


Figure 61 : Sommateur non inverseur de tension.

L'AOP est supposé idéal, en régime linéaire ($V_+ = V_-$).

Le courant I_- étant nul et toutes les résistances sont égales à R , on trouve la tension V_+ via le théorème Millman et V_- par un pont diviseur :

$$V_+ = \frac{\frac{V_1}{R} + \frac{V_2}{R}}{\frac{2}{R}} = \frac{V_1 + V_2}{2}$$

$$V_- = V_s * \left(\frac{R}{2R}\right) = \frac{V_s}{2}$$

$$\text{Or } V_+ = V_- \Rightarrow V_s = V_1 + V_2$$

La tension de sortie V_s est égale à la somme des tensions d'entrée.

- ✓ Soit en adoptant la solution la plus simple et la moins encombrante qui consiste à utiliser un pont de résistance relié a +5V (figure 62).

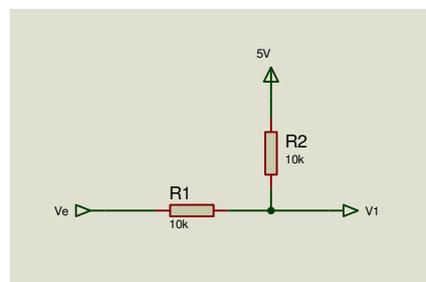


Figure 62 : Sommateur avec pont de résistance.

En appliquant le théorème de Millman au nœud, on constate que la tension V_1 est entre 0 et 5V.

A cette étape tous les signaux sont bien conditionnés et leur traitement sera facile.



1. Carte de transformateurs:

Cette carte contient trois TC et quatre TT (trois pour la mesure et un pour alimenter les circuits de la carte d'acquisition) et des diodes transil pour la protection de cette carte à transformateur ainsi qu'un bornier de 20 fiches de type femelle.

1.1 Les transformateurs:

a. Cahier des charges carte transformateur :

A partir de l'étude qu'on a menée dans la partie précédente, pour réaliser les capteurs de notre carte (TT et TC), on a le cahier de charge suivant :

- ✓ Réalisation d'un transformateur de courant de protection qui valide la norme de saturation NF C 42-502 et CEI 185, caractérisé par :
 - Entrée 5A ;
 - sortie maximale de 1A ;
 - structure intégrable à un support type circuit imprimé.
- ✓ Réalisation d'un transformateur de tension caractérisé par :
 - Entrée 100V ;
 - sortie maximale de 10V ;
 - Structure intégrable à un support type circuit imprimé.

CARACTERISTIQUE	TT	TC
ENTREE	100 V	5A
SORTIE	5V	1A
N1	100	10
N2	5	50
RAPPORT DE TRANSFORMATION	0.05	0.2
RESISTANCE PRIMAIRE	0.5 μohm et multiples selon la section du fil de cuivre	0.5 μohm et multiples selon la section du fil de cuivre
RESISTANCE SECONDAIRE	0.5 μohm et multiples selon la section du fil de cuivre	0.5 μohm et multiples selon la section du fil de cuivre
INDUCTANCE PRIMAIRE	8,69 H	0,5319 H
INDUCTANCE SECOMDAIRE	0,022 H	0,022 H

Tableau 1: Récapitul des caractéristiques des transformateurs.



b. Dimensionnement des transformateurs :

A cette étape, on va expliciter les caractéristiques des transformateurs (Nombre de spires, résistance de fil de bobinage et inductance).

Ces valeurs ont été calculées en se basant sur l'étude des cartes de puissance des relais de protection (MICOM et ZIV).

Les équations utilisées pour les calculs :

Résistivité du fil de cuivre utilisé pour le bobinage des transformateurs:

$$\rho = 1.8 * 10^{-8} \Omega m$$

Calcul de la section du fil varie selon le rayon

$$S = \pi * r^2$$

Valeur de la résistance du fil de cuivre :

$$R = \frac{\rho * L}{S}$$

- ✓ R:resistance du fil
- ✓ L:longeur du fil
- ✓ S:section du fil
- ✓ Calcule de l'inductance totale d'un fil de cuivre selon le nombre de spires :

$$L = \frac{n^2 * r^2}{22,5 * r + 25 * lg}$$

- ✓ n : nombre de spires
- ✓ r : rayon du fil
- ✓ Lg: longueur du bobinage

c. Contraintes de la réalisation:

Avant de procéder à la fabrication des transformateurs nous avons constaté que les calculs et le dimensionnement effectués au préalable nécessite des modifications :

CARACTERISTIQUE	TT	TC
ENTREE MODIFIE	100 V	200A
SORTIE MODIFIE	10V	1A
N1 MODIFIE	100	1
N2 MODIFIE	10	200
RAPPORT DE TRANSFORMATION	10	0.025

Tableau 2 : Nouvelles caractéristiques après modification.

Les résultats théoriques ne permettent pas de concevoir un produit exploitable car le poids des transformateurs sera aussi un inconvénient à la réalisation (27 kg pour la somme des 6 transformateurs selon l'expertise du fabricant)

Nous avons aussi été contraint à utiliser un noyau de fer de type Tore avec des caractéristiques fixé par le constructeur et un mélange propre au fabricant (fer, silicium).

d. Réalisation :

- Machine de bobinage utilisée :



Figure 63 : machine de bobinage RUFF GERMANY RW55

- Etapes de la réalisation :

- ✓ Isolation complète du noyau de fer :

Cette étape d'isolation consiste à mettre un papier cartonné ayant des meilleures caractéristiques d'isolement pour empêcher tous contact entre les fils de cuivre et le noyau de Fer.



Figure 64 : Noyau de Fer avant et après isolement

- ✓ Installation du noyau de fer sur le support de bobinage :



Figure 65 : Fixation du noyau entre les trois roues de rotation

- ✓ Configuration du programme de la machine :

A cette étape on configure le nombre de spire qu'on désire effectuer sur notre noyau de Fer ainsi que les caractéristiques du noyau (épaisseur, diamètre et son rayon) pour que le bobinage se fait d'une manière automatique.



Figure 66 : Configuration des paramètres de bobinage



✓ Début du processus :

La figure à gauche représente le récapitulé de la configuration effectuée pour bien vérifier les données saisies, après le bobinage commence comme vous voyez à l'autre figure.



Figure 67 : Vérification et début du processus.

✓ Fin de bobinage.



Figure 68: transformateur de tension
100/10V.

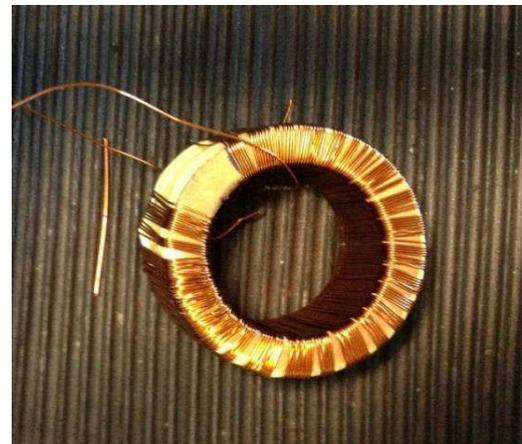


Figure 69: transformateur de courant
200/1A.

Après cette étape on met chaque transformateur dans un boîtier pour une meilleure isolation.

Comme produit final on a six transformateurs, trois de courant (3 TC) et trois de tension (3TT) ayant un poids total de 1.2 Kg (200 gramme pour chaque transformateur).

e. Mesures et tests:

➤ Matériel utilisé :

Pour tester le fonctionnement des transformateurs et pour bien vérifier que ces derniers répondent au cahier des charges imposé, on a utilisé la valise OMICRON disponible chez notre fabricant (ELEQ).

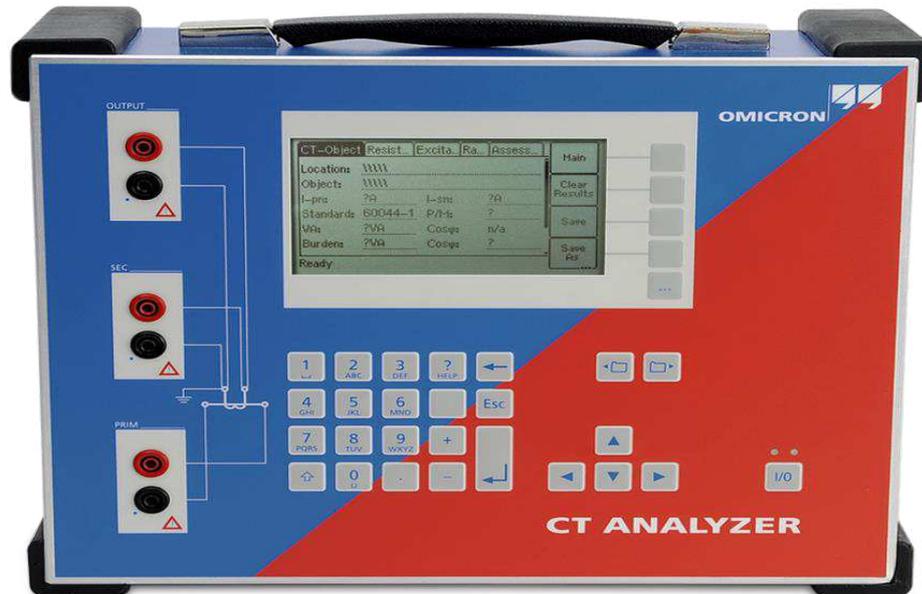


Figure 70 : Valise de Test des transformateurs de courant.

Le CT Analyzer mesure automatiquement toutes les valeurs relatives aux transformateurs de courant et compare les résultats avec la norme sélectionnée. L'appareil évalue le transformateur de courant par rapport à la norme CEI ou IEEE.

Il permet d'effectuer rapidement et de manière économique les tests et l'étalonnage sur site des transformateurs de courant de mesure et de protection. Les constructeurs de transformateurs de courant, des transformateurs de tension et d'appareillages de commutation utilisent également le CT Analyzer pour effectuer les tests lors du développement et de la production.

➤ Caractéristiques principales du CT Analyzer

- ✓ Précision de mesure très élevée : 0,02 % / 1 minute dans le cas des étalonnages sur site.
- ✓ Peu encombrant et très léger (moins de 8kg), facile à transporter pour les tests sur site.
- ✓ Évaluation automatique conformément aux normes CEI et IEEE.
- ✓ Mise en service rapide (durée du test automatique inférieure à 1 minute).
- ✓ Niveau de sécurité excellent sur site: les tests se font à une tension maximale de 120 V.
- ✓ Intégration aux essais de routine à l'aide de l'interface de commande à distance.



➤ **Domaines d'application**

Les valeurs suivantes peuvent être mesurées à l'aide du CT Analyzer :

- ✓ Précision du rapport et de l'angle de déphasage en tenant compte de la charge nominale et de la charge connectée
- ✓ Excitation et saturation du TC
- ✓ Impédance de la charge
- ✓ Résistance d'enroulement
- ✓ Inductance saturée et non saturée
- ✓ Polarité du TC
- ✓ configuration de :
 - la classe du transformateur
 - le nombre de spires au primaire et au secondaire
 - la charge du transformateur
 - le déphasage du courant par rapport à la tension

f. Résultats des tests:

Tout d'abord on configure CT Object : C'est-à-dire la configuration de la valise pour s'adapter à notre transformateur.

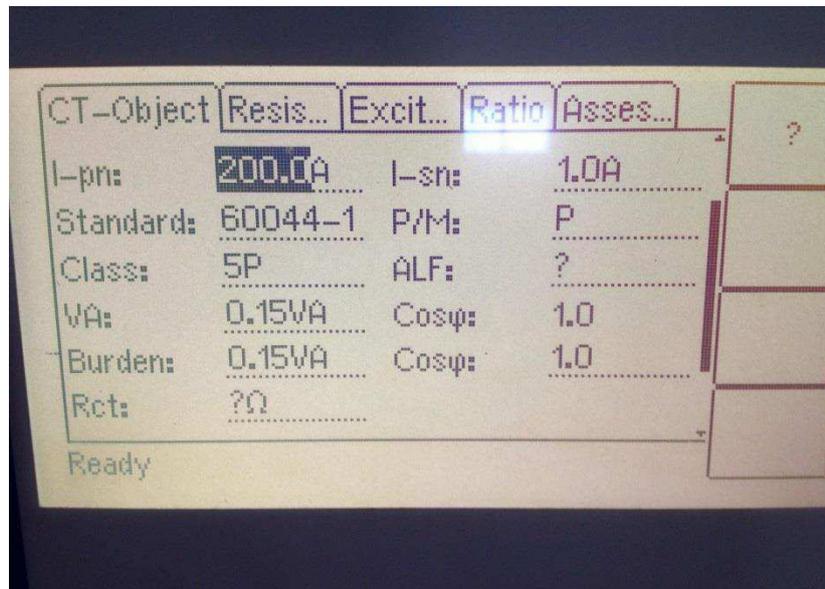


Figure 71 : Configuration CT_Object.

Comme vous voyez sur la figure le transformateur de courant valide les normes de fonctionnement et les performances souhaitées.

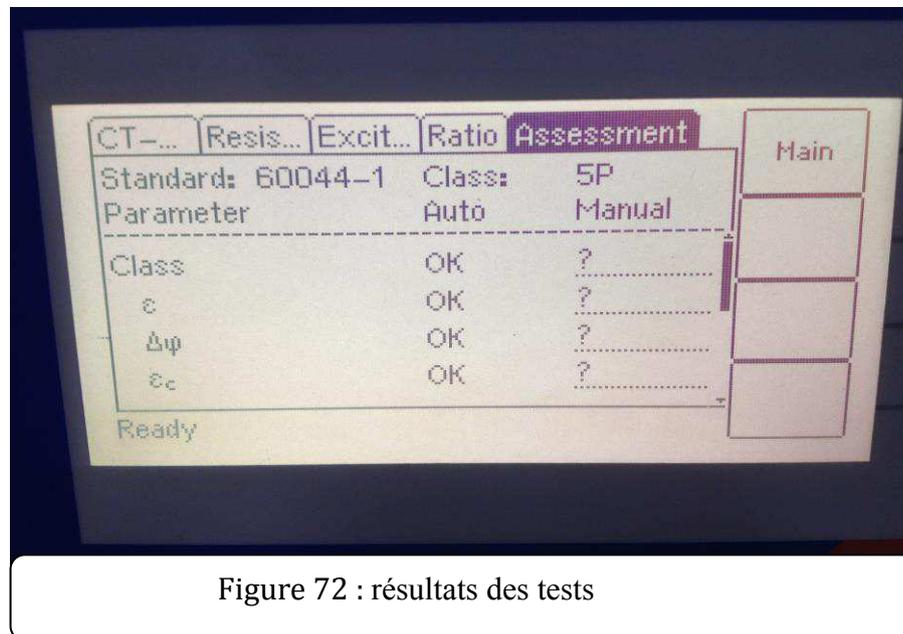


Figure 72 : résultats des tests

Le test des transformateurs de tension a été effectué par injection de tension au primaire et mesure de l'image au secondaire pour vérifier le rapport de transformation.

1.2 Le circuit d'alimentation :

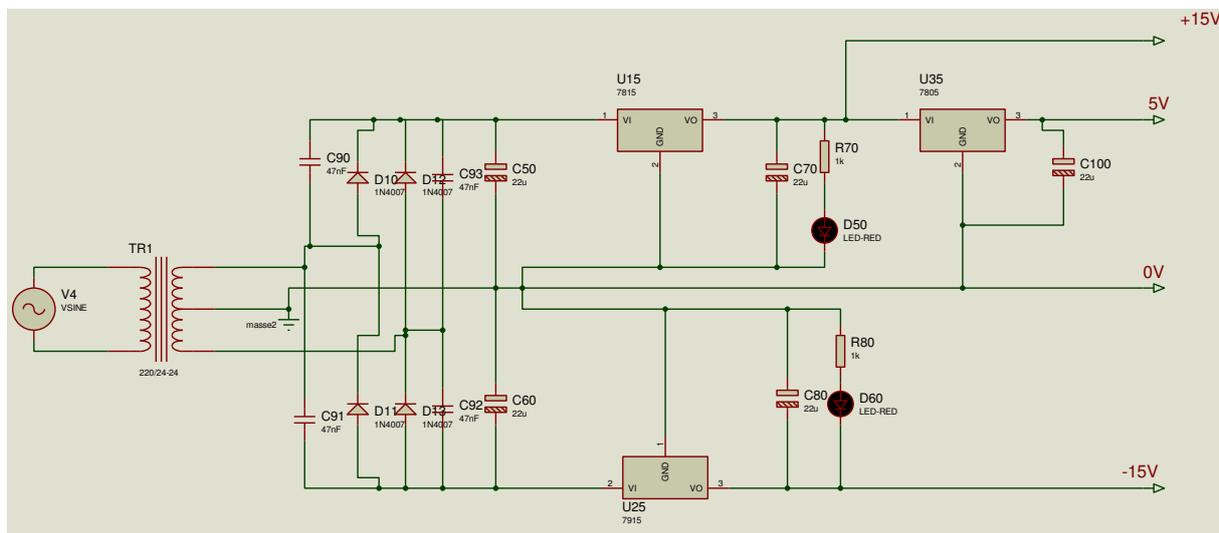


Figure 73 : Alimentation stabilisée +15v,-15v et 5v.

C'est un circuit dédié à alimenter tout montage analogique nécessitant une alimentation symétrique, c'est à dire une alimentation double, avec une branche positive et une branche négative.

Elle fait appel à des régulateurs de tension fixes de type LM7815 et LM7915. Les tensions de sortie sont donc fixées ici à +/-15V, mais l'adoption d'autres valeurs de tension est tout à



fait possible, moyennant des modifications mineures, décrites dans les lignes qui suivent (comme dans notre cas on a ajouté une régulateurs de tension LM7805 a la ligne de +15V).

a. Choix des régulateurs

Il est fait usage ici des régulateurs courants et bon marché, mais qui peuvent être avantagusement remplacés par des régulateurs LM317 (positif) et LM337 (négatif).

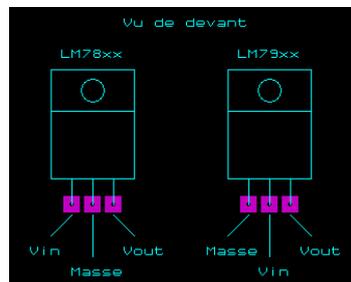
Ceci pour deux raisons :

- ✓ Cela permet de ne tenir en stock qu'un seul type de composants, quel que soit la tension de sortie que l'on souhaite obtenir.
- ✓ Les LM317 et LM337 bénéficient d'une régulation meilleure que celle de leur homologues 78xx et 79xx, et de plus sont bien moins bruyants.

Retenez que les régulateurs de type 78xx, 79xx, LM317 ou LM337, nécessite une tension d'entrée de 3 volts supérieure au moins à la tension de sortie désirée. Ainsi, pour obtenir 15V en sortie de tels régulateurs, il faut au moins 18V (15V + 3V) sur leur entrée. Sachez cependant qu'il existe des régulateurs à faible chute de tension (0,5V par exemple) appelés régulateurs LDO (Low Drop Out).

Remarque :

Notez bien que les pattes d'entrée et de masse ne sont pas identiques pour le régulateur positif LM78xx et le régulateur négatif LM79xx.



b. Choix des diodes

On peut utiliser des diodes classiques telles que les 1N4007, ou les BY255. Comme on peut bénéficier de mieux de caractéristiques que ces deux premiers en utilisant des diodes de redressement rapide (telles les BYW98-200, STTH1R02, MBR745 ou MBR20100CT).

Vue des contraintes de disponibilité on a utilisé la premier solution (des diodes 1N4007).

c. Placement des condensateurs :

Les condensateurs placés en parallèle avec les diodes du pont de diodes, sont destinés à réduire les bruits HF occasionnés par les diodes lors des commutations conduction-blocage.

Les condensateurs C50 et C60 dédiés au filtrage principal. Trois condensateurs ont été ajoutés par rapport au schéma de base : C70, C80 et C100, ces derniers contribuent à une meilleure stabilité du montage et limitent fortement le risque d'apparition des oscillations parasite en sortie du régulateur.

d. Choix du transformateur

Le transformateur peut posséder soit un enroulement unique avec point milieu, soit deux enroulements totalement séparés, qu'on peut raccorder au centre pour créer le point milieu.

La remarque la plus importante qu'il faut prendre en compte est celle de la tension qu'il doit être aux bornes des régulateurs (7815 et 7915 et 7805 et en général la famille des 78XX et 79XX ont toujours besoin de 3 volts de plus)

Donc il faut mettre un transformateur qui fournit une tension supérieure au moins à ± 18 v.

Remarque :

Par simulation même si on met un transformateur qui fournit ± 15 v ça fonctionne parfaitement, mais pratiquement non.

Dans notre cas on a utilisé un transformateur de 220/24-24v.

1.3 Circuit imprimé

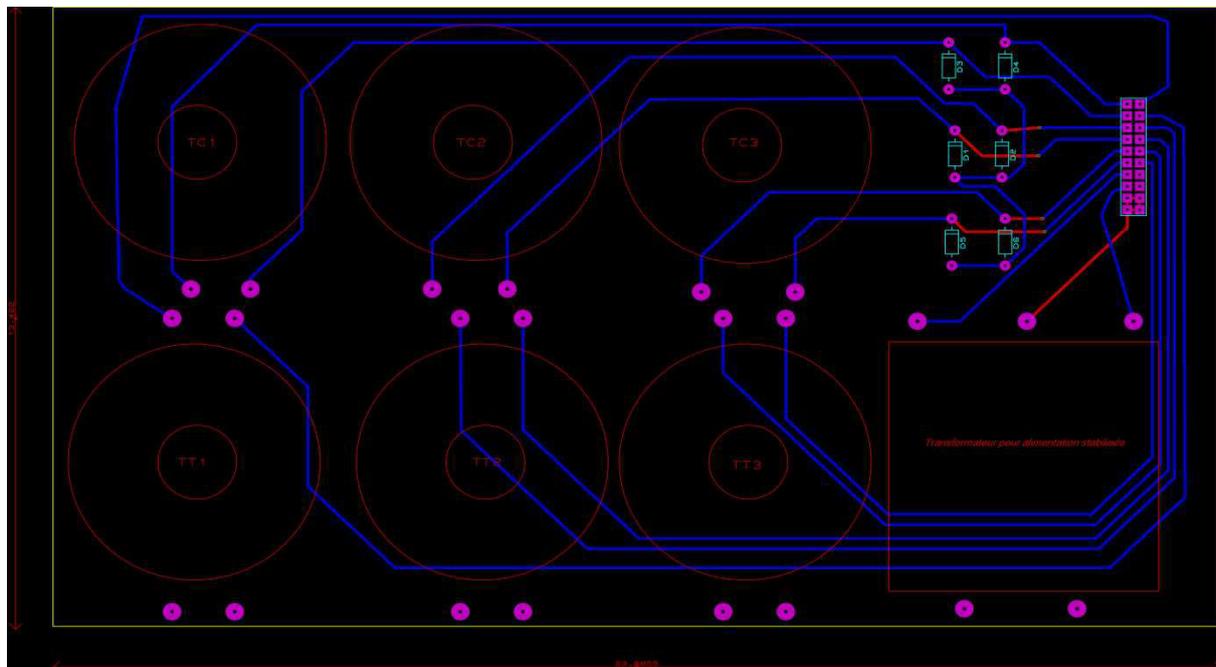


Figure 74 : Circuit imprimé de la carte à transformateurs

1.4 Résultat:



Figure 75 : Carte de transformateurs.

2. Carte d'acquisition :

Concernant la carte d'acquisition on avait conçu deux circuits imprimés différents dans leur taille :

2.1 Premier version : carte à double couche.

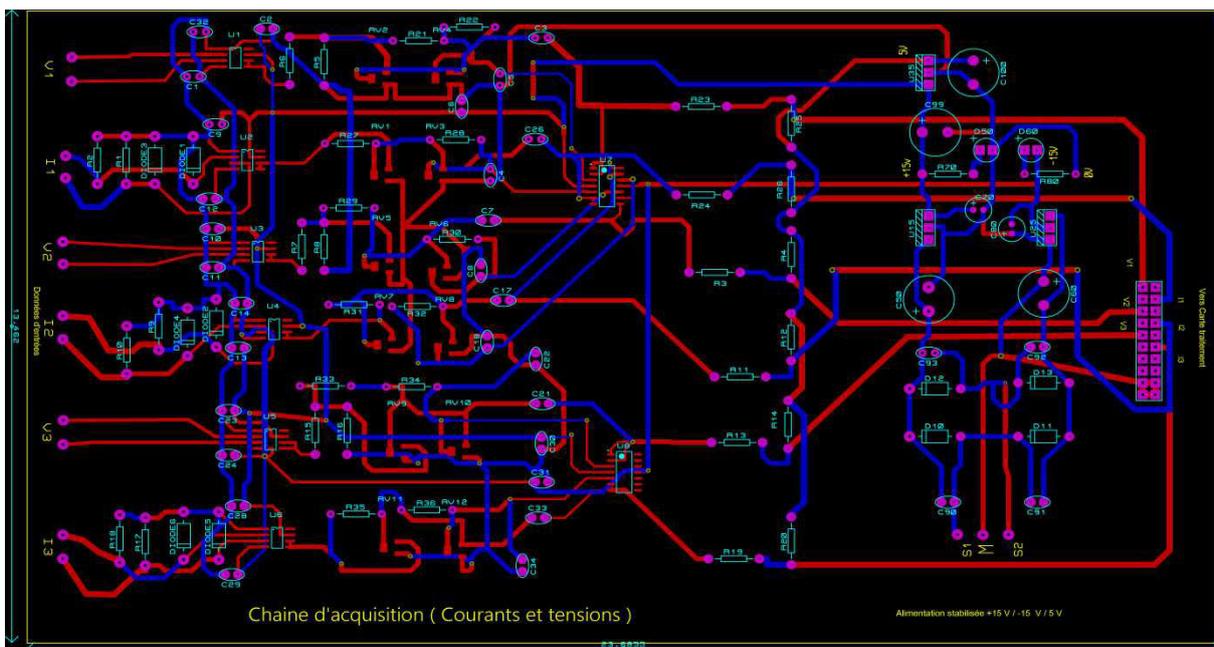


Figure 76 : Circuit imprimé de la chaîne de conditionnement double couche.

Ce circuit imprimé double couche est réalisé sous logiciel ARES Proteus version 8.

2.2 Deuxième version (version finale):

Les modifications apportés à cette carte concernent la taille, le type des borniers de connections utilisés ainsi que ce typon est sur une seul face avec quelque connections par file (straps)

Les straps sont en couleur vert.

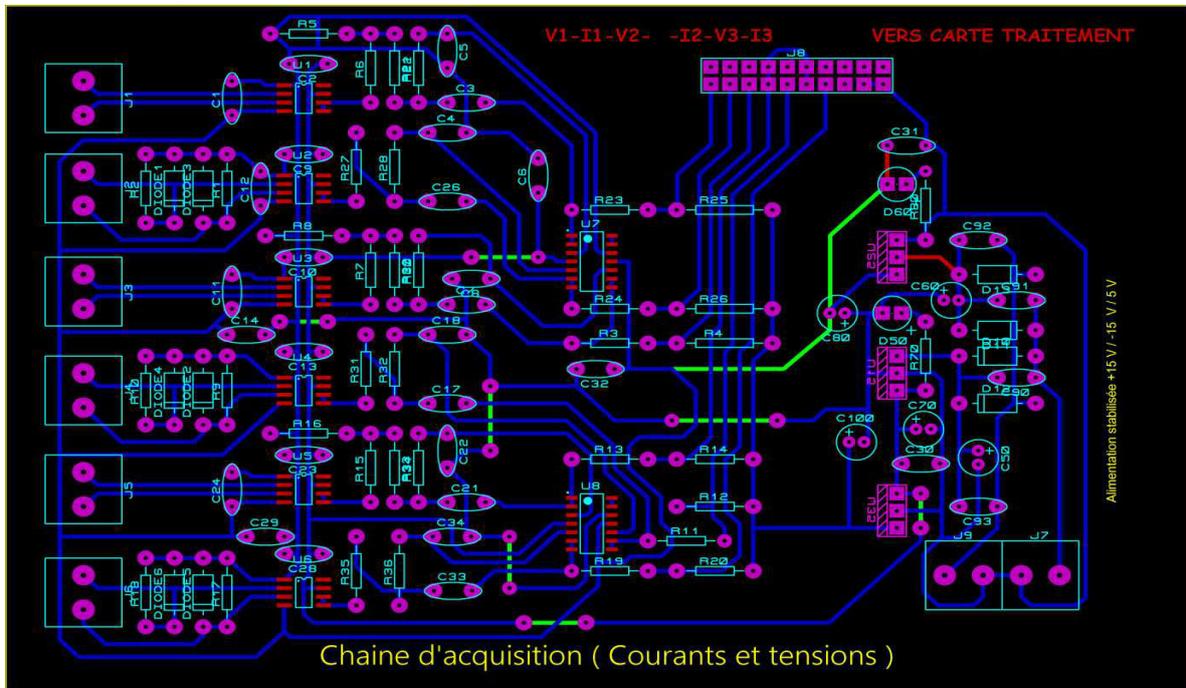


Figure 77 : Deuxième version du circuit imprimé.

2.3 Résultat final :

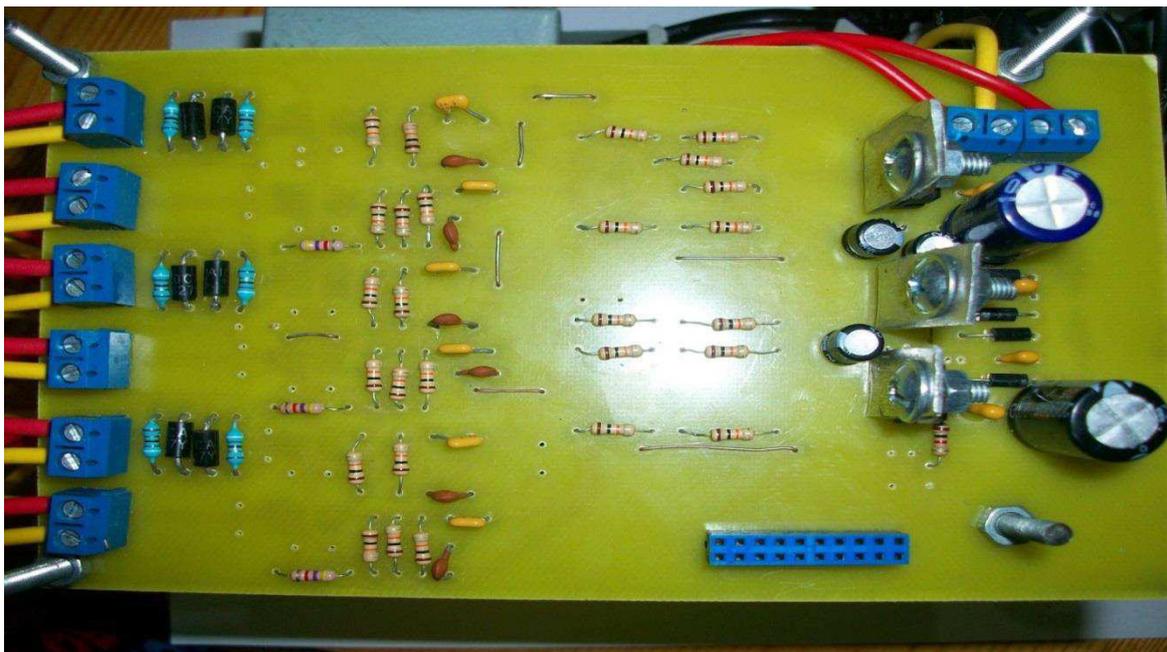


Figure 78 : Carte de conditionnement.

2.4 Problèmes rencontrés :

A la phase de la réalisation de la chaîne de conditionnement on avait eu certains problèmes. On peut citer parmi eux:

- ✓ On a été obligé de travailler avec des composants électroniques montés en surface comme le cas pour l'amplificateur différentiel INA132 et l'amplificateur opérationnel AD824 qui sont de type SOIC (normalement on s'est fixé de travailler avec des composants à boîtier DOIP).
- ✓ Après ce premier problème on a été obligé de changer le circuit imprimé.
- ✓ On a été obligé de changer la version du logiciel sous laquelle on a réalisé notre typon car le fabricant utilise une machine de réalisation des circuits imprimés par « gravure à l'anglaise » qui consiste à utiliser un foret ou une fraise pour graver des rainures dans le cuivre, en vue de faire des pistes isolées (une rainure qui encadre chaque piste à créer).
- ✓ Cette machine utilise des fichiers GERBER qui contiennent les positions des rainures et des pistes.

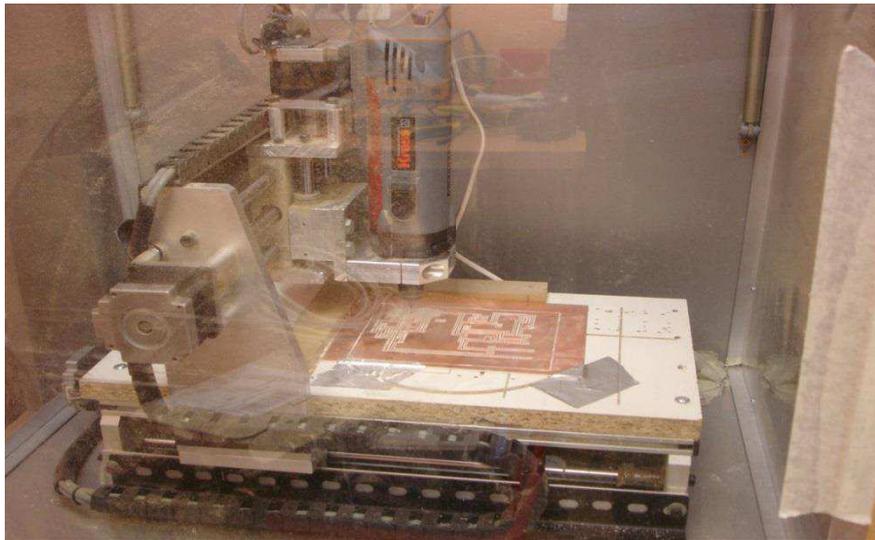


Figure 79 : Circuit imprimé réalisé par gravure à l'anglaise.

- ✓ Après la réalisation de cette carte on a constaté que plusieurs points reliant les deux couches (dessus et dessous) ne sont pas bien justes, ce qui a provoqué des courts-circuits, donc on a été encore une fois obligé de dessouder tous les composants de cette carte pour les mettre dans une autre carte qu'on avait réalisée par la méthode chimique.
- ✓ Réalisation du typon.
 - Insolation : Insoler des plaques de circuit imprimé pré-sensibilisées.
 - Développement : Développement par un révélateur du circuit imprimé si ce dernier est de type pré-sensibilisé et qu'il a été exposé aux UV avec une insoleuse.
 - Gravure chimique : Utilisation du perchlorure de fer.

2.5 Test

Concernant les tests, on va visualiser les signaux à l'entrée et à la sortie de chaque étage. Le matériel utilisé pour les tests est représenté sur la figure 80.

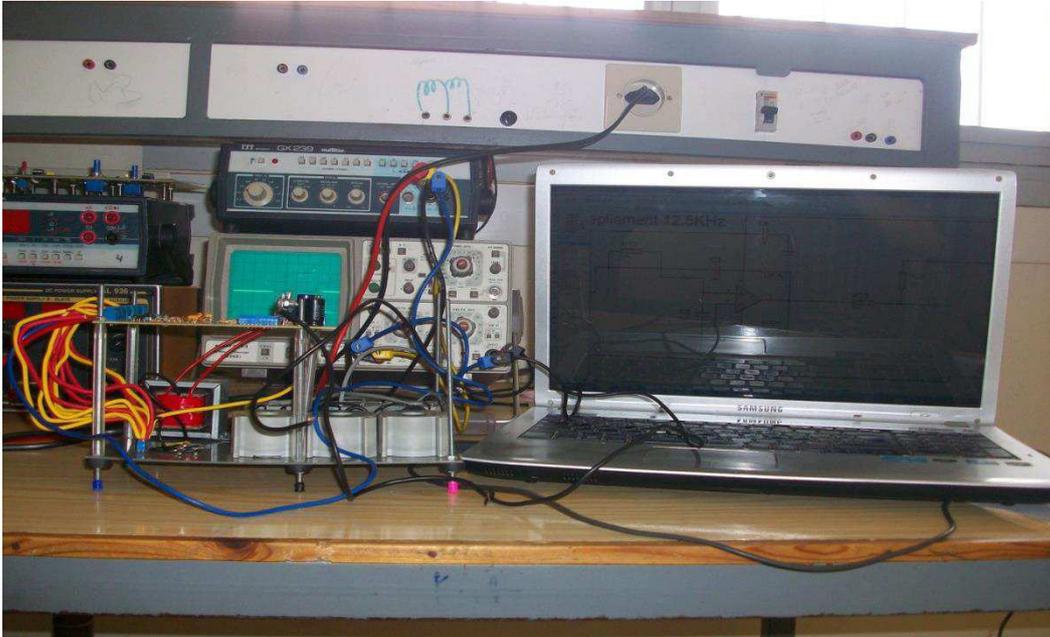


Figure 80 : Matériels de test.

- ✓ Signal aux bornes de l'amplificateur différentiel INA 132 : les signaux S1 et S2 à l'entrée de l'amplificateur différentiel INA 132 sont représentés sur la figure 81:

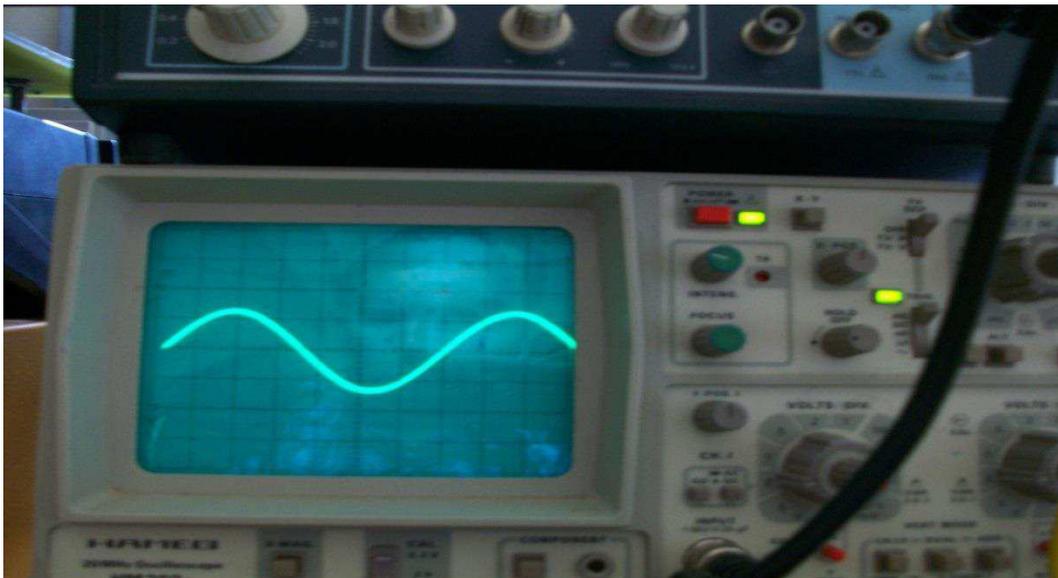


Figure 81: Signal au bornier S1 (Avec S2 égal à 0).

- ✓ Signal à la sortie de l'amplificateur Différentiel :

Comme l'amplificateur différentiel nous permet d'avoir la différence entre les deux signaux d'entrées, qui sont dans notre cas les signaux aux bornes du secondaire du transformateur (S1-S2).

Comme on a S1 est signal sinusoïdal représenté à (la figure 82) et le signal S2 vaut zéro. La différence entre les deux est représentée par le signal de la figure suivante :

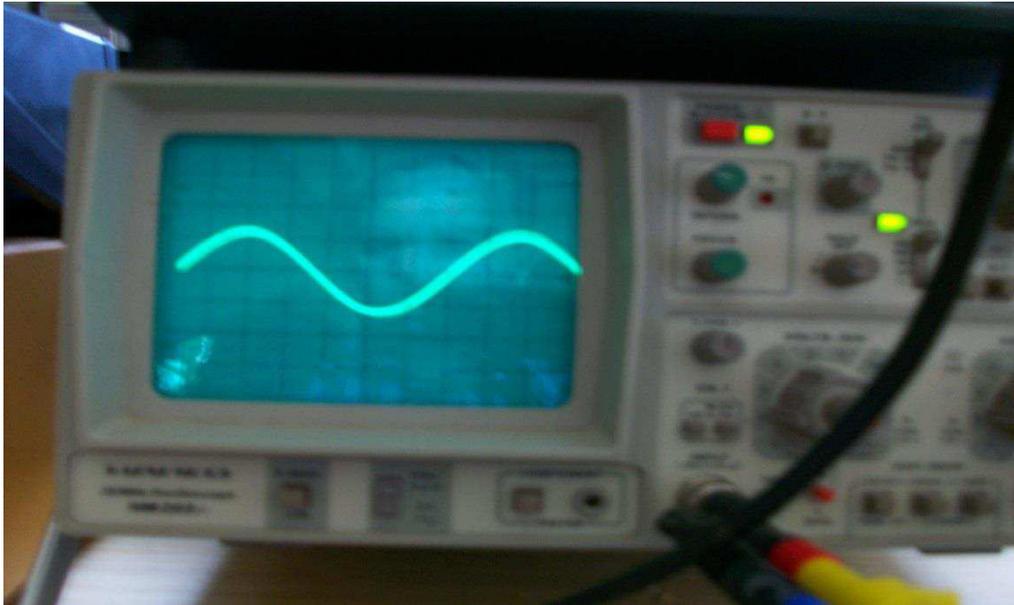


Figure 82:Signal à la sortie du l'amplificateur Différentiel.

- ✓ Signal à l'entrée du filtre (SALLEN KEY) :

Le signal d'entrée du filtre est le même signal de la figure 82. Un pont de résistance permet d'ajuster ce signal pour réduire son amplitude.

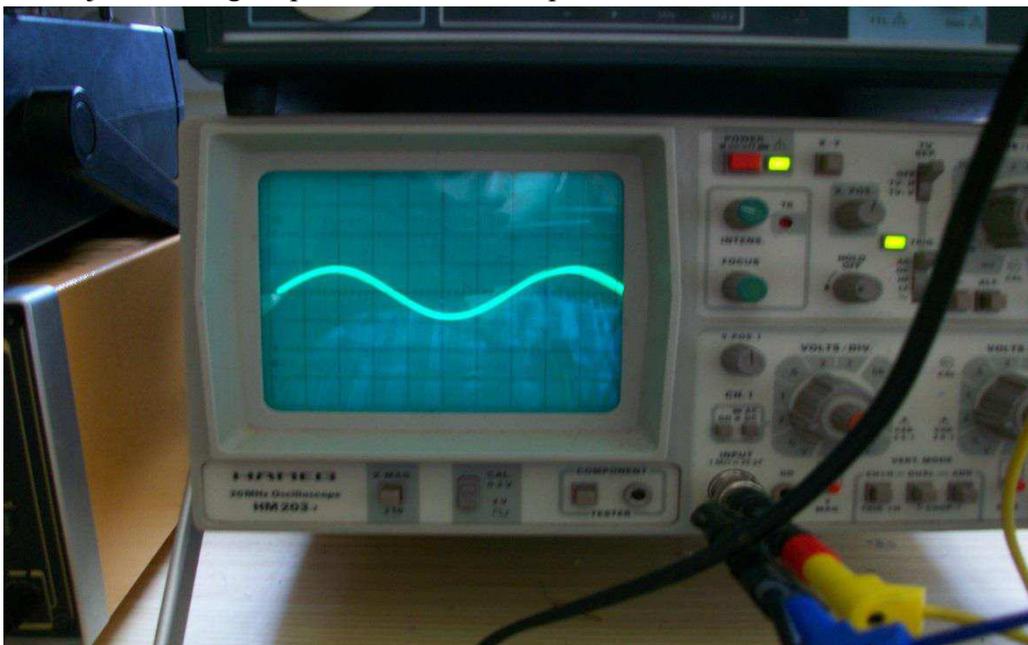


Figure 83 : Signal à l'entrée du filtre.

- ✓ Signal à la sortie du filtre (SALLEN KEY) :

Le signal de sortie du filtre est le même signal d'entrée car ce filtre ne permet que d'éliminer les fréquences qui peuvent provoquer des repliements de spectre. Ce filtre a un gain qui vaut un.

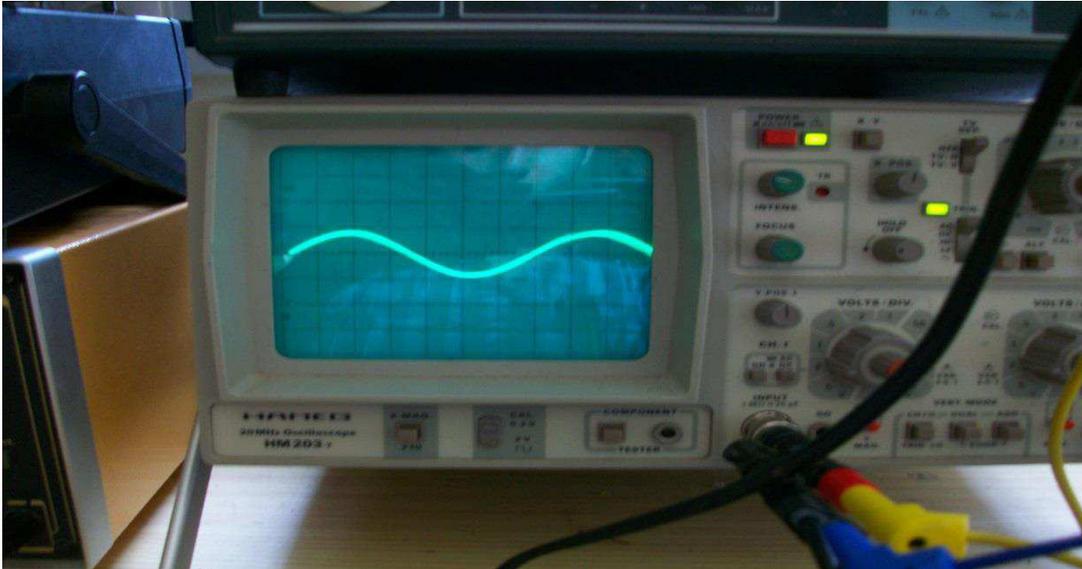


Figure 84 : Signal à la sortie du filtre.

- ✓ Signal à la sortie de la carte de conditionnement :

Le signal de sortie du filtre ne peut pas être traité directement par le dsPIC car il contient des alternances négatives, et comme le dsPIC ne peut traiter que les signaux de (0v à 5v) ou de (0v à 3,3v)

On a mis un pont diviseur de résistance relié à 5v.

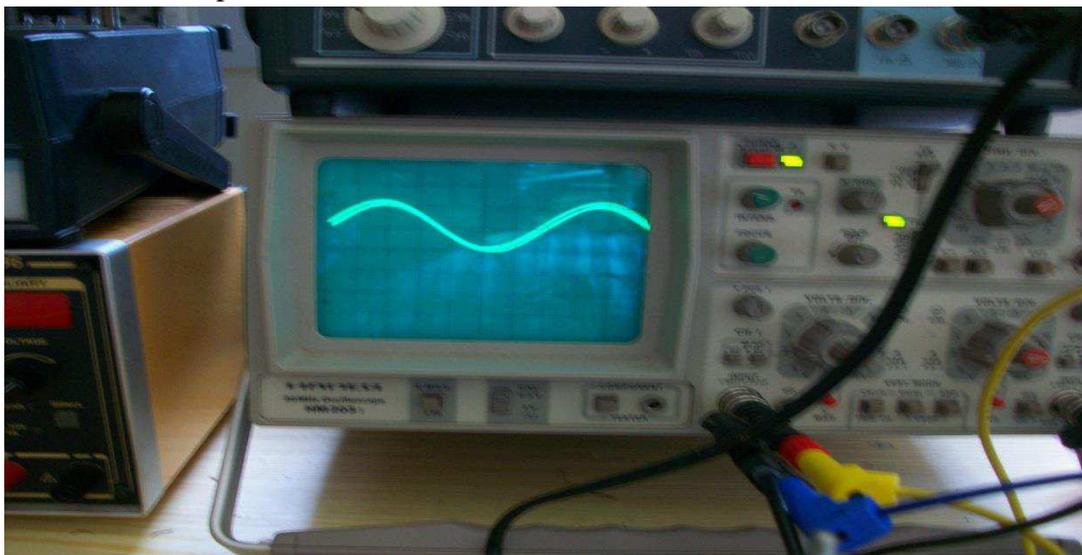


Figure 85:Signal de sortie final.



Remarque :

- ✓ Il faut ajouter des alimentations stabilisées pour la carte de conditionnement avec primaire de 110 v continu et/ou 47 v continu (pour assurer la continuité d'alimentation de la carte d'acquisition) car dans notre cas, elle est alimentée juste avec une alimentation secteur 220v alternatif.
- ✓ Il faut changer toutes les résistances avec des résistances de précision ayant une erreur de 0.05% au moins. (Une résistance de précision est une résistance qui a une très faible valeur de tolérance, de sorte qu'elle est très précise : étroitement proche de sa valeur nominale. Toutes les résistances sont équipées d'une valeur de tolérance, qui est exprimée en pourcentage. Par exemple, une résistance de 500Ω qui a une valeur de tolérance de 10%, peut avoir une résistance qui se situe entre 10% au-dessus de 500Ω (510Ω) ou 10% au-dessous de 500Ω (490Ω). Si la même résistance a une tolérance de 1%, sa résistance ne varie que de 1%. Par conséquent, une résistance de 500Ω peut alors varier entre 499Ω et 501Ω. Une résistance de mesure est une résistance qui a un niveau aussi bas que **0,005%** de la tolérance.

3. Traitement des données :

La carte de traitement dans notre cas est une carte dsPIC universel.

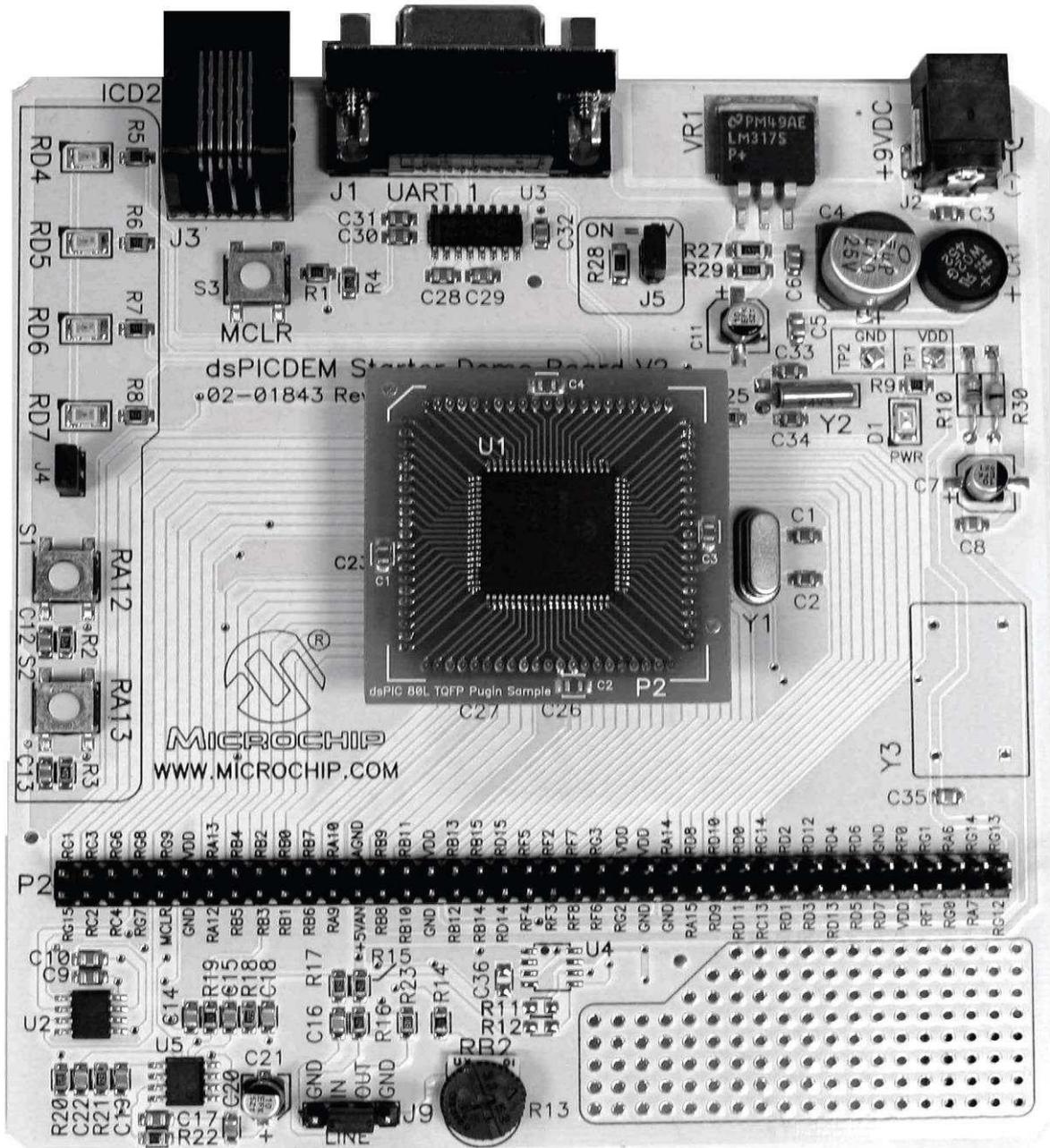


Figure 86 : Carte de developpement dsPIC

Ces cartes de démonstration et développement DSPIC peuvent recevoir de nombreux DSPIC différents. Parmi ceux qu'ils peuvent intégrer des DSPIC30F et 33F qui sont très proches l'un de l'autre.



3.1 Introduction sur les dsPIC :

Le dsPIC de Microchip est un mixage de μ C et de DSP moyennement performant. Il est une sorte de mini-ordinateur embarqué. Comme tout ordinateur, il possède un processeur voué au calcul, de la mémoire, une carte mère qui lui permet d'utiliser des périphériques, et des périphériques.

Le processeur d'un dsPIC est un processeur 16-bits. Ce qui veut dire qu'il peut réaliser des opérations élémentaires (additions, soustractions) directement sur des entiers codés sur 16-bits. Par exemple, il peut additionner d'un seul coup 12352 avec 24896 (rappel : un entier sur 16 bits est compris entre 0 et 65535).

De plus, le processeur du dsPIC est accompagné d'un cœur DSP (Digital Signal Processing). Ce cœur est une espèce de processeur annexe dédié aux calculs mathématiques. Ce qui confère au dsPIC la possibilité de réaliser rapidement multiplications, divisions, calculs trigonométriques... Cette puissance de calcul est d'un confort remarquable, surtout lorsqu'on programme en C.

En effet, il est facile d'écrire « $x = 45 * 658;$ » en C, or sur un microcontrôleur classique, cette seule ligne d'instruction pourrait prendre jusqu'à 1 seconde à s'exécuter. Sur un dsPIC, ça ne prendra que quelques μ secondes.

Dans notre cas la référence du dsPIC choisi est un 33FJ256GP710A (voir datasheet).

Pour programmer ce dsPIC on va utiliser la carte de développement avec son debugger en suivant les étapes suivants :

1. Creating a project in MPLAB IDE.
2. Assembling and linking the code.
3. Programming the chip with the MPLAB ICD 3.
4. Debugging the code with the MPLAB ICD 3.

Mais avant chaque programmation, il y a toujours une logique à suivre, qui est très simple à suivre avec un organigramme.

❖ Organigramme principal niveau 1:

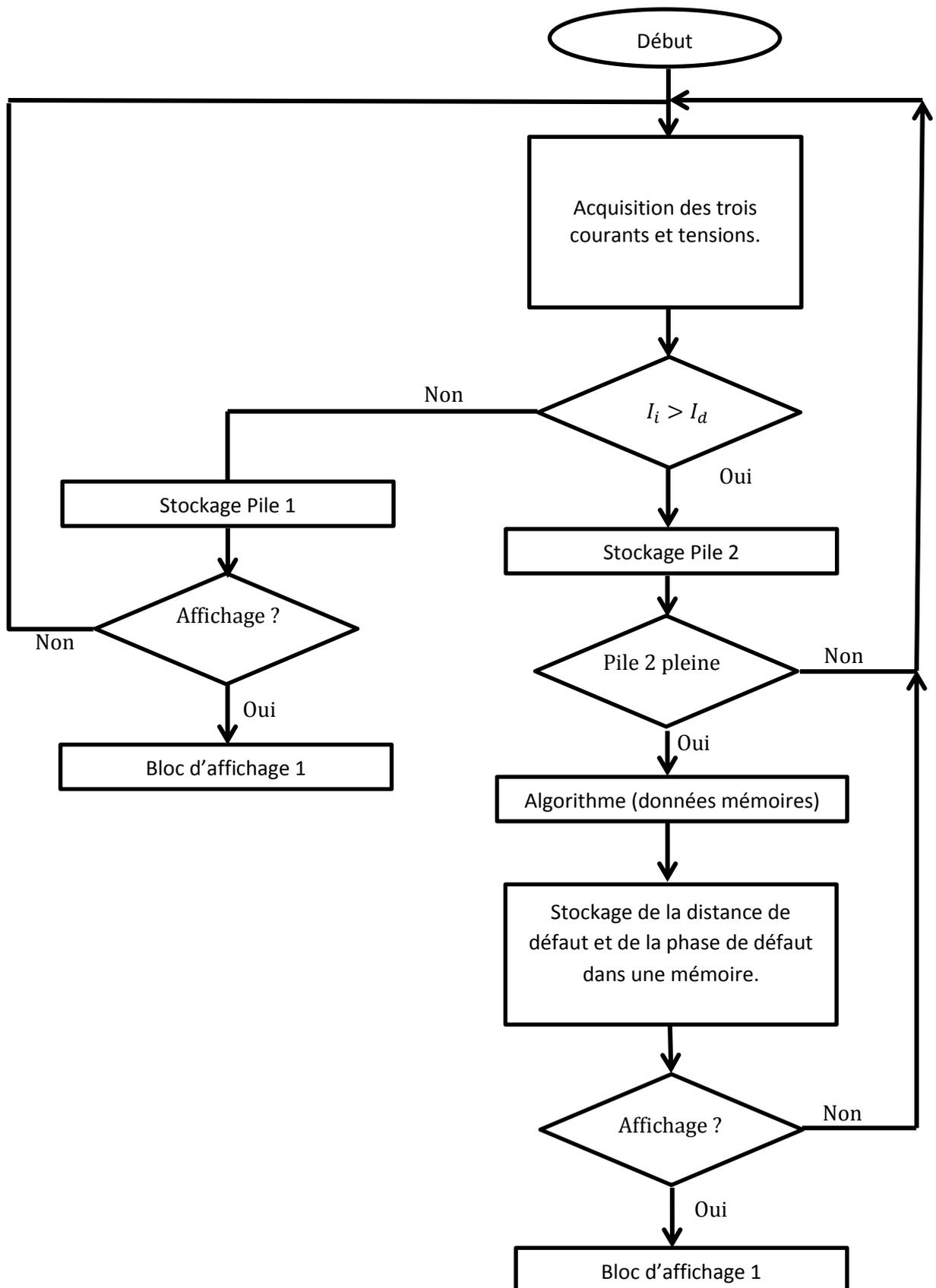


Figure 87:Organigramme principal



Donc d'après cet organigramme on peut constater qu'il se compose de plusieurs fonctions principales :

- ✓ Fonction d'acquisition et stockage.
- ✓ Fonction Algorithmique.
- ✓ Fonction affichage et communication.

On va décrire chaque fonction à part :

➤ **Fonction d'acquisition et stockage :**

Cette fonction permet l'acquisition simultanée de données captées par la carte de conditionnement qu'on avait conçue.

Lorsqu'on dit l'acquisition ça revient à dire d'assurer la conversion analogique numérique des courants et tensions conditionnées avec une période d'échantillonnage de $40\mu\text{s}$ ($f_e = 25\text{Khz}$).

Les données numériques finales doivent être stockées dans des piles internes au dsPIC.

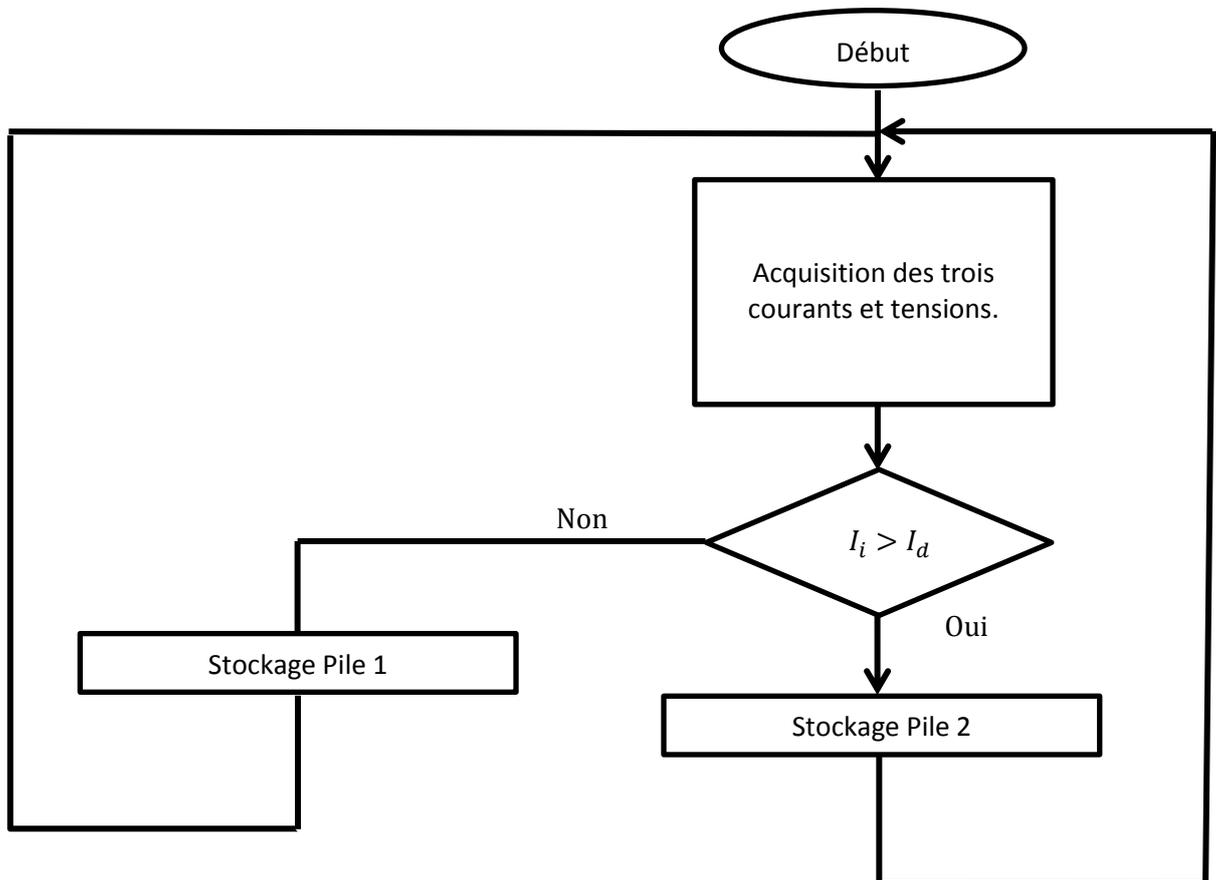


Figure 88 :Organigramme d'acquisition

➤ **Fonction algorithmique :**



Cette fonction permet de compiler l'algorithme de détection de défaut déjà élaboré l'année dernière dans le cadre du projet de fin d'étude.

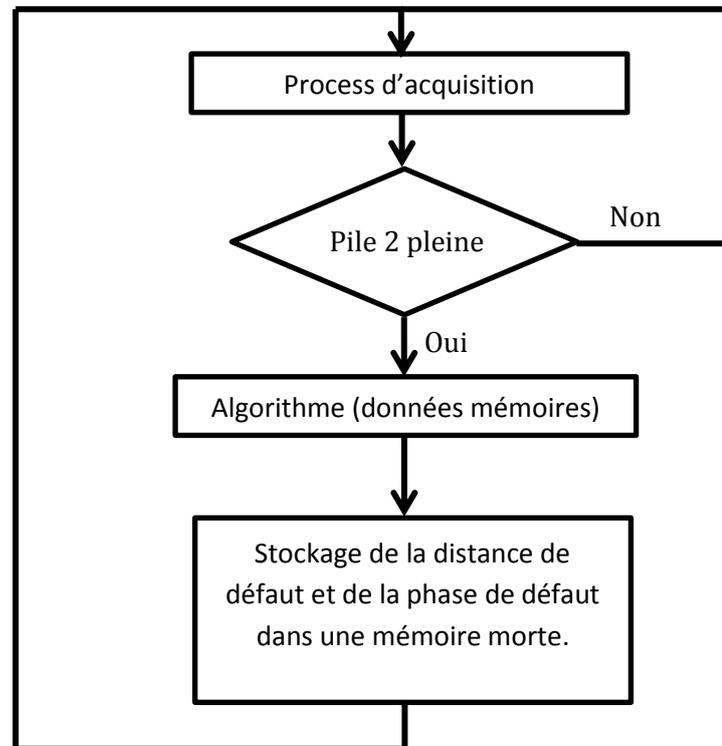


Figure 89 :Organigramme d'execution d'algorithme

➤ Fonction affichage et communication :



Cette fonction principale permet d'assurer la communication avec le milieu extérieur (Intervenant dans le cas de défaut).

Lorsqu'on dit communication avec le milieu extérieur ça veut dire soit par affichage, transmission des résultats par liaison série ou USB.

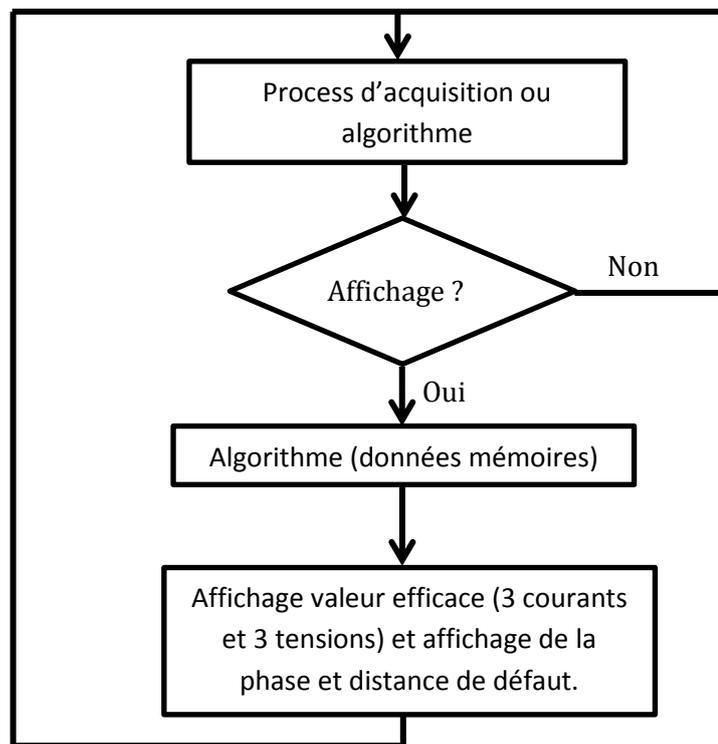


Figure 90 :Carte de process d'affichage



3.2 Etat d'avancement concernant la carte de traitement :

La première phase qu'on a commencée parmi les trois fonctions principales est :

❖ Acquisition des courants et tensions.

Pour faire la conversion analogique numérique des trois courants et tensions on aura besoin de faire une conversion simultanée.

Voici l'organigramme qui explicite cette conversion [8] [9].

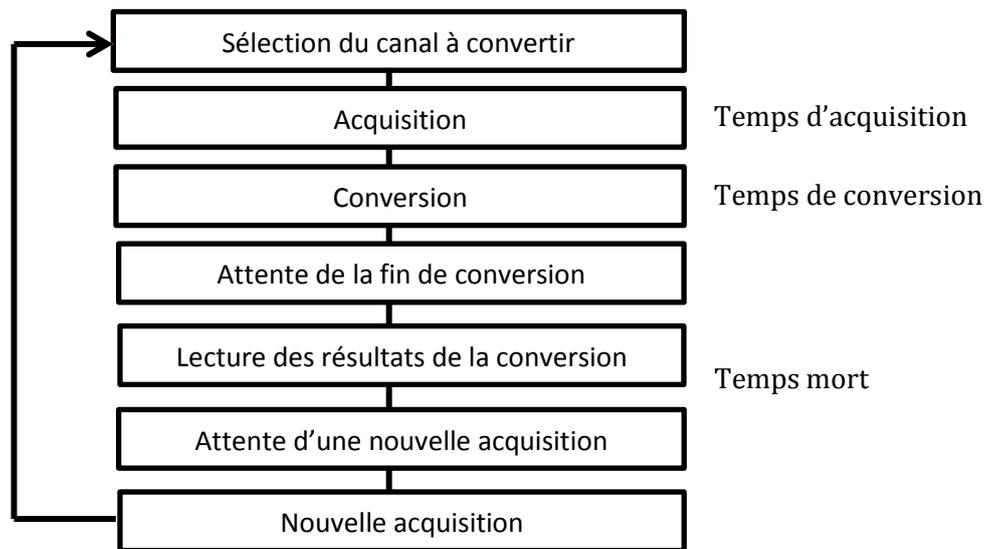


Figure 91 :Les étapes de chaque conversion A/N.

D'après cet organigramme on constate que plusieurs temps interviennent dans le temps d'échantillonnage (temps d'acquisition, temps de conversion et le temps mort).

❖ Programmation du convertisseur analogique numérique [7] :

➤ Introduction à l'ADC du dsPIC :

Les appareils de la famille de dsPIC33F ont un maximum de 32 canaux d'entrée A / D. Ces dispositifs ont également jusqu'à deux Modules ADC (ADC_x, où x = 1 ou 2), chacune avec son propre ensemble de registres de fonctions spéciales (SFR).

ADC peut fonctionner soit en mode de 10 bits ou en mode de 12 bits selon la configuration de l'application de l'utilisateur.

Et pour comprendre la différence voici les caractéristiques de chacun entre eux :

✓ ADC Mode 10 bits :

- Les vitesses de conversion peuvent aller jusqu'à 1,1 Méga échantillons.
- Jusqu'à 32 broches d'entrée analogiques.



- Broches d'entrée de tension de référence externe.
- Echantillonnage simultané jusqu'à quatre broches d'entrée analogiques.
- Mode de numérisation automatique des chaînes.
- Sélection de la source de déclenchement de conversion.
- Choix de remplissage du tampon modes.
- Prise en charge de DMA, y compris périphérique adressage indirect.
- Quatre options d'alignement de résultat (signé / non signé, fractionnée / entiers).
- Opération pendant la CPU sommeil.

Selon le brochage de dispositif particulier, l'ADC peut avoir jusqu'à 32 broches d'entrée analogiques, désigné par AN0 AN31. En outre, il existe deux broches d'entrée analogiques pour les connexions de tension de référence externe. Ces entrées de référence de tension peuvent être partagées avec d'autres broches d'entrée analogiques. Le nombre réel de broches d'entrée analogiques et la configuration d'entrée de référence de tension externe dépendra du dispositif spécifique.

Les entrées analogiques sont multiplexées à quatre amplificateurs Sample / Hold, désigné CH0-CH3. Un, deux, ou quatre des amplificateurs Sample / Hold peut être activée pour acquérir des données d'entrée. Les multiplexeurs d'entrée analogiques peuvent être commutés entre les deux séries d'entrées analogiques pendant les conversions.

Les conversions différentielles unipolaires sont possibles sur tous les canaux à l'aide de certaines broches d'entrée.

L'ADC est connecté à un tampon de résultat seul mot; Toutefois, plusieurs résultats de conversion peuvent être stockés dans une mémoire tampon DMA RAM sans surcharge du processeur. Chaque résultat de conversion est converti en l'un des quatre formats de sortie de 16 bits quand il est lu dans la mémoire tampon.

✓ ADC mode 12 bits :

Il prend en charge toutes les fonctions décrites, à l'exception de :

- Dans la configuration 12 bits, la vitesse de conversion est de 500 Ksps.
- Il n'existe qu'un seul amplificateur Sample / Hold en configuration 12 bits, donc l'acquisition simultanée de multiple canaux n'est pas supporté.

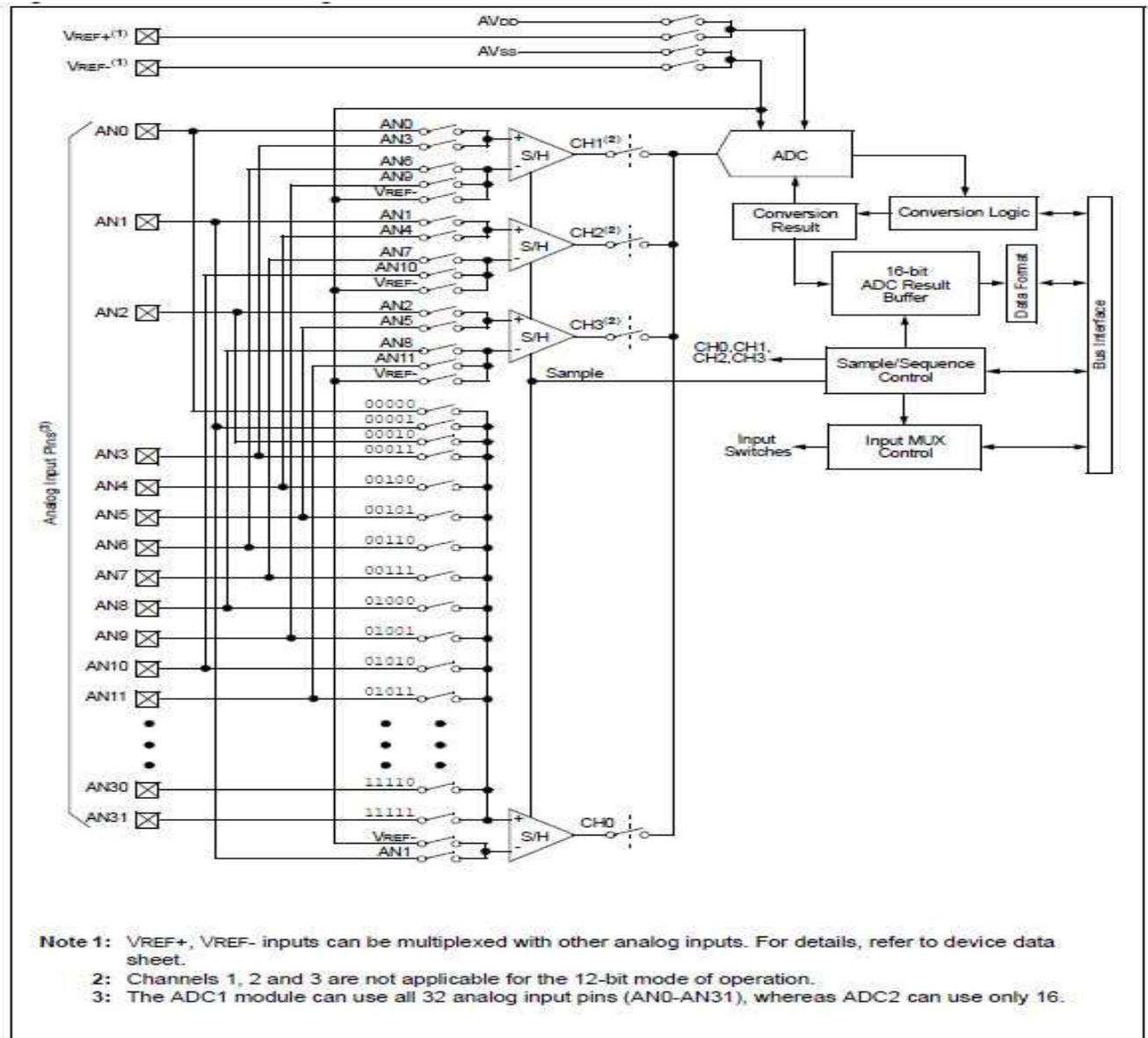


Figure 92 :Architecture interne de l'ADC du dsPIC

Remarque :

Le module ADC doit être désactivé avant que le bit AD12B soit modifié (configuration en mode 10bit).

D'après les caractéristiques de chaque type de conversion, on constate que l'utilisation du convertisseur analogique numérique en mode 10 bits est plus convenable dans notre cas car :

- La vitesse de conversion est plus grande par rapport à celle du mode 12 bits.
- L'acquisition simultanée n'est pas autorisée en mode 12 bits.

➤ Les registres intervenant dans le module ADC.

Le module ADC a dix registres de contrôle et d'état. Ces registres sont:

- ADxCON1: Registre de Contrôle ADCx



- ADxCON2: Registre de Contrôle 2 ADCx
- ADxCON3: Registre de Contrôle 3 ADCx
- ADxCON4: Registre de Contrôle 4 ADCx
- ADxCHS123 : Registre de sélection.
- ADxCHS0 : Registre de sélection.
- AD1CSSH: Registre d'enregistrement haut (High).
- ADxCSSL : Registre d'enregistrement bas (Low).
- AD1PCFGH : Registre de configuration.
- ADxPCFGL : Registre de configuration.

Les registres ADxCON1, ADxCON2 ADxCON3 contrôle les opérations du module ADC.

Le registre ADxCON4 met en place le nombre de résultats de conversion stockées dans une mémoire tampon DMA pour chaque entrée analogique en mode ventilation / regroupement. Les registres ADxCHS123 et ADxCHS0 sélectionner les broches d'entrée pour se connecter aux amplificateurs Sample / Hold.

➤ Configuration du module ADC.

Les étapes à suivre pour configurer le convertisseur analogiques numérique du C sont les suivantes :

1. Sélectionnez l'ADC en 10 bits ou en mode 12 bits (ADxCON1 <10>).
2. Sélectionnez la source de référence de tension pour bien utilisé la plage de variation des entrées analogiques (ADxCON2 <15:13>).
3. Sélectionnez l'horloge de conversion analogique pour correspondre à débit de données désiré avec horloge du processeur (ADxCON3 <7:00>).
4. Sélectionnez les broches analogiques d'entrées (ADxPCFGH <15:00> et <ADxPCFGL 15:00>).
5. Déterminer combien des entrées seront attribués à chaque échantillons / bloqueur (ADxCHS0 <15:00> et ADxCHS123 <15:00>).
6. Déterminer le nombre de canaux Sample / Hold qui seront utilisé (ADxCON2 <09:08>, ADxPCFGH <15:00> et ADxPCFGL <15:00>).
7. Déterminer comment l'échantillonnage se fera (ADxCON1 <3>, ADxCSSH <15:00> et ADxCSSL <15:00>).
8. Sélectionnez l'échantillonnage Manuel ou Automatique.



9. Sélectionnez la méthode de déclenchement de la conversion et le temps d'échantillonnage.
10. Sélectionnez comment les résultats de conversion sont stockés dans la mémoire tampon (ADxCON1 <09:08>).
11. Sélectionnez le taux d'interruption ou de DMA (ADxCON2 <09:05>).
12. Sélectionnez le nombre d'échantillons dans un tampon DMA pour chaque entrée du module ADC(ADxCON4 <02:00>).
13. Sélectionnez le format de données.
14. Configurez les interruptions de ADC (si nécessaire):
 - Effacer le bit ADxIF
 - Sélectionnez la priorité d'interruption (ADxIP <2h00)
 - Set le bit ADxIE
15. Configurez canal DMA (si nécessaire).
16. démarrer la conversion (ADxCON1 <15>).

3.3 Programme effectué :

Pour programmer on peut utiliser soit :

- Programmation Hi-Tech avec MPLAD IDE.
- Programmation Hi-Tech avec Micro C for dsPIC.

Mais pour développer le programme il y deux façon de faire :

- Traduction manuel de l'algorithme on utilisant des registres internes du dsPIC.
- Utilisation de Simulink.

Dans un premier temps on a utilisé Simulink (en téléchargeant des blocs de dsPIC 33F développé par Microchip), mais vue la contrainte qu'avec ce logiciel on ne peut utiliser que sept broche d'entrées / sorties.

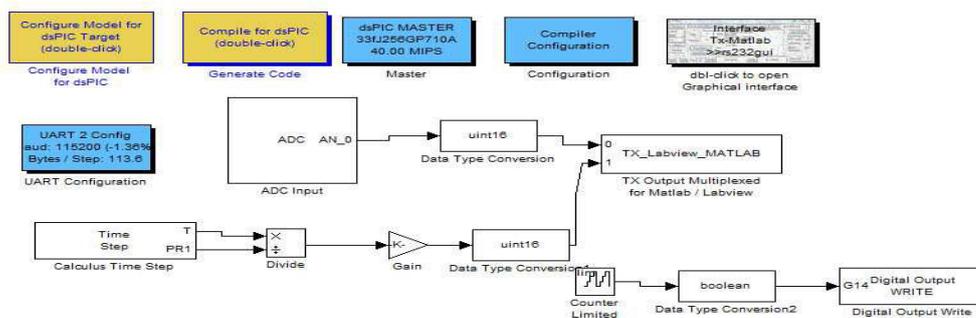


Figure 93 : Blocs Simulink pour la création du code C pour dsPIC.



Après on a un message d'erreur indiquant qu'on ne peut donner que le programme équivalent de sept broches, même si le fichier (.hex) est généré.

Voici un extrait du fichier :

```
maDSPIC.hex - Bloc-notes
Fichier  Edition  Format  Affichage  ?
:020000040000fa
:08000000002040000000000f2
:020000040000fa
:10040000ef852000eff27000e01880000000008d
:1004100000120020028800c00700205020006e
:1004200010020001100070000002000000e00093
:10043000020032000000020000000003a05020045
:1004400000000000040da000000fe004440a90067
:1004500000002000000e000030032000000200047
:10046000a00188004440a800000006009101880017
:10047000800078000000eb0015003700e2804000ab
:1004800032a0b4009101ba00e280400032a0b40072
:100490009102ba00e280400032a0b4000002eb00fa
:1004a000472bde00f507b200602ce10004003a00a3
:1004b0000059eb008301e900fdff3e000400370016
:1004c0006128e100010032000082eb000400070017
:1004d0001101ba000200e00e8ff3a00000060047
:1004e0003159ba008301e9000c0032002159ba00e9
:1004f0008301e900080032000400e00003003a0034
:10050000e280400032a0b400f5ff370011d9ba00f4
:100510008301e900aff3a008100e800e180400031
:1005200032a0b4000000600801f7800849f8e0047
:10053000861f78003400f80000002000a001880029
:1005400087e0a900042020009511800005026200c8
:10055000e00f52001b003a004385200095427800cc
:1005600054852001442780084cf520015003200d8
:100570000420200055852000954278008582fb00ec
:1005800006802000e6c27a008582fb00a511880063
```

Figure 94 :Fichier Hex générer par dsPIC.

Comme nous avons le Kit complet du dsPIC, on a essayé de tester notre carte avec un programme de conversion analogique numérique avec clignotement d'une Led à la fin de la conversion. (Voir annexe).



Conclusion

L'étude, la conception et la réalisation de cette carte d'acquisition participera au développement des outils de détection et localisation de défauts en se basant sur des relevés de tension et de courant.

Nous avons réussi à réaliser une partie de cette carte d'acquisition, c'est une carte de conditionnement permettant d'avoir comme résultat final des signaux exploitable par une unité de traitement.

Sachant que les méthodes proposées et les algorithmes développés l'année dernière dans le cadre du projet de fin d'étude pour le calcul de la distance de défaut ont été validés sur des défauts monophasé simulés sur des départs réels du réseau géré par la RAK et que la carte de conditionnement des signaux courants et tensions est prête, cela ne fait que l'apparition d'un nouveau cahier de charge intitulé « Programmation et implémentation des algorithmes de localisation de défauts sur une carte de traitement dsPIC » ce qui ouvre la porte à un nouveau projet sur le même sujet principale de localisation de défauts.

Dans la mesure ou la conception de cette carte d'acquisition reflète parfaitement le domaine dans lequel on aimerait poursuivre nos recherches, on estime être heureux d'avoir pu effectuer ce travail de projet entouré de personnes compétentes qui ont su nous guider dans nos démarches tout en nous laissant une certaine autonomie dans le but de faire de ce travail un bon complément à cette année.

Espérant que ce travail, puisse être une bonne référence aux élèves ingénieurs, pour participer dans leur formation, et qu'il ne sera qu'un début pour d'autres projets dans ce domaine à l'avenir.



Bibliographie

- [1] : YOUSSEF MENCHAFU « Développement et étude théorique des algorithmes de détection et localisations des défauts », Rapport de projet fin d'étude 2012/2013.
- [2] : MICHEL ORLHAC « le transformateur de courant pour la protection en HT», Document technique Schneider Electric, CT164 édition décembre 1992.
- [3] : PAOLA FONTI, « Transformateurs de Courant : comment les spécifier», », Document technique Schneider Electric, CT194 édition janvier 2001.
- [4]: PAOLA FONTI, “Transformateurs de Courant : erreurs de spécification et solutions”, Document technique Schneider Electric, CT195 édition janvier 2001.
- [5]: OLIVIER FRANCAIS, “Structure de la chaine d’acquisition .CHAPITRE 1 : La chaine d’acquisition, restitution”, Document de cours ESIEE , 2000.
- [6]: JEAN-PHILIPPE MULLER, « Le filtrage numérique 2 », document de cours, Décembre 2000
- [7]: VINCENT MIGNARD ,TOLENTINO MARTINS x « carte d’acquisition des courants et tensions d’un moteur triphasé » ,RENESAS Everywhere you imagine.
- [8]: « Section 16. Analog-to-Digital Converter (ADC) », DS70225B, MICROCHIP, © 2007 Microchip Technology Inc.
- [9]: « Section 17. 10-bit Analog-to-Digital Converter (ADC) », DS70225B, MICROCHIP, © 2007 Microchip Technology Inc.



Annexes

Diode Transil de protection	104
Amplificateur différentiel INA 132	107
Amplificateur opérationnel AD824_.....	110
Multiplexeur MAXIM MAX405/A1	112
Le convertisseur Simple ADS7887/7888.....	113
Le convertisseur Multiplexé ML2258.....	114
Le convertisseur Multiplexé MAX154	115
Le convertisseur Multiplexé AD0831	116
Carte de développement de dsPIC universel_.....	117
Caractéristiques de la carte de développement dsPIC_:	118
dsPIC 33FJ256GP710A	119
Caractéristiques du 33FJ256GP710A_.....	120
Registres de contrôles du dsPIC 33FJ256GP710A_.....	122
Liste de matériels_.....	123
Planning du stage.....	125
Programme de test de la carte dsPIC.....	126

Diode Transil de protection :



SMBJ

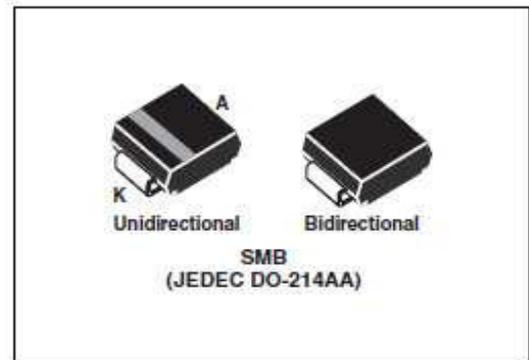
Transil™

Features

- Peak pulse power:
 - 600 W (10/1000 μ s)
 - 4 kW (8/20 μ s)
- Stand off voltage range: from 5 V to 188 V
- Unidirectional and bidirectional types
- Low leakage current:
 - 0.2 μ A at 25 °C
 - 1 μ A at 85 °C
- Operating $T_{j\max}$: 150 °C
- High power capability at $T_{j\max}$:
 - 515 W (10/1000 μ s)
- JEDEC registered package outline

Complies with the following standards

- IEC 61000-4-2 level 4:
 - 15 kV (air discharge)
 - 8 kV (contact discharge)
- IEC 61000-4-5
- MIL STD 883G, method 3015-7 Class 3B:
 - 25 kV HBM (human body model)
- Resin meets UL 94, V0
- MIL-STD-750, method 2026 solderability
- EIA STD RS-481 and IEC 60286-3 packing
- IPC 7531 footprint



Description

The SMBJ Transil series has been designed to protect sensitive equipment against electrostatic discharges according to IEC 61000-4-2, and MIL STD 883, method 3015, and electrical over stress according to IEC 61000-4-4 and 5. These devices are more generally used against surges below 600 W (10/1000 μ s).

Planar technology makes these devices suitable for high-end equipment and SMPS where low leakage current and high junction temperature are required to provide reliability and stability over time.

SMBJ are packaged in SMB (SMB footprint in accordance with IPC 7531 standard).

™: Transil is a trademark of STMicroelectronics

Diode Transil de protection(Suite) :

Characteristics

SMBJ

1 Characteristics

Table 1. Absolute maximum ratings ($T_{amb} = 25\text{ }^{\circ}\text{C}$)

Symbol	Parameter	Value	Unit
P_{PP}	Peak pulse power dissipation ⁽¹⁾	$T_j \text{ initial} = T_{amb}$ 600	W
T_{stg}	Storage temperature range	-65 to +150	$^{\circ}\text{C}$
T_j	Operating junction temperature range	-55 to +150	$^{\circ}\text{C}$
T_L	Maximum lead temperature for soldering during 10 s.	260	$^{\circ}\text{C}$

1: For a surge greater than the maximum values, the diode will fail in short-circuit.

Table 2. Thermal resistances

Symbol	Parameter	Value	Unit
$R_{th(j-l)}$	Junction to leads	20	$^{\circ}\text{C/W}$
$R_{th(j-a)}$	Junction to ambient on recommended pad layout	100	$^{\circ}\text{C/W}$

Figure 1. Electrical characteristics - definitions

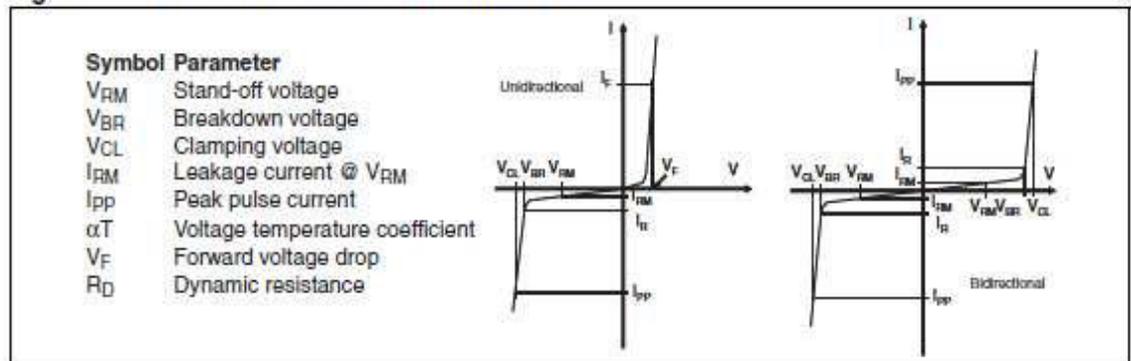
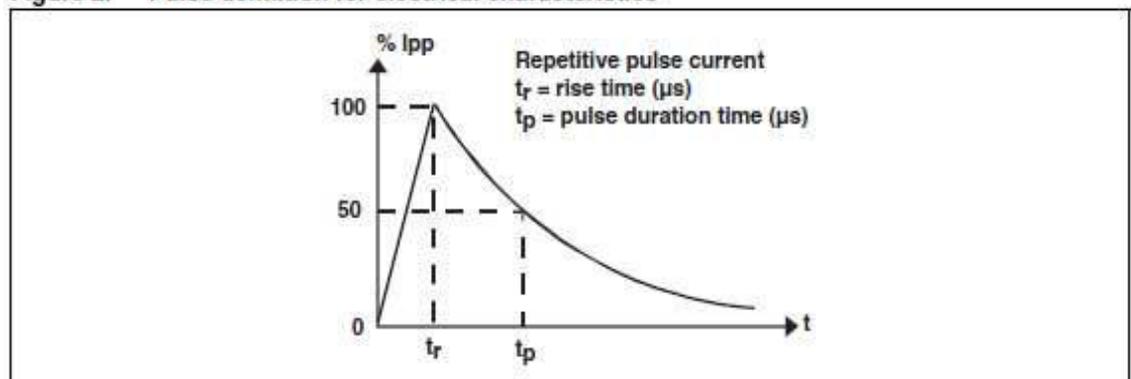


Figure 2. Pulse definition for electrical characteristics





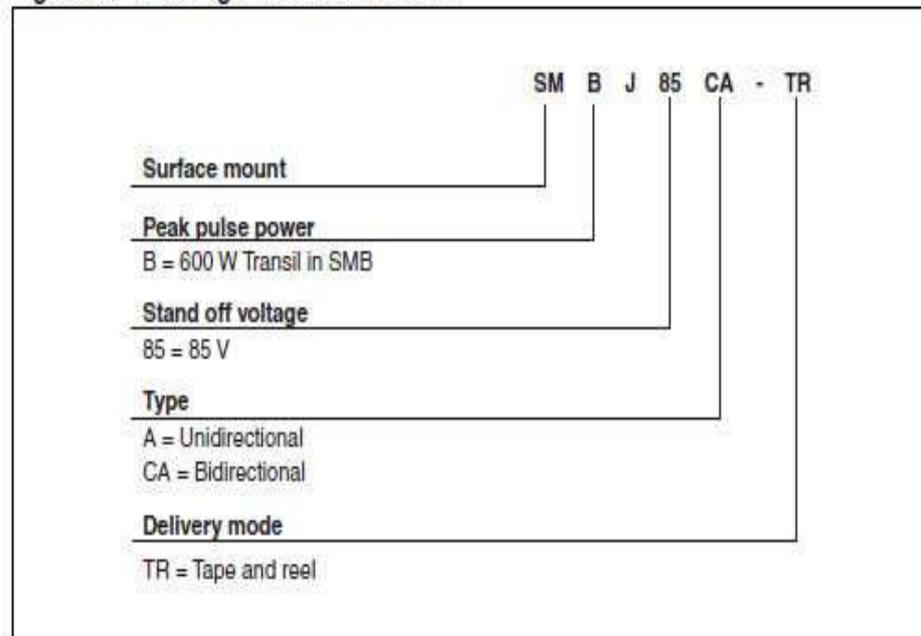
Diode Transil de protection(Suite) :

Ordering information scheme

SMBJ

2 Ordering information scheme

Figure 12. Ordering information scheme



Amplificateur différentiel INA 132



INA132

Low Power, Single-Supply DIFFERENCE AMPLIFIER

FEATURES

- LOW QUIESCENT CURRENT: 160 μ A
- WIDE SUPPLY RANGE
Single Supply: 2.7V to 36V
Dual Supplies: ± 1.35 V to ± 18 V
- LOW GAIN ERROR: $\pm 0.075\%$ max
- LOW NONLINEARITY: 0.001% max
- HIGH CMR: 90dB
- HIGHLY VERSATILE CIRCUIT
- EASY TO USE
- LOW COST
- 8-PIN DIP AND SO-8 PACKAGES

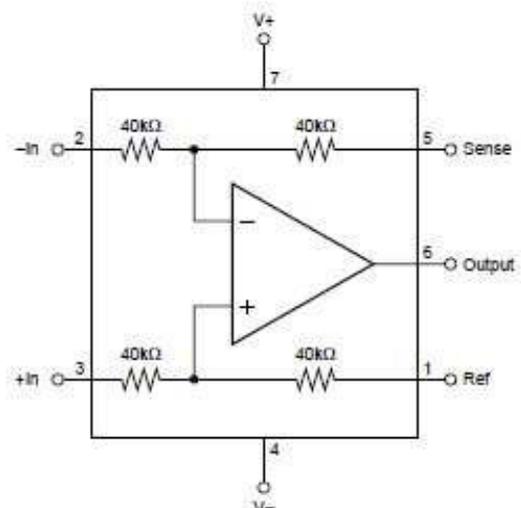
APPLICATIONS

- DIFFERENTIAL INPUT AMPLIFIER
- INSTRUMENTATION AMPLIFIER BUILDING BLOCK
- UNITY-GAIN INVERTING AMPLIFIER
- G = 1/2 AMPLIFIER
- G = 2 AMPLIFIER
- SUMMING AMPLIFIER
- DIFFERENTIAL CURRENT RECEIVER
- VOLTAGE-CONTROLLED CURRENT SOURCE
- BATTERY-POWERED SYSTEMS
- GROUND LOOP ELIMINATOR

DESCRIPTION

The INA132 is a low power, unity-gain differential amplifier consisting of a precision op amp with a precision resistor network. The on-chip resistors are laser trimmed for accurate gain and high common-mode rejection. Excellent TCR tracking of the resistors maintains gain accuracy and common-mode rejection over temperature. The internal op amp's common-mode range extends to the negative supply—ideal for single-supply applications. It operates on single (2.7V to 36V) or dual supplies (± 1.35 V to ± 18 V).

The differential amplifier is the foundation of many commonly used circuits. The INA132 provides this circuit function without using an expensive precision resistor network. The INA132 is available in 8-pin DIP and SO-8 surface-mount packages and is specified for operation over the extended industrial temperature range, -40°C to $+85^{\circ}\text{C}$.





Amplificateur différentiel INA 132 (Suite) :

SPECIFICATIONS: $V_S = \pm 15V$

At $T_A = +25^\circ C$, $V_S = \pm 15V$, $R_L = 10k\Omega$ connected to Ground, and Reference Pin connected to Ground, unless otherwise noted.

PARAMETER	CONDITIONS	INA132P, U			INA132PA, UA			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
OFFSET VOLTAGE⁽¹⁾	RTO							
Initial			±75	±250		*	±500	μV
vs Temperature			±1	±5		*	±10 ⁽⁴⁾	μV/°C
vs Power Supply	$V_S = \pm 1.35V$ to $\pm 18V$		±5	±30		*	*	μV/V
vs Time			0.3			*		μV/ms
INPUT IMPEDANCE⁽²⁾								
Differential			80			*		kΩ
Common-Mode			80			*		kΩ
INPUT VOLTAGE RANGE								
Common-Mode Voltage Range	$V_O = 0V$	(V-)		2(V+)-2	*		*	V
Common-Mode Rejection	$V_{CM} = -15V$ to $28V$, $R_S = 0\Omega$	76	90		70	*		dB
OUTPUT VOLTAGE NOISE⁽³⁾	RTO							
f = 0.1Hz to 10Hz			1.6			*		μVp-p
f = 1kHz			65			*		nV/√Hz
GAIN								
Initial			1			*		V/V
Error	$V_O = -14V$ to $13.5V$		±0.01	±0.075		*	±0.1	%
vs Temperature ⁽⁴⁾			±1	±10		*	*	ppm/°C
vs Nonlinearity	$V_O = -14V$ to $13.5V$		±0.0001	±0.001		*	±0.002	% of FS
OUTPUT								
Voltage, Positive	$R_L = 100k\Omega$ to Ground	(V+)-1	(V+)-0.8		*	*		V
Negative	$R_L = 100k\Omega$ to Ground	(V-)+0.5	(V-)+0.15		*	*		V
Positive	$R_L = 10k\Omega$ to Ground	(V+)-1.5	(V+)-0.8		*	*		V
Negative	$R_L = 10k\Omega$ to Ground	(V-)+1	(V-)+0.25		*	*		V
Current Limit, Continuous to Common Capacitive Load (Stable Operation)			±12			*		mA
			10,000			*		pF
FREQUENCY RESPONSE								
Small Signal Bandwidth	-3dB		300			*		kHz
Slew Rate			0.1			*		V/μs
Settling Time: 0.1%	$V_O = 10V$ Step		85			*		μs
0.01%	$V_O = 10V$ Step		88			*		μs
Overload Recovery Time	50% Overdrive		7			*		μs
POWER SUPPLY								
Rated Voltage			±15			*		V
Voltage Range		±1.35		±18	*		*	V
Quiescent Current	$I_O = 0mA$		±160	±185		*	*	μA
TEMPERATURE RANGE								
Specification		-40		+85	*		*	°C
Operation		-55		+125	*		*	°C
Storage		-55		+125	*		*	°C
Thermal Resistance, θ_{JA}								
8-Pin DIP			100			*		°C/W
SQ-8 Surface-Mount			150			*		°C/W

*Specifications the same as INA132P.

NOTES: (1) Includes effects of amplifiers input bias and offset currents. (2) 40kΩ resistors are ratio matched but have ±20% absolute value. (3) Includes effects of amplifier's input current noise and thermal noise contribution of resistor network. (4) Guaranteed by wafer test to 95% confidence level.

Amplificateur différentiel INA 132 (Suite) :

APPLICATIONS INFORMATION

Figure 1 shows the basic connections required for operation of the INA132. Power supply bypass capacitors should be connected close to the device pins.

The differential input signal is connected to pins 2 and 3 as shown. The source impedances connected to the inputs must be nearly equal to assure good common-mode rejection. An 8Ω mismatch in source impedance will degrade the common-mode rejection of a typical device to approximately 80dB. Gain accuracy will also be slightly affected. If the source has a known impedance mismatch, an additional resistor in series with one input can be used to preserve good common-mode rejection.

Do not interchange pins 1 and 3 or pins 2 and 5, even though nominal resistor values are equal. These resistors are laser trimmed for precise resistor ratios to achieve accurate gain and highest CMR. Interchanging these pins would not provide specified performance. As shown in Figure 1, measurements should be sensed at the load.

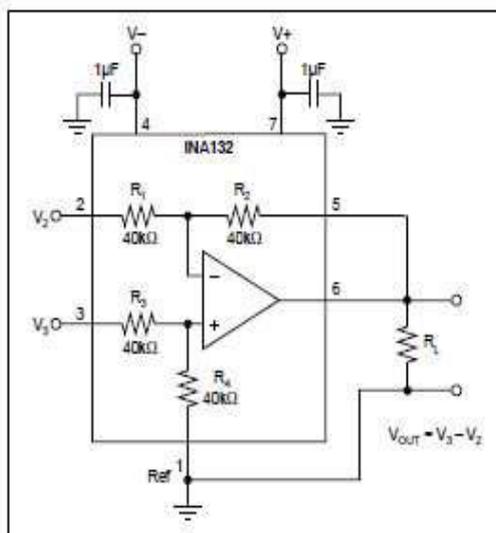


FIGURE 1. Basic Power Supply and Signal Connections.

OPERATING VOLTAGE

The INA132 operates from single (+2.7V to +36V) or dual ($\pm 1.35V$ to $\pm 18V$) supplies with excellent performance. Specifications are production tested with +5V and $\pm 15V$ supplies. Most behavior remains unchanged throughout the full operating voltage range. Parameters which vary significantly with operating voltage are shown in the typical performance curves.

The internal op amp in the INA132 is a single-supply design. This allows linear operation with the op amp's common-mode voltage equal to, or slightly below $V-$ (or single

supply ground). Although input voltages on pins 2 and 3 that are below the negative supply voltage will not damage the device, operation in this region is not recommended. Transient conditions at the inverting input terminal below the negative supply can cause a positive feedback condition that could lock the INA132's output to the negative rail.

The INA132 can accurately measure differential signals that are above the positive power supply. Linear common-mode range extends to nearly twice the positive power supply voltage—see typical performance curve, Common-Mode Range vs Output Voltage.

OFFSET VOLTAGE TRIM

The INA132 is laser trimmed for low offset voltage and drift. Most applications require no external offset adjustment. Figure 2 shows an optional circuit for trimming the output offset voltage. The output is referred to the output reference terminal (pin 1), which is normally grounded. A voltage applied to the Ref terminal will be summed with the output signal. This can be used to null offset voltage. The source impedance of a signal applied to the Ref terminal should be less than 8Ω to maintain good common-mode rejection. To assure low impedance at the Ref terminal, the trim voltage can be buffered with an op amp, such as the OPA177.

CAPACITIVE LOAD DRIVE CAPABILITY

The INA132 can drive large capacitive loads, even at low supplies. It is stable with a 10,000pF load. Refer to the "Small-Signal Step Response" and "Settling Time vs Load Capacitance" typical performance curves.

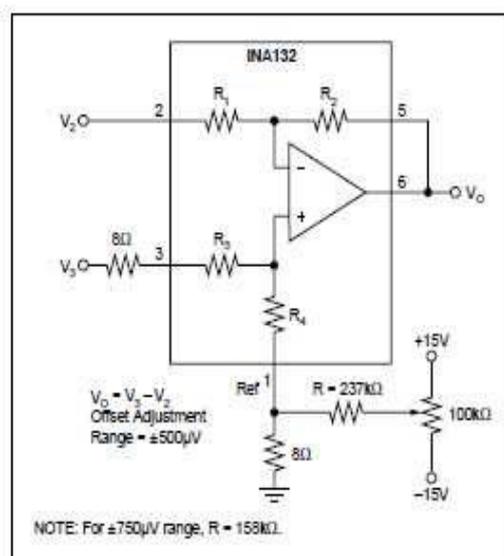


FIGURE 2. Offset Adjustment.



Amplificateur opérationnel AD824 :



Single Supply, Rail-to-Rail Low Power, FET-Input Op Amp

AD824

FEATURES

Single Supply Operation: 3 V to 30 V
 Very Low Input Bias Current: 2 pA
 Wide Input Voltage Range
 Rail-to-Rail Output Swing
 Low Supply Current: 500 μ A/Amp
 Wide Bandwidth: 2 MHz
 Slew Rate: 2 V/ μ s
 No Phase Reversal

APPLICATIONS

Photo Diode Preamplifier
 Battery Powered Instrumentation
 Power Supply Control and Protection
 Medical Instrumentation
 Remote Sensors
 Low Voltage Strain Gage Amplifiers
 DAC Output Amplifier

GENERAL DESCRIPTION

The AD824 is a quad, FET input, single supply amplifier, featuring rail-to-rail outputs. The combination of FET inputs and rail-to-rail outputs makes the AD824 useful in a wide variety of low voltage applications where low input current is a primary consideration.

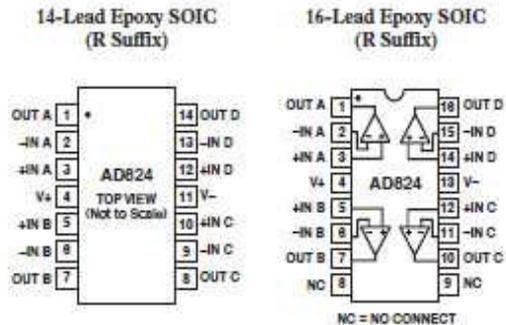
The AD824 is guaranteed to operate from a 3 V single supply up to ± 15 V dual supplies. AD824AR-3V Parametric Performance at 3 V is fully guaranteed.

Fabricated on ADI's complementary bipolar process, the AD824 has a unique input stage that allows the input voltage to safely extend beyond the negative supply and to the positive supply without any phase inversion or latchup. The output voltage swings to within 15 mV of the supplies. Capacitive loads to 350 pF can be handled without oscillation.

REV. C

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective companies.

PIN CONFIGURATIONS



The FET input combined with laser trimming provides an input that has extremely low bias currents with guaranteed offsets below 1 mV. This enables high accuracy designs even with high source impedances. Precision is combined with low noise, making the AD824 ideal for use in battery powered medical equipment.

Applications for the AD824 include portable medical equipment, photo diode preamplifiers and high impedance transducer amplifiers.

The ability of the output to swing rail-to-rail enables designers to build multistage filters in single supply systems and maintain high signal-to-noise ratios.

The AD824 is specified over the extended industrial (-40°C to $+85^{\circ}\text{C}$) temperature range and is available in narrow 14-lead and 16-lead SOIC packages.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781/329-4700 www.analog.com
 Fax: 781/326-8703 © 2003 Analog Devices, Inc. All rights reserved.



Amplificateur opérationnel AD824 (Suite) :

AD824

ELECTRICAL SPECIFICATIONS (@ $V_S = \pm 15.0 \text{ V}$, $V_{OUT} = 0 \text{ V}$, $T_A = 25^\circ\text{C}$ unless otherwise noted)

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
INPUT CHARACTERISTICS						
Offset Voltage AD824A	V_{OS}			0.5	2.5	mV
Input Bias Current	I_B	T_{MIN} to T_{MAX}		0.6	4.0	mV
		$V_{CM} = 0 \text{ V}$		4	35	pA
Input Offset Current	I_{OS}	T_{MIN} to T_{MAX}		500	4000	pA
		$V_{CM} = -10 \text{ V}$		25		pA
Input Voltage Range	CMRR	T_{MIN} to T_{MAX}		3	20	pA
		$V_{CM} = -15 \text{ V to } 13 \text{ V}$	-15		13	V
Common-Mode Rejection Ratio	CMRR	T_{MIN} to T_{MAX}	70	80		dB
			66			dB
Input Impedance				$10^{12} 3.3$		ΩpF
Large Signal Voltage Gain	A_{VO}	$V_O = -10 \text{ V to } +10 \text{ V};$				
		$R_L = 2 \text{ k}\Omega$	12	50		V/mV
		$R_L = 10 \text{ k}\Omega$	50	200		V/mV
		$R_L = 100 \text{ k}\Omega$	300	2000		V/mV
Offset Voltage Drift	$\Delta V_{OS}/\Delta T$	T_{MIN} to T_{MAX} , $R_L = 100 \text{ k}\Omega$	200	1000		V/mV
				2		$\mu\text{V}/^\circ\text{C}$
OUTPUT CHARACTERISTICS						
Output Voltage High	V_{OH}	$I_{SOURCE} = 20 \mu\text{A}$	14.975	14.988		V
Output Voltage Low	V_{OL}	T_{MIN} to T_{MAX}	14.970	14.985		V
		$I_{SOURCE} = 2.5 \text{ mA}$	14.80	14.85		V
		T_{MIN} to T_{MAX}	14.75	14.82		V
		$I_{SINK} = 20 \mu\text{A}$		-14.985	-14.975	
Short Circuit Limit	I_{SC}	T_{MIN} to T_{MAX}		-14.98	-14.97	V
		$I_{SINK} = 2.5 \text{ mA}$		-14.88	-14.85	V
		T_{MIN} to T_{MAX}		-14.86	-14.8	V
		Sink/Source, T_{MIN} to T_{MAX}	± 8	± 20		mA
Open-Loop Impedance	Z_{OUT}	$f = 1 \text{ MHz}$, $A_V = 1$		100		Ω
POWER SUPPLY						
Power Supply Rejection Ratio	PSRR	$V_S = 2.7 \text{ V to } 15 \text{ V}$	70	80		dB
Supply Current/Amplifier	I_{SY}	T_{MIN} to T_{MAX}	68			dB
		$V_O = 0 \text{ V}$		560	625	μA
		T_{MIN} to T_{MAX}			675	μA
DYNAMIC PERFORMANCE						
Slew Rate	SR	$R_L = 10 \text{ k}\Omega$, $A_V = 1$		2		V/ μs
Full-Power Bandwidth	BW_P	1% Distortion, $V_O = 20 \text{ V p-p}$		33		kHz
Settling Time	t_S	$V_{OUT} = 0 \text{ V to } 10 \text{ V}$, to 0.01%		6		μs
Gain Bandwidth Product	GBP			2		MHz
Phase Margin	ϕ_o			50		Degrees
Channel Separation	CS	$f = 1 \text{ kHz}$, $R_L = 2 \text{ k}\Omega$		-123		dB
NOISE PERFORMANCE						
Voltage Noise	$e_n \text{ p-p}$	0.1 Hz to 10 Hz		2		$\mu\text{V p-p}$
Voltage Noise Density	e_n	$f = 1 \text{ kHz}$		16		nV/ $\sqrt{\text{Hz}}$
Current Noise Density	i_n	$f = 1 \text{ kHz}$		1.1		fA/ $\sqrt{\text{Hz}}$
Total Harmonic Distortion	THD	$f = 10 \text{ kHz}$, $V_O = 3 \text{ V rms}$, $R_L = 10 \text{ k}\Omega$		0.005		%



Multiplexeur MAXIM MAX405/A ($t_c = 0,7 \mu s$)

19-0463, Rev 2; 1005

MAXIM

Low-Voltage, CMOS Analog Multiplexers/Switches

General Description

The MAX4051/MAX4052/MAX4053 and MAX4051A/MAX4052A/MAX4053A are low-voltage, CMOS analog ICs configured as an 8-channel multiplexer (MAX4051/A), two 4-channel multiplexers (MAX4052/A), and three single-pole/double-throw (SPDT) switches (MAX4053/A). The A-suffix parts are fully characterized for on-resistance match, on-resistance flatness, and low leakage.

These CMOS devices can operate continuously with dual power supplies ranging from $\pm 2.7V$ to $\pm 8V$ or a single supply between $+2.7V$ and $+16V$. Each switch can handle rail-to-rail analog signals. The off-leakage current is only $0.1nA$ at $+25^\circ C$ or $5nA$ at $+85^\circ C$ (MAX4051A/MAX4052A/MAX4053A).

All digital inputs have $0.8V$ to $2.4V$ logic thresholds, ensuring TTL/CMOS-logic compatibility when using $\pm 5V$ or a single $+5V$ supply.

Applications

- Battery-Operated Equipment
- Audio and Video Signal Routing
- Low-Voltage Data-Acquisition Systems
- Communications Circuits

Features

- Pin Compatible with Industry-Standard 74HC4051/74HC4052/74HC4053
- Guaranteed On-Resistance: 100Ω with $\pm 5V$ Supplies
- Guaranteed Match Between Channels: 6Ω (MAX4051A–MAX4053A) 12Ω (MAX4051–MAX4053)
- Guaranteed Low Off-Leakage Currents: $0.1nA$ at $+25^\circ C$ (MAX4051A–MAX4053A) $1nA$ at $+25^\circ C$ (MAX4051–MAX4053)
- Guaranteed Low On-Leakage Currents: $0.1nA$ at $+25^\circ C$ (MAX4051A–MAX4053A) $1nA$ at $+25^\circ C$ (MAX4051–MAX4053)
- Single-Supply Operation from $+2.0V$ to $+16V$ Dual-Supply Operation from $\pm 2.7V$ to $\pm 8V$
- TTL/CMOS-Logic Compatible
- Low Distortion: $< 0.04\%$ (600Ω)
- Low Crosstalk: $< -90dB$ (50Ω)
- High Off-Isolation: $< -90dB$ (50Ω)

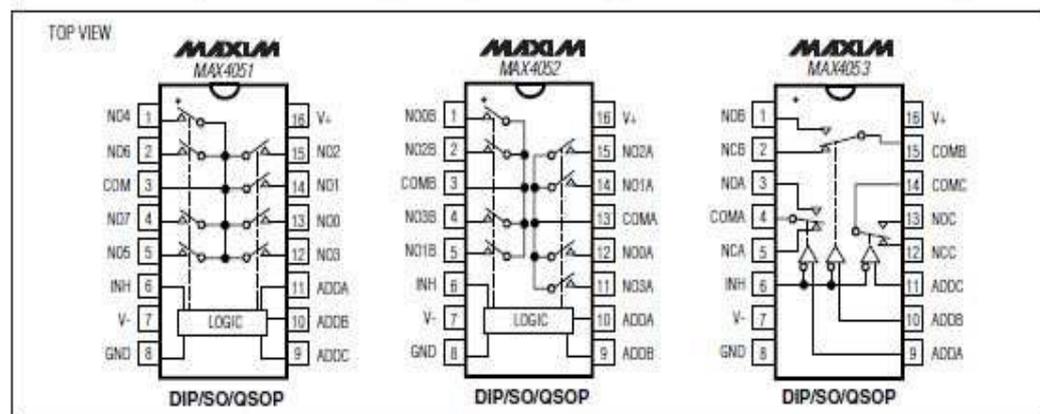
Ordering Information

PART	TEMP RANGE	PIN-PACKAGE
MAX4051ACPE	$0^\circ C$ to $+70^\circ C$	16 Plastic DIP
MAX4051ACSE	$0^\circ C$ to $+70^\circ C$	16 Narrow SO
MAX4051ACEE	$0^\circ C$ to $+70^\circ C$	16 QSOP

Ordering Information continued at end of data sheet.

MAX4051/A, MAX4052/A, MAX4053/A

Pin Configurations/Functional Diagrams

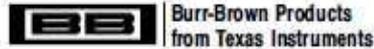


MAXIM

Maxim Integrated Products 1



Le convertisseur Simple ADS7887/7888 ($t_c = 0,8 \text{ us}$ ou bien 1.25 MSPS)



ADS7887
ADS7888

SLAS468–JUNE 2005

10-/8-Bit, 1.25-MSPS, MICRO-POWER, MINIATURE SAR ANALOG-TO-DIGITAL CONVERTERS

FEATURES

- 1.25-MHz Sample Rate Serial Device
- 10-Bit Resolution – ADS7887
- 8-Bit Resolution – ADS7888
- Zero Latency
- 25-MHz Serial Interface
- Supply Range: 2.35 V to 5.25 V
- Typical Power Dissipation at 1.25 MSPS:
 - 3.8 mW at 3-V V_{DD}
 - 8 mW at 5-V V_{DD}
- ± 0.35 LSB INL, DNL – ADS7887
- ± 0.15 LSB INL, ± 0.1 LSB DNL – ADS7888
- 61dB SINAD, -84 dB THD – ADS7887
- 49.5 dB SINAD, -67.5 dB THD – ADS7888
- Unipolar Input Range: 0 V to V_{DD}
- Power Down Current: 1 μA
- Wide Input Bandwidth: 15 MHz at 3 dB
- 6-Pin SOT23 and SC70 Packages

APPLICATIONS

- Base Band Converters in Radio Communication
- Motor Current/Bus Voltage Sensors in Digital Drives
- Optical Networking (DWDM, MEMS Based Switching)
- Optical Sensors
- Battery Powered Systems
- Medical Instrumentations
- High-Speed Data Acquisition Systems
- High-Speed Closed-Loop Systems

DESCRIPTION

The ADS7887 is a 10-bit, 1.25-MSPS analog-to-digital converter (ADC), and the ADS7888 is a 8-bit, 1.25-MSPS ADC. The devices include a capacitor based SAR A/D converter with inherent sample and hold. The serial interface in each device is controlled by the $\overline{\text{CS}}$ and SCLK signals for glueless connections with microprocessors and DSPs. The input signal is sampled with the falling edge of $\overline{\text{CS}}$, and SCLK is used for conversion and serial data output.

The devices operate from a wide supply range from 2.35 V to 5.25 V. The low power consumption of the devices make them suitable for battery-powered applications. The devices also include a power saving powerdown feature for when the devices are operated at lower conversion speeds.

The high level of the digital input to the device is not limited to device V_{DD} . This means the digital input can go as high as 5.25 V when device supply is 2.35 V. This feature is useful when digital signals are coming from other circuit with different supply levels. Also this relaxes restriction on power up sequencing.

The ADS7887 and ADS7888 are available in 6-pin SOT23 and SC70 packages and are specified for operation from -40°C to 125°C .

Micro-Power Miniature SAR Converter Family

BIT	< 300 KSPS	300 KSPS – 1.25 MSPS
12-Bit	ADS7886 (1.2 V_{DD} to 3.8 V_{DD})	ADS7886 (2.35 V_{DD} to 5.25 V_{DD})
10-Bit	ADS7887 (1.2 V_{DD} to 3.8 V_{DD})	ADS7887 (2.35 V_{DD} to 5.25 V_{DD})
8-Bit	ADS7888 (1.2 V_{DD} to 3.8 V_{DD})	ADS7888 (2.35 V_{DD} to 5.25 V_{DD})



Le convertisseur Multiplexé ML2258 ($t_c = 6,6 \mu s$)



May 1997

ML2258*

μP Compatible 8-Bit A/D Converter with 8-Channel Multiplexer

GENERAL DESCRIPTION

The ML2258 combines an 8-bit A/D converter, 8-channel analog multiplexer, and a microprocessor compatible 8-bit parallel interface and control logic in a single monolithic device.

Easy interface to microprocessors is provided by the latched and decoded multiplexer address inputs and latched three-state outputs.

The device is suitable for a wide range of applications from process and machine control to consumer, automotive, and telecommunication applications.

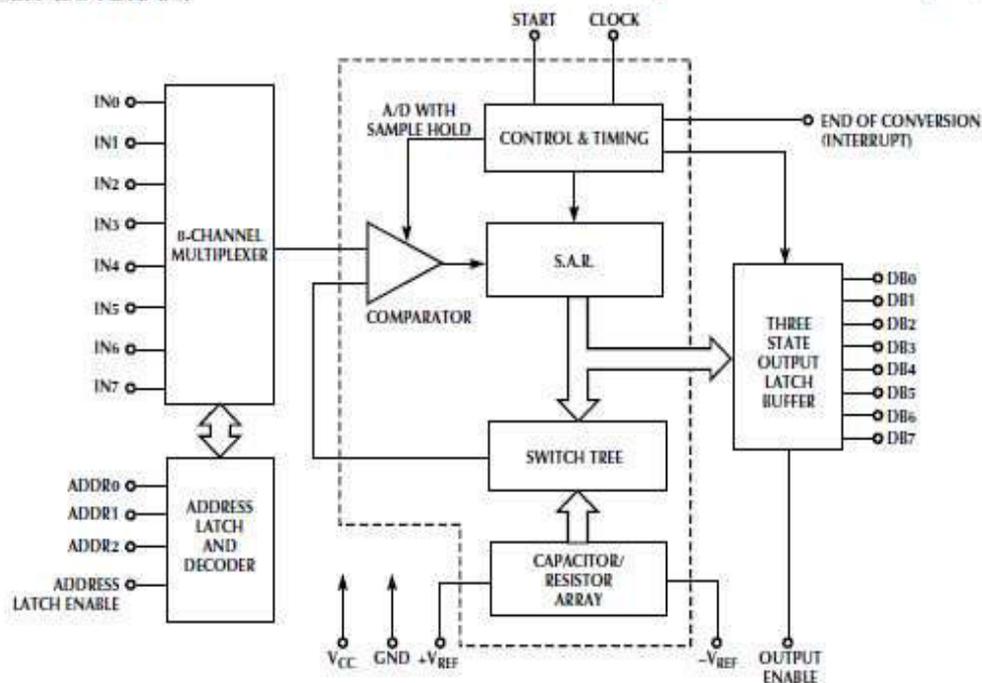
The ML2258 is an enhanced, pin-compatible, second source for the industry standard ADC0808/ADC0809. The ML2258 enhancements are faster conversion time, true sample and hold function, superior power supply rejection, wider reference range, and a double buffered data bus as well as faster digital timing. All parameters are guaranteed over temperature with a power supply voltage of $5V \pm 10\%$.

FEATURES

- Conversion time 6.6 μs
- Total unadjusted error $\pm 1/2LSB$ or $\pm 1LSB$
- No missing codes
- Sample and hold 390ns acquisition
- Capable of digitizing a 5V, 50kHz sine wave
- 8-input multiplexer
- 0V to 5V analog input range with single 5V power supply
- Operates ratiometrically or with up to 5V voltage reference
- No zero-or full-scale adjust required
- Analog input protection 25mA per input min
- Low power dissipation 3mA max
- TTL and CMOS compatible digital inputs and outputs
- Standard 28-pin DIP or surface mount PCC
- Superior pin compatible replacement for ADC0808 and ADC0809

BLOCK DIAGRAM

* Some Packages Are End Of Life As Of August 1, 2000





Le convertisseur Multiplexé MAX154 ($t_c = 2.5 \mu s$)

19-UM2; REV 3; 1296

MAXIM

CMOS High-Speed 8-Bit ADCs with Multiplexer and Reference

General Description

The MAX154/MAX158 are high-speed multi-channel analog-to-digital converters (ADCs). The MAX154 has four analog input channels while the MAX158 has eight channels. Conversion time for both devices is 2.5 μs . The MAX154/MAX158 also feature a 2.5V on-chip reference, forming a complete high-speed data acquisition system.

Both converters include a built-in track/hold, eliminating the need for an external track/hold. The analog input range is 0V to +5V, although the ADC operates from a single +5V supply.

Microprocessor interfaces are simplified by the ADC's ability to appear as a memory location or I/O port without the need for external logic. The data outputs use latched, three-state buffer circuitry to allow direct connection to a microprocessor data bus or system input port.

Applications

- Digital Signal Processing
- High-Speed Data Acquisition
- Telecommunications
- High-Speed Servo Control
- Audio Instrumentation

Features

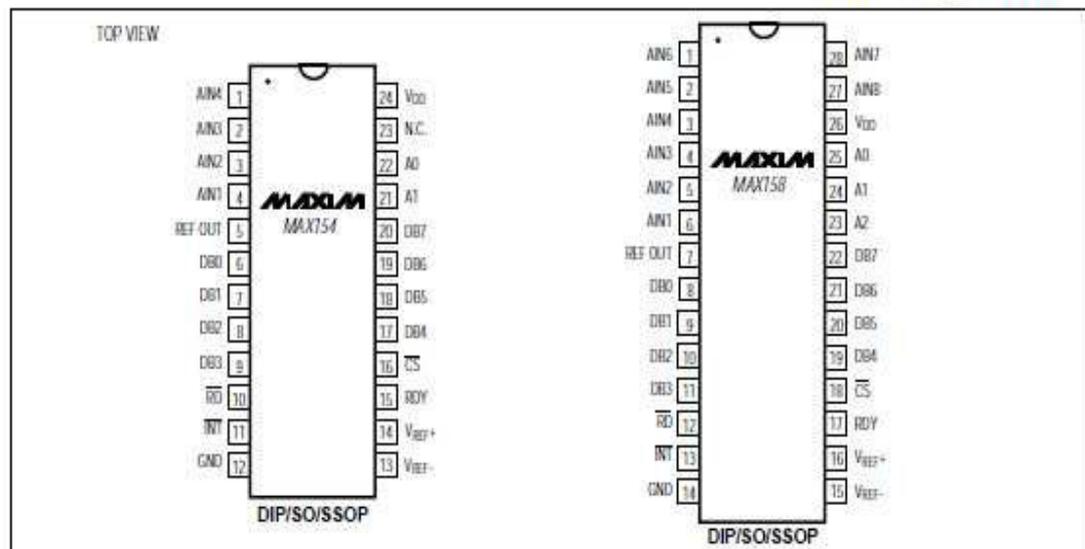
- † One-Chip Data Acquisition System
- † Four or Eight Analog Input Channels
- † 2.5 μs per Channel Conversion Time
- † Internal 2.5V Reference
- † Built-In Track/Hold Function
- † $\frac{1}{2}$ LSB Error Specification
- † Single +5V Supply Operation
- † No External Clock
- † New Space-Saving SSOP Package

Ordering Information

PART	TEMP. RANGE	PIN-PACKAGE	ERROR (LSB)
MAX154ACNG	0°C to +70°C	24 Narrow Plastic DIP	$\pm 1/2$
MAX154BCNG	0°C to +70°C	24 Narrow Plastic DIP	± 1
MAX154BC/D	0°C to +70°C	Dice	$\pm 1/2$
MAX154ACWG	0°C to +70°C	24 Wide SO	$\pm 1/2$
MAX154BCWG	0°C to +70°C	24 Wide SO	± 1
MAX154ACAG	0°C to +70°C	24 SSOP	$\pm 1/2$
MAX154BCAG	0°C to +70°C	24 SSOP	± 1

Ordering Information continued at end of data sheet.

Pin Configurations



MAXIM

Maxim Integrated Products 1

For free samples & the latest literature: <http://www.maxim-ic.com>, or phone 1-800-998-8800



Le convertisseur Multiplexé ADO831 ($t_c = 32 \mu s$)



ADC0831-N, ADC0832-N, ADC0834-N, ADC0838-N

www.ti.com

SNAS531B – AUGUST 1999 – REVISED MARCH 2013

ADC0831-N/ADC0832-N/ADC0834-N/ADC0838-N 8-Bit Serial I/O A/D Converters with Multiplexer Options

Check for Samples: ADC0831-N, ADC0832-N, ADC0834-N, ADC0838-N

FEATURES

- TI MICROWIRE Compatible—Direct Interface to COPS Family Processors
- Easy Interface to All Microprocessors, or Operates “Stand-Alone”
- Operates Ratiometrically or with 5 V_{DC} Voltage Reference
- No Zero or Full-Scale Adjust Required
- 2-, 4- or 8-Channel Multiplexer Options with Address Logic
- Shunt Regulator Allows Operation with High Voltage Supplies
- 0V to 5V Input Range with Single 5V Power Supply
- Remote Operation with Serial Digital Data Link
- TTL/MOS Input/Output Compatible
- 0.3 in. Standard Width, 8-, 14- or 20-Pin PDIP Package
- 20 Pin PLCC Package (ADC0838-N Only)
- SOIC Package

KEY SPECIFICATIONS

- Resolution: 8 Bits
- Total Unadjusted Error: $\pm 1/2$ LSB and ± 1 LSB
- Single Supply: 5 V_{DC}
- Low Power: 15 mW
- Conversion Time: 32 μs

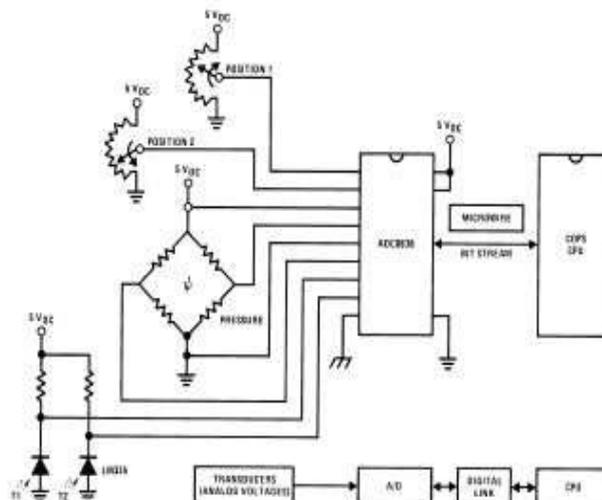
DESCRIPTION

The ADC0831 series are 8-bit successive approximation A/D converters with a serial I/O and configurable input multiplexers with up to 8 channels. The serial I/O is configured to comply with the TI MICROWIRE serial data exchange standard for easy interface to the COPS family of processors, and can interface with standard shift registers or μP s.

The 2-, 4- or 8-channel multiplexers are software configured for single-ended or differential inputs as well as channel assignment.

The differential analog voltage input allows increasing the common-mode rejection and offsetting the analog zero input voltage value. In addition, the voltage reference input can be adjusted to allow encoding any smaller analog voltage span to the full 8 bits of resolution.

Typical Application



 Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet. All trademarks are the property of their respective owners.

Carte de développement de dsPIC universel :

dsPICDEM™ 80-Pin Starter Development Board User's Guide

FIGURE 1-1: dsPICDEM™ 80-PIN STARTER DEVELOPMENT BOARD

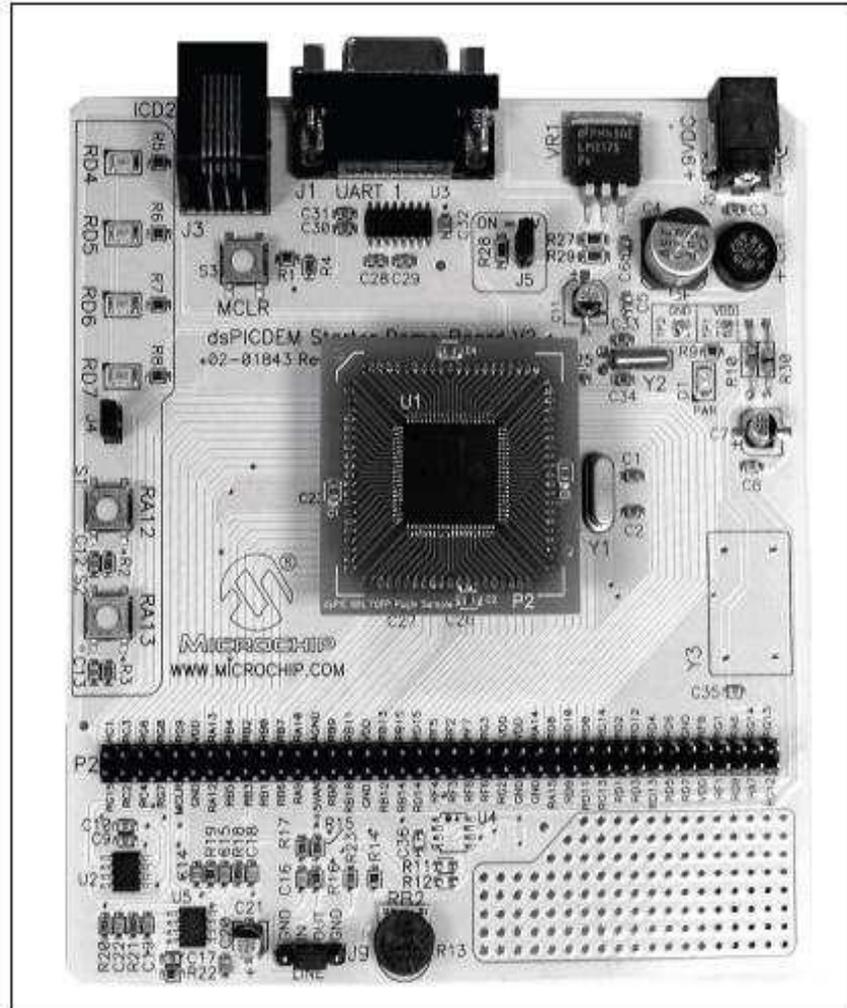
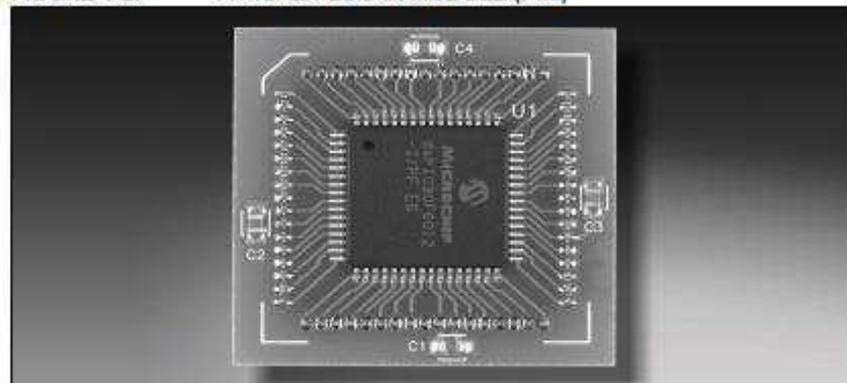


FIGURE 1-2: TYPICAL PLUG-IN MODULE (PIM)



For information on the components used on the dsPICDEM 80-Pin Starter Development Board see Chapter 4, "dsPICDEM™ Development Board Hardware".



Caractéristiques de la carte de développement dsPIC :

FUNCTIONALITY AND FEATURES

The dsPICDEM 80-Pin Starter Development Board provides the following capabilities:

Development Board Power

- On-board variable voltage regulator for 3.3V and 5.0V output with direct input from 9V, AC/DC wall adapter
- 9 VDC power source input jack for development board
- Power-on indicator LED

MPLAB ICD 2 and MPLAB ICE 4000 Connections

- MPLAB ICD 2 programming connector
- Emulation header for connection to MPLAB ICE 4000
- Pad location for 80-pin TQFP dsPIC DSC device

Serial Communication Channel

- Single RS-232 communication channel

Analog

- One 10 k Ω Potentiometer (RP2)
- Microchip MCP41010 Digital Potentiometer
- Microchip MCP6022 Operational Amplifier
 - Output configured as low-pass filter for digital potentiometer
 - Input configured as low-pass filter for sampling input signals with the ADC

Device Clocking

- 7.37 MHz crystal (Y1) for dsPIC DSC device

Miscellaneous

- Reset push button switch (S3) for resetting the dsPIC DSC device
- Four red LEDs (RD4-RD7)
- Two push button switches (S1-S2) for external input stimulus
- 80-pin dual-row header with labeled pinouts.
- Prototype area for user hardware
- Supports 100-to-80-pin dsPIC33F and PIC24 Plug-in Modules

dsPICDEM 80-PIN STARTER DEVELOPMENT BOARD DEMONSTRATION PROGRAM

The dsPICDEM 80-Pin Starter Development Board is supplied with a pre-loaded demonstration program that exercises principal CPU functions and peripheral options that allow interaction with the program as follows:

- Demonstrates interrupt handling by using switches S1 and S2 to blink LEDs RD4 and RD5, respectively.
- Demonstrates digital-to-analog conversion by generating an audio tone on LINE OUT.
- Demonstrates analog-to-digital conversion by adjusting Potentiometer RP2 and transmitting the resulting digital value to the HyperTerminal on a PC.

Refer to Chapter 3, "Demonstration Program Operation" for details on the demonstration code operation.



dsPIC33FJ256GP710A :



MICROCHIP

dsPIC33FJXXXGPX06A/X08A/X10A

16-bit Digital Signal Controllers (up to 256 KB Flash and 30 KB SRAM) with Advanced Analog

Operating Conditions

- 3.0V to 3.6V, -40°C to +150°C, DC to 20 MIPS
- 3.0V to 3.6V, -40°C to +125°C, DC to 40 MIPS

Core: 16-bit dsPIC33F CPU

- Code-efficient (C and Assembly) architecture
- Two 40-bit wide accumulators
- Single-cycle (MAC/MPY) with dual data fetch
- Single-cycle mixed-sign MUL plus hardware divide

Clock Management

- ±2% internal oscillator
- Programmable PLLs and oscillator clock sources
- Fail-Safe Clock Monitor (FSCM)
- Independent Watchdog Timer (WDT)
- Fast wake-up and start-up

Power Management

- Low-power management modes (Sleep, Idle, Doze)
- Integrated Power-on Reset and Brown-out Reset
- 2.1 mA/MHz dynamic current (typical)
- 50 µA IPD current (typical)

Advanced Analog Features

- Two ADC modules:
 - Configurable as 10-bit, 1.1 Msps with four S&H or 12-bit, 500 ksps with one S&H
 - 18 analog inputs on 64-pin devices and up to 32 analog inputs on 100-pin devices
- Flexible and independent ADC trigger sources

Timers/Output Compare/Input Capture

- Up to nine 16-bit timers/counters. Can pair up to make four 32-bit timers.
- Eight Output Compare modules configurable as timers/counters
- Eight Input Capture modules

Communication Interfaces

- Two UART modules (10 Mbps)
 - With support for LIN 2.0 protocols and IrDA®
- Two 4-wire SPI modules (15 Mbps)
- Up to two I²C™ modules (up to 1 Mbaud) with SMBus support
- Up to two Enhanced CAN (ECAN) modules (1 Mbaud) with 2.0B support
- Data Converter Interface (DCI) module with I²S codec support

Input/Output

- Sink/Source up to 10 mA (pin specific) for standard VOH/VOL, up to 18 mA (pin specific) for non-standard VOH
- 5V-tolerant pins
- Selectable open drain, pull-ups, and pull-downs
- Up to 5 mA overvoltage clamp current
- External interrupts on all I/O pins

Qualification and Class B Support

- AEC-Q100 REVG (Grade 1 -40°C to +125°C)
- AEC-Q100 REVG (Grade 0 -40°C to +150°C)
- Class B Safety Library, IEC 60730

Debugger Development Support

- In-circuit and in-application programming
- Two program and two complex data breakpoints
- IEEE 1149.2-compatible (JTAG) boundary scan
- Trace and run-time watch

Packages

Type	QFN	TQFP	TQFP	TQFP
Pin Count	64	64	80	100
Contact Lead/Pitch	0.50	0.50	0.50	0.40
I/O Pins	53	53	69	85
Dimensions	9x9x0.9	10x10x1	12x12x1	14x14x1

Note: All dimensions are in millimeters (mm) unless specified



Caractéristiques du 33FJ256GP710A :

- DC – 40 MIPS (40 MIPS @ 3.0-3.6V, -40°C to +85°C)
- DC – 40 MIPS (40 MIPS @ 3.0-3.6V, -40°C to +125°C)
- Industrial temperature range (-40°C to +85°C)
- Extended temperature range (-40°C to +125°C)
- High temperature range (-40°C to +140°C)High-Performance DSC CPU:
- Modified Harvard architecture
- C compiler optimized instruction set
- 16-bit wide data path
- 24-bit wide instructions
- Linear program memory addressing up to 4M instruction words
- Linear data memory addressing up to 64 Kbytes
- 83 base instructions: mostly 1 word/1 cycle
- Sixteen 16-bit General Purpose Registers
- Two 40-bit accumulators:- With rounding and saturation options
- Flexible and powerful addressing modes:- Indirect, Modulo and Bit-Reversed
- Software stack
- 16 x 16 fractional/integer multiply operations
- 32/16 and 16/16 divide operations
- Single-cycle multiply and accumulate:- Accumulator write back for DSP operations- Dual data fetch
- Up to ± 16 -bit shifts for up to 40-bit dataDirect Memory Access (DMA):
- 8-channel hardware DMA:
- 2 Kbytes dual ported DMA buffer area (DMA RAM) to store data transferred via DMA:- Allows data transfer between RAM and a peripheral while CPU is executing code (no cycle stealing)
- Most peripherals support DMAInterrupt Controller:
- 5-cycle latency
- 118 interrupt vectors
- Up to 67 available interrupt sources
- Up to 5 external interrupts
- 7 programmable priority levels
- 5 processor exceptionsDigital I/O:
- Wake-up/Interrupt-on-Change on up to 24 pins
- Output pins can drive from 3.0V to 3.6V
- All digital input pins are 5V tolerant
- 4 mA sink on all I/O pinsSystem Management:
- Flexible clock options:- External, crystal, resonator, internal RC- Fully integrated PLL- Extremely low jitter PLL
- Power-up Timer
- Oscillator Start-up Timer/Stabilizer
- Watchdog Timer with its own RC oscillator
- Fail-Safe Clock Monitor
- Reset by multiple sourcesPower Management:
- On-chip 2.5V voltage regulator
- Switch between clock sources in real time
- Idle, Sleep and Doze modes with fast wake-upTimers/Capture/Compare/PWM:
- Timer/Counters, up to nine 16-bit timers:- Can pair up to make four 32-bit timers- 1 timer runs as Real-Time Clock with external 32.768 kHz oscillator- Programmable prescaler
- Input Capture (up to 8 channels):- Capture on up, down or both edges- 16-bit capture input functions- 4-deep FIFO on each capture
- Output Compare (up to 8 channels):- Single or Dual 16-Bit Compare mode- 16-bit Glitchless PWM modeCommunication Modules:
- 3-wire SPI (up to 2 modules):- Framing supports I/O interface to simple codecs- Supports 8-bit and 16-bit data- Supports all serial clock formats and sampling modes
- I2C™ (up to 2 modules):- Full Multi-Master Slave mode support- 7-bit and 10-bit addressing- Bus collision detection and arbitration- Integrated signal conditioning- Slave address masking
- UART (up to 2 modules):- Interrupt on address bit detect- Interrupt on UART error- Wake-up on Start bit from Sleep mode- 4-character TX and RX FIFO buffers- LIN bus support- IrDA® encoding and decoding in hardware- High-Speed Baud mode- Hardware Flow Control with CTS and RTS



- Data Converter Interface (DCI) module:- Codec interface- Supports I2S and AC'97 protocols- Up to 16-bit data words, up to 16 words per frame- 4-word deep TX and RX buffers
- Enhanced CAN (ECAN™ module) 2.0B active (up to 2 modules):- Up to 8 transmit and up to 32 receive buffers- 16 receive filters and 3 masks- Loopback, Listen Only and Listen All Messages modes for diagnostics and bus monitoring- Wake-up on CAN message- Automatic processing of Remote Transmission Requests- FIFO mode using DMA- DeviceNet™ addressing support Analog-to-Digital Converters (ADCs):
- Up to two ADC modules in a device
- 10-bit, 1.1 Msps or 12-bit, 500 Ksps conversion:- 2, 4 or 8 simultaneous samples- Up to 32 input channels with auto-scanning- Conversion start can be manual or synchronized with 1 of 4 trigger sources- Conversion possible in Sleep mode- ± 2 LSb max integral nonlinearity- ± 1 LSb max differential nonlinearity CMOS Flash Technology:
- Low-power, high-speed Flash technology
- Fully static design
- 3.3V ($\pm 10\%$) operating voltage
- Industrial temperature
- Extended temperature
- Low-power consumption



Registres de contrôles du dsPIC 33FJ256GP710A :

17.2 CONTROL REGISTERS

The ADC module has the following Special Function Registers (SFRs):

- **AD1CON1: ADC Control Register 1**
- **AD1CON2: ADC Control Register 2**
- **AD1CON3: ADC Control Register 3**

The AD1CON1, AD1CON2 and AD1CON3 registers control the operation of the ADC module.

- **AD1CHS: ADC Input Select Register**

The AD1CHS register selects the input pins to be connected to the SHA.

- **AD1PCFG: ADC Port Configuration Register^(1,2)**

The AD1PCFG register configures the analog input pins as analog inputs or as digital I/O.

- **AD1CSSL: ADC Input Scan Select Register⁽¹⁾**

The AD1CSSL register selects inputs to be sequentially scanned.

Table 17-1 provides a summary of all ADC-related registers, including their addresses and formats. Corresponding registers appear after the summary, followed by a detailed description of each register. All unimplemented registers and/or bits within a register read as zero.

Table 17-1: ADC SFR Summary

Name	Bit 31/23/15/7	Bit 30/22/14/6	Bit 29/21/13/5	Bit 28/20/12/4	Bit 27/19/11/3	Bit 26/18/10/2	Bit 25/17/9/1	Bit 24/16/8/0	
AD1CON1 ^(1,2,3)	31:24	—	—	—	—	—	—	—	
	23:16	—	—	—	—	—	—	—	
	15:8	ON	—	SIDL	—	FORM<2:0>			
	7:0	SSRC<2:0>		CLRASAM	—	ASAM	SAMP	DONE	
AD1CON2 ^(1,2,3)	31:24	—	—	—	—	—	—	—	
	23:16	—	—	—	—	—	—	—	
	15:8	VCFG<2:0>		OFFCAL	—	CSCNA	—	—	
	7:0	BUFS	—	SMPI<3:0>			BUFM	ALTS	
AD1CON3 ^(1,2,3)	31:24	—	—	—	—	—	—	—	
	23:16	—	—	—	—	—	—	—	
	15:8	ADRC	—	—	SAMC<4:0>			—	
	7:0	ADCS<7:0>							—
AD1CHS ^(1,2,3)	31:24	CH0NB	—	—	—	CH0SB<3:0>			
	23:16	CH0NA	—	—	—	CH0SA<3:0>			
	15:8	—	—	—	—	—	—	—	
	7:0	—	—	—	—	—	—	—	
AD1PCFG ^(1,2,3)	31:24	—	—	—	—	—	—	—	
	23:16	—	—	—	—	—	—	—	
	15:8	PCFG15	PCFG14	PCFG13	PCFG12	PCFG11	PCFG10	PCFG9	PCFG8
	7:0	PCFG7	PCFG6	PCFG5	PCFG4	PCFG3	PCFG2	PCFG1	PCFG0

Legend: — = unimplemented, read as '0'.

- Note 1: This register has an associated Clear register at an offset of 0x4 bytes. These registers have the same name with CLR appended to the end of the register name (e.g., AD1CON1CLR). Writing a '1' to any bit position in the Clear register will clear valid bits in the associated register. Reads from the Clear register should be ignored.
- Note 2: This register has an associated Set register at an offset of 0x8 bytes. These registers have the same name with SET appended to the end of the register name (e.g., AD1CON1SET). Writing a '1' to any bit position in the Set register will set valid bits in the associated register. Reads from the Set register should be ignored.
- Note 3: This register has an associated Invert register at an offset of 0xC bytes. These registers have the same name with INV appended to the end of the register name (e.g., AD1CON1INV). Writing a '1' to any bit position in the Invert register will invert valid bits in the associated register. Reads from the Invert register should be ignored.



Liste de matériels :



Page 1 of 2

OFFRE DE PRIX

Tél:
Email:
Demandé par:
Date: 16 Apr 2014, 13:01:46

Madame, Monsieur,

Nous vous remercions pour la demande de prix et délai que vous venez de nous adresser et avons le plaisir de vous faire parvenir notre offre, selon nos conditions générales de vente en vigueur sur notre site internet www.farnell.fr.

Ligne	Quantité	Code commande	Ref Fabricant	RoHS	PU HT	PT HT	Livraison	
1	4	9425636 OP AMP, QUAD FET, 2MHZ, 1.5MV, 14SOIC	ANALOG DEV ICES AD824AR Z-14	YES	11.27	46.08	267	
2	10	9886864 DIODE, TVS, 10V, 600W	STMICROELE CTRONICS SM6 T10CA	YES	0.27	2.70	2733	
3	10	1678898 DIODE, TVS, 10V5%, 600W	MULTICOMP SA10CA	YES	0.47	4.70	1908	
4	1	2315752 DEV BOARD, DSPIC, 30F6014A, DSPIC33F	MICROCHIP DM300019	YES	64.23	64.23	1	
6	1	1971933 PIM, 100P TO 84P, QFP, DSPIC33F GP	MICROCHIP MA330012	YES	19.99	19.99	6	
6	1	1664878 DEBUGGER, MPLAB ICD 3, DSPIC FOR PIC	MICROCHIP DV164036	YES	161.30	161.30	726	
7	10	1212416 AMP DIFF LOW POWER, SMD, SOIC8, 132	TEXAS INST RUMENTS INA1 32U	YES	2.96	29.60	73	
8	7	1098066 SOCKET, 2ROW, 10+10WAY	FCI 76342-310LF	YES	3.03	21.21	1424	
9	4	2311131 CONNECTOR, HEADER, SMT, 2.64MM, 10WAY	TE CONNECT IVITY / AMP 5-14 6263-6	YES	2.23	8.92	296	
10	4	1149996 IC, OP-AMP, 1.5MHZ, 1.3V/us, DIP-14	TEXAS INST RUMENTS LMC6 484AIN/NOPB	YES	6.18	20.72	432 Livré sous 3 jours	
11	1	1146039 DEV MODULE, USB TO PARALLEL, FIFO	FTDI UM245R	YES	16.72	16.72	138	
							Sous-total	386.07
							Remise TVA	80.61
							Total TTC	€483.68



Liste de matériels Microchip :

Produit	Prix (EUR)	Quantité	Total (EUR)	Informations concernant l'expédition
DM300019 dsPICDEM 80-Pin Starter Development Board Pièce client N° : <input type="text"/> Delete Item	Prix normal: 57,84	<input type="text" value="1"/>	Appareil: 57,84 Sous-total: 57,84	1 produit d'expédition estimée de ces articles - 17-Apr-2014 from UK and will arrive on 19-Apr-2014
MA300012 dsPIC33 GP 100P to 84P TQFP Plug-in Module Pièce client N° : <input type="text"/> Delete Item	Prix normal: 18,08	<input type="text" value="1"/>	Appareil: 18,08 Sous-total: 18,08	1 produit d'expédition estimée de ces articles - 17-Apr-2014 from UK and will arrive on 19-Apr-2014
DVT 84025 MPLAB ICD 3 In-Circuit Debugger Pièce client N° : <input type="text"/> Delete Item	Prix normal: 137,37	<input type="text" value="1"/>	Appareil: 137,37 Sous-total: 137,37	1 produit d'expédition estimée de ces articles - 17-Apr-2014 from UK and will arrive on 19-Apr-2014

Sous-total de la commande : **EUR 213,29**

CARRE



Programme de test de la carte dsPIC:

```
/******  
  
/*  
/* TEST LED  
/*  
/* Faire clignoter une led en sortie du dsPIC  
/*  
/******  
  
/** INCLUDES *****/  
#include <p33FJ128MC802.h>  
  
/** CONFIGURATIONS *****/  
  
    _FBS ( RBS_NO_RAM & BSS_NO_BOOT_CODE & BWRP_WRPTECT_OFF  
    );  
    _FSS ( RSS_NO_RAM & SSS_NO_FLASH & SWRP_WRPTECT_OFF  
    );  
    _FGS ( GSS_OFF & GCP_OFF & GWRP_OFF  
    );  
    _FOSCSEL( FNOSC_PRIPLL & IESO_OFF  
    );  
    _FOSC ( FCKSM_CSDCMD & IOL1WAY_OFF & OSCIOFNC_OFF & POSCMD_HS  
    );  
    _FWDT ( FWDTEN_OFF & WINDIS_OFF  
    );  
    _FPOR ( PWMPIN_OFF & ALTI2C_OFF & FPWRT_PWR1  
    );  
    _FICD ( JTAGEN_OFF & ICS_PGDI  
    );  
  
#define Fosc 7500000  
#define FCY (Fosc / 2)  
#define FPWM 16000  
#define LEDR PORTBbits.RB2  
  
/** VARIABLES *****/  
  
int i,n,r;  
  
/** PORT *****/  
  
/** MAIN *****/
```



```
void main (void)
{
TRISA = 0x01;
TRISB = 0x00;
/**Configure AD1CON1 REGISTER//
    AD1CON1bits.ADON = 1;    //
    AD1CON1bits.ADSIDL = 0;  //
    AD1CON1bits.ADDMABM = 1; //
    AD1CON1bits.AD12B = 0;   //
    AD1CON1bits.FORM = 0b11; //
    AD1CON1bits.SSRC = 0b010; //
    AD1CON1bits.SIMSAM = 0;  //
    AD1CON1bits.ASAM = 1;    //
    AD1CON1bits.SAMP = 0;    //
//*****/
/**Configure AD1CON2 REGISTER//
    AD1CON2bits.VCFG = 0b0000; //
    AD1CON2bits.CSCNA = 0;    //
    AD1CON2bits.CHPS = 0b00;  //
    AD1CON2bits.BUFS = 0;     //
    AD1CON2bits.SMPI = 0b0000; //
    AD1CON2bits.BUFM = 0;     //
    AD1CON2bits.ALTS = 0;     //
//*****/
/**Configure AD1CON3 REGISTER//
    AD1CON3bits.ADRC = 0;     //
    AD1CON3bits.SAMC = 0b00000; //
    AD1CON3bits.ADCS = 0x11; //
//*****/
/**Configure AD1CON4 REGISTER//
    AD1CON4bits.DMABL = 0b000; //
//*****/
/**Configure AD1CHS123 REGISTER//
    AD1CHS123bits.CH123NB = 0b00; //
    AD1CHS123bits.CH123SB = 0;    //
    AD1CHS123bits.CH123NA = 0b00; //
    AD1CHS123bits.CH123SA = 0;    //
```



```
//*****/  
  
/**Configure AD1CHS0 REGISTER**/  
    AD1CHS0bits.CH0NB = 0x00; //  
    AD1CHS0bits.CH0SB = 0;  //  
    AD1CHS0bits.CH0NA = 0x00; //  
    AD1CHS0bits.CH0SA = 4;  //  
  
//*****/  
  
/**Configure AD1CSSL REGISTER**/  
    AD1CSSL = 0x0001;      //  
  
//*****/  
  
/**Configure AD1PCFGL REGISTER**/  
    AD1PCFGL = 0xFFEF;    //  
  
//*****/  
  
while(1)  
{  
    AD1CON1bits.ASAM = 1;  
    while(AD1CON1bits.DONE == 1)  
    {  
        r = ADC1BUF0;  
    }  
    LEDR=1;  
    for(i=0;i<r;i++);  
  
    LEDR=0;  
    for(i=0;i<r;i++);  
  
}  
}
```