MEMOIRE DE PROJET DE FIN D'ETUDE

Pour l'obtention du diplôme de master Systèmes Microélectroniques, de Télécommunications et de l'Informatique Industrielle

Flot de simulation avec la méthode FDTD pour IEM/CEM appliqué sur un package flip-chip sous ADS et EMPro

Réalisé par :

Encadré par :

Mr Youssef KORRI AMRANI

븆 Pr E. ABARKANE	FST-Fès
4 Pr F. ERRAHIMI	FST-Fès
🖊 Mlle L. REGRAGUI	ST-Ericsson

Soutenu le : 22 Juin 2012

Devant le jury composé de :

Pr. E. ABARKANE
Pr. F. ERRAHIMI
Pr. Az. AHAITOUF
Pr M. RAZI
Mile K. EL OUEDGHIRI IDRISSI

Encadrant (F.S.T.Fès) Encadrant (F.S.T.Fès) Examinateur (F.P.Taza) Examinateur (F.S.T.Fès) Examinateur (ST-Ericsson)

ANNEE UNIVERSITAIRE : 2011/2012





RESUME

Les avancées technologiques dans le domaine de la microélectronique ne cessent de croître, cela se traduit par le regroupement d'un système tout entier à l'intérieur d'un même boîtier (System In Package (SIP)) ou d'un système sur une seule puce (System On Chip (SOC)), cette forte densité d'intégration pose des contraintes de plus en plus sévères en terme de compatibilité électromagnétique. L'analyse de cette dernière dans les SIP consiste à trouver des solutions pour que ces systèmes soient compatibles avec leur environnement.

Afin d'avoir un bon fonctionnement des circuits intégrés et une meilleure transmission du signal à travers les différentes couches du boitier et les pistes du circuit imprimé. L'équipe Signal Intégrity / Power Integrity chez ST-Ericsson cherche des méthodes plus performantes pour modéliser les radiations électromagnétiques émises par ces circuits.

Ce rapport porte sur la mise en œuvre d'un flot de simulation par la FDTD (Finite Difference Time Domain), appliquée à un boitier de type flip chip. Dans un premier temps nus avons donné un aperçu général sur la compatibilité électromagnétique dans les SIP. Puis après, nous avons élaboré en détail les différentes étapes à suivre pour réaliser cette simulation permettant de remédier aux problèmes liée à la CEM.

Mots clés :

Compatibilité électromagnétique, Intégrité du signal, interférence électromagnétique, couplage, Finite Difference Time Domain(FDTD), System In Package (SIP), System On Chip (SOC).



ABSTRACT

Technological advances in the field of microelectronics today are large changes, all that results in the consolidation of a whole system within a single package (System In Package (SIP)) or system on a single chip (System On Chip: SOC), the high scale of integration constraints posed increasingly severe in terms of electromagnetic compatibility. The analysis of the latter in the SIP aims to predict the electromagnetic behavior of the integrated circuit immersed in environments which are involved in interaction of electromagnetic interference, and this, from the design phase.

The purpose of my training was to achieve a simulation flow, by adopting the FDTD method (Finite Difference Time Domain), which is a method of numerical solution of Maxwell's equations in order to verify the integrity of signal and modeling electromagnetic radiations emitted by a flip chip package.

Key words :

Electromagnetic Compatibility, signal Integrity, Electromagnetic interference, coupling, Finite Difference Time Domain(FDTD), System In Package (SIP), System On Chip (SOC).



DEDICACE

Ma mère, mon père, ma sœur et mon cher frère, tous ceux qui me sont cher, Je dédie ce travail.

Youssef KORRI AMRANI



À



REMERCIEMENT

Avant tout je remercie allah qui ma donner le pouvoir et la patience pour terminer ce travail.

Je tiens à remercier *Mlle Latifa REGRAGUI*, de m'avoir offert l'opportunité d'effectuer ce stage, aussi pour sa gentillesse, sa disponibilité et ses orientations précieuses tout au long de ce stage.

Je remercie également tous les membres de l'équipe *Signal Integrity / Power Integrity*, *Khawla, Ahmed, Saadellah et Med ELHABIB* pour son accueil chaleureux et sa bonne humeur générale, ainsi pour avoir partagé avec moi pendant quatre mois ses repas du midi et ses pauses café.

Je remercie plus particulièrement *M. Pr. El Hossein ABARKAN* Responsable du Master Systèmes Microélectroniques de Télécommunication et de l'Informatique Industrielle, de m'avoir encadré et aiguillé durant ce stage. Je le remercie également pour ses conseils, ses encouragements et ses orientations durant ces deux années de formation Master.

J'exprime mes sincères remerciements à *Mme Pr. Fatima ERRAHIMI* de m'avoir encadré, aussi pour leur gentillesse, leur remarques pertinentes et leur aide durant ce travail.

Je tiens à remercier vivement *M. Pr. Abdelaziz AHAITOUF* pour sa disponibilité, son suivi et son aide, ainsi je le remercie pour tous ses conseils avisés et pertinents.

J'exprime ma reconnaissance et mes remerciements à *M Pr. Ali AHAITOUF*, son regard critique et sévère ont été précieux pour bien structurer ce travail et pour améliorer sa qualité.

J'aimerais aussi remercier *Mlle Malika ALAMI MERKTANI* pour sa gentillesse, ses conseils et ses orientations précieuses.

Je remercie également l'ensemble des membres de jury, pour m'avoir fait l'honneur de juger mon travail.

Enfin, un grand MERCI à mes proches : famille, amis et amies, tout particulièrement à mes parents qui m'ont épaulé et encouragé durant toutes ces années avec une grande patience, ma sœur Fatima et mon frère Mehdi pour leur soutien moral et pour leur amour.

TABLE DES MATIERES

Introd	uction générale11
Chapit	tre 1 : Contexte du stage13
1.1	Présentation de ST-Ericsson





1.2 Activ	rité de l'équipe Signal Integrity /Power Integrity	16
1.3 Conte	exte du projet:	21
Chapitre 2 :	Compatibilité électromagnétique	23
2.1. Impa	ct de l'évolution technologique	24
2.2. La Co	ompatibilité électromagnétique (CEM)	26
2.2.1.	Définitions de la CEM	26
2.2.2.	Problématique	27
2.2.3.	Le schéma CEM « source/chemin de couplage/victime »	28
2.3. Emis	sion et immunité en champ proche des Circuits intégrés	29
2.3.1.	Notion du champ:	29
2.3.2.	La zone de champ lointain:	29
2.3.3.	La zone de champ proche	30
2.3.4.	Emission en champ proche des circuits intégrés	31
2.3.5.	Immunité en champ proche des circuits intégrés	32
2.4. Source	ce et conséquences d'une perturbation électromagnétique sur un circuit intégré	
2.4.1.	Source d'une perturbation sur un circuit intégré	
2.4.2.	Conséquences et couplage d'une perturbation sur un circuit intégré	33
2.5. Probl	ème de la compatibilité électromagnétique dans les systèmes in package	39
2.5.1.	Les System in Package (SiP)	39
2.5.2.	Principales familles de Package	41
2.6. Conc	lusion	44
Chapitre 3 :	Flot de simulation de FDTD	45
3.1. Prése	entation de cahier de charge	45
3.2. Flot o	le simulation	47
3.2.1.	Préparation de l'interface LLI (ou le Package) sous Cdnsip	47
3.2.2.	Génération du script python (.py) sous ADS	48
3.2.3.	Génération des signatures de courant du circuit intégré sous eldo :	50
3.2.4.	Extraction du model RLC du circuit imprimé sous eldo	51
3.2.5.	Flot de simulation FDTD sous EMPro	52
3.3. Résul	ltats de simulation et Interprétation	58
Conclusion	générale	66
Références	bibliographiques	67
Annexe A		69





Annexe B	. 72
Annexe C	. 87



LISTE DES FIGURES

Figure 1 : Centre de conception de ST-Ericsson Rabat	. 15
Figure 2: Flot de conception de ST Ericsson	. 15
Figure 3: Principaux phénomènes d'intégrité de signal	. 16
Figure 4 : Présentation du phénomène de réflexion	. 17
Figure 5 : Over / Undershoot d'un signal numérique	. 18
Figure 6 : Adaptation et désadaptation de la terminaison d'une ligne	. 18
Figure 7 : Exemple de couplage diaphonique simulé en 0.35µm	. 19
Figure 8: Schéma de principe de l'étude sur l'impact des réductions de dimensions sur le temps de	?
propagation	. 20
Figure 9: Diaphonie distant (FarEnd) et la diaphonie local (NearEnd)	. 20
Figure 10: Représentation d'un problème de couplage entre 2 circuits	. 21
Figure 11: Différents types d'interférence électromagnétique	. 21
Figure 12: Tendance de la consommation en puissance dans les SOC	. 25
Figure 13: Quelques exemples de Systèmes embarqués	. 26
Figure 14: Stratégie de prise en compte de la CEM dans le flot de conception d'un CI	. 27
Figure 15 : Illustration du Schéma source/chemin de couplage/Victime	. 28
Figure 16- a)- Concept d'émission et immunité, b)- Définition des marges	. 28
Figure 17: Description des zones de champs autour d'une source de rayonnement	. 29
Figure 18: Impédance des dipôles électrique et magnétique élémentaires en fonction de kr	. 31
Figure 19 : Décroissance des champs proches (électrique et magnétique) à proximité d'une source	? 32
Figure 20: Illustration des modes de couplage entre deux composants électroniques	. 34
Figure 21: Principe du couplage par impédance commune	. 34
Figure 22: Principe du couplage capacitif	. 35
Figure 23 : Principe du couplage inductif	. 35
Figure 24: Principe du couplage par champ électromagnétique	. 36
Figure 25: Exemple de marge dynamique d'une entrée logique CMOS rapide	. 37
Figure 26: Principe de perturbation d'une sortie numérique	. 37
Figure 27: Schéma du thyristor parasite à l'origine du latchup	. 38
Figure 28: Superposition de deux signaux	. 38
Figure 29: Détection de l'enveloppe d'un signal	. 39
Figure 30: Concept d'intégration du system in Package : les composants passifs d'un circuit impri	mé
(a) sont intégrés dans le boitier de la puce active (b) puis ces systèmes sont réunis (c) pour ne form	ıer
<i>qu'un seul boitier (d)</i>	. 40
Figure 31: Différentes structures envisagées pour le SIP	. 41
Figure 32: Différents types de composants	. 41
Figure 33: Evolution en taille des boitiers à double rangée couramment utilisées	. 42
Figure 34: Différentes façons de placer les circuits dans un boitier	. 42
Figure 35: Exemples de package souvent utilisés	. 43
Figure 36: Boitier Flip-Chip BGA et coupes de différentes types de Flip-Chip	. 44
Figure 37 : Squelette générale du flot de simulation	. 47
Figure 38 : Flot de conception d'un package sous Cdnsip	. 48
Figure 39: Etapes de l'exportation d'un design sous l'outil Cdnsip	. 48
Figure 40 : Flot d'électromagnétique Setup (EM Setup) de l'interface Package sous l'outil ADS	. 49
Figure 41 : Bench du circuit intégré	. 50
Figure 42 : Signatures de courant du circuit intégré	. 50





Figure 43 : Bench du circuit imprimé (Printed circuit board)	51
Figure 44 : Schéma d'excitation du PCB	51
Figure 45 : Simulation du PCB parasistic pour extraction de model RLC	52
Figure 46 : Model RLC simlpe modélisant le sircuit imprimé	52
Figure 47 : Flot de simulation FDTD sous EMPro	53
Figure 48 : Interface présentative de l'interface de l'EMPro	53
Figure 49 : Visualisation 3D de l'interface EDP	54
Figure 50 : Définition des excitations des ports de l interface EDP	55
Figure 51 : Paramétrage du maillage de l interface EDP	56
Figure 52: Création de la simulation FDTD	57
Figure 53 : Flot de simulation pour la prédiction de l'émission rayonnée d'une chaine constitué d	l'un
package Flip-chip (l'interface LLI) du projet SHREK monté sur un PCB (model RLC) est excité pa	ır
des signatures de courant(IC).	57
Figure 54 : Résultats de simulation FDTD.	58
Figure 55 : Spécification pour les S-parameter	59
Figure 56 : Facteur de transmission S_{11}	59
Figure 57 : Facteur de réflexion S ₁₂	60
Figure 58 : Rapport champ électrique / champs magnétique (Impédance)	62
Figure 59 : Rapport champ électrique / champs magnétique (Impédance)	62
Figure 60 : Champ électromagnétique ou champ lointain	63
Figure 61 : Tension d'excitation de l'interface EDP.	64
Figure 62 : Courant d'excitation de l'interface EDP	64
Figure 63 : Consommation en puissance.	65
Figure 64: Génération des champs magnétique (gauche) et électrique (droite)	70
Figure 65: Mode transverse électrique (gauche) et transverse magnétique (droit)	71
Figure 66 : Propagation d'une onde en mode transverse électromagnétique(TEM)	72
Figure 67 : Positions des composants du champ électromagnétique dans une cellule cubique	79
Figure 68: Caractérisation d'une ligne micro-ruban avec la méthode FDTD	82
Figure 69: Calcul du courant et de la tension en régime temporel sur une ligne micro-ruban	83
Figure 70: Excitation d'une ligne micro-ruban	84
Figure 71: Conditions absorbantes UMPL	85
Figure 72: Région du champ total et du champ diffracté	86
Figure 73: Maillage FDTD.(a) Uniforme, (b) Non uniforme	87





LISTE DES TABLEAUX

Tableau 1 : Evolution de la tension d'alimentation des circuits intégrés	. 24
Tableau 2 : Evolution de taille des puces des semi-conducteurs	. 25
Tableau 3 : Calcul d'impédance à partir du champ proche	. 62
Tableau 4 : Comparaison entre les différentes méthodes de résolution des équations de Maxwell	. 74



INTRODUCTION GENERALE

Ces dernières années ont été témoins de la miniaturisation régulière des dispositifs en technologies MOS ainsi que de l'évolution exponentielle [Moore, 1965] de la complexité des circuits intégrés. Le doublement du nombre de transistors intégrés dans les microprocesseurs a été rendu possible tous les dix-huit mois. En trois décennies, on est passé du premier processeur, le 4004 d'INTEL, qui contenait 2300 transistors aux processeurs actuels, qui intègrent plusieurs dizaines de millions de transistors sur une surface de quelques cm² et qui fonctionnent à une fréquence très élevée, Un effort constant visant à intégrer des fonctions toujours plus complexes à été nécessaire. Cette tendance de la microélectronique a été rendue possible car, l'apparition de nouvelles technologies de lithogravure aujourd'hui 22 nm et bientôt 13 nm autorise une forte intégration de fonctions complexes et rapides telles que les microcontrôleurs avec modules de communication intégrés avec ou sans fil et les circuits multi-cœurs (1000 cœurs prévus en 2020)[1], ce qui augmente brutalement les émissions électromagnétiques parasites de ces circuits. Simultanément, la réduction des tensions d'alimentation est dictée par un double souci de réduire la consommation. Une tension d'alimentation faible à l'intérieur d'un circuit, signifie également une marge de bruit plus faible, donc une plus grande sensibilité aux bruits. Ensuite, la réduction de la géométrie des transistors, entraîne une extension du spectre d'émission vers les très hautes fréquences. De plus, la commutation simultanée des millions de portes intégrées dans ces circuits induit une forte variation du courant dans les rails d'alimentation, ce qui peut provoquer des dysfonctionnements internes et parfois des dégradations au niveau physique sur d'autres composants ou le composant lui-même.

La prise en compte des problèmes liés aux interférences électromagnétiques entre les systèmes devient donc nécessaire et ce, à tous les niveaux de la conception. Leur maîtrise peut s'avérer déterminante pour la réussite d'un projet, pour cela plusieurs outils industriels sont disponibles chez les sociétés de conception, pour résoudre ce genre de problèmes, ces logiciels sont basés sur des algorithmes de résolution des équations de maxwell qui modélisent ces interférences électromagnétiques, adoptant plusieurs méthodes numériques, les plus souvent utilisées sont la méthode des élément finis (FEM), la méthode des moments (MOM) et la méthode des différences finies dans le domaine temporel (FDTD), qui est la méthode choisie durant ce travail, vu sa précision, sa performance de calcul des équations de Maxwell et la possibilité qu'elle offre pour simuler un système tout entier.



Cette résolution des équations de Maxwell est nécessaire afin de caractériser le couplage par rayonnement, et de calculer les radiations en champs proche et lointain.

L'objectif de ce mémoire de fin d'études est la réalisation d'un flot de simulation d'une interface LLI (Low Latency Interface) présentant un package de type flip-chip, excité par des signatures de courant (représentant la puce) et monté sur un circuit imprimé (PCB), par la méthode FDTD pour modéliser les radiations électromagnétiques émises par ce système et pour vérifier l'intégrité du signal.

Organisation du manuscrit :

Ce manuscrit se décline en trois chapitres :

Le premier chapitre donne une présentation rapide de la compagnie d'accueil ST-Ericsson, les principaux problèmes affectant l'intégrité du signal, qui est le souci majeur de l'équipe SI/PI, où j'ai effectué mon projet de fin d'études et le contexte général du projet de stage.

Le deuxième chapitre décrit l'état de l'art des problèmes d'interférence électromagnétiques dans le cadre de la compatibilité électromagnétique (CEM). Dans un premier temps, nous donnerons l'influence de l'évolution électronique sur l'intégrité du signal. Puis, après avoir introduit, définit et présenté la notion de la CEM, nous citerons les principales sources et conséquences d'une perturbation électromagnétique sur des circuits intégrés. Enfin, nous présentons les différents types de SIP (System In Package) où la CEM joue un rôle primordial.

Dans le troisième chapitre, il s'agit de dans un premier temps de présenter le flot de simulation FDTD sur un package flip-chip (interface LLI), afin d'analyser et d'établir les problèmes de l'EMI (Electromagnétique Interférence) et les radiations en champs électrique et magnétique dans l'environnement de ce package. Ensuite, de développer ce flot pour une chaîne toute entière « circuit intégré (CI) + package + circuit imprimé (PCB : Printed Circuit Board) », et enfin de révéler les résultats et leur interprétations.

Nous terminerons par une conclusion générale et les perspectives.





Chapitre 1 : Contexte du stage

Dans ce chapitre nous allons présenter la compagnie d'accueil, ensuite nous exposerons les activités de l'équipe Signal Integrity /Power Integrity et nous définissons le contexte du projet.

Présentation de ST-Ericsson :

Le 1^{er} février 2009, ST-NXP Wireless et Ericsson Mobile Platform ont fusionné pour créer une nouvelle Enterprise ST-Ericsson, détenue à parts égales par STMicroelectronics et Ericsson. La nouvelle société est destinée à devenir l'un des leaders dans le domaine du sans fil, que ce soit sur le plan de la recherche, de la conception et du développement mais





également dans la création de semi-conducteurs pour les applications sans fil et les plateformes mobiles.

Cette nouvelle société sera le principal fournisseur de 4 des 5 plus grands fabricants de téléphones cellulaires qui assurent environ 80% du marché mondial.

Le portefeuille de propriété intellectuelle de ST-Ericsson compte parmi les plus complets du marché et reflète l'historique inégalé dont la société dispose dans le domaine de la *R&D*.

Avec près de 85% de son effectif dédié à la R&D et un vaste recueil d'importants brevets à son actif, ST-Ericsson permettra à ses clients d'optimiser les technologies existantes tout en développant de nouvelles qui viendront répondre aux futurs besoins du marché. Cet engagement en faveur de la R&D réduit le délai de mise sur le marché des produits et permet un meilleur retour sur investissement pour les clients de la société.

ST-Ericsson se distingue par sa capacité unique à proposer des solutions multimédia, de connectivité et des plateformes mobiles de pointe. Supportant les principaux systèmes d'exploitation du marché, les processeurs d'applications et multimédia de la société équiperont les appareils de prochaine génération. Les solutions de diffusion et de connectivité innovantes couvrent les technologies Bluetooth, FM, GPS, WLAN, NFC (Near Field Communications) et USB et offrent l'expérience sans fil la plus riche qui soit, les solutions de classe mondiale de ST-Ericsson couvrent tous les segments du marché de l'entrée de gamme aux téléphones intelligents, et peuvent être fournis sous forme de solutions complètes intégrées ou de composants individuels. Avec environ 8000 personnes – a peu près 3000 de Ericsson et approximativement 5000 de ST – le nouveau leader mondial dans les technologies sans fil a son siège social à Genève en Suisse, en réunissant leurs talents respectifs à travers ST-Ericsson, ST et Ericsson présentée dans175 pays est le plus important fournisseur mondial de technologies et de services aux entreprises de télécommunication et assure la gestion de réseaux utilisés par plus de 250 millions d'abonnés.

1.1.1 Centre de conception de Rabat :

Sa mission est d'être un centre multi-divisionnaire par excellence, assurant la conception, la promotion et les appuis des produits et les applications de chaque segment spécifique dans lesquelles ils fonctionnent.



Figure 1 : Centre de conception de ST-Ericsson Rabat

Le centre se charge d'étudier et de développer des systèmes intégrés sur des puces électroniques dans les domaines suivants :

- La télévision numérique (par satellite, par câble et par voie hertzienne),
- Hard disk drivers,
- Moniteurs (CRT, LCD & plasma),
- Caméras et appareils vidéo numériques.

Flot de conception chez ST Ericsson :



Figure 2: Flot de conception de ST Ericsson

1.1.2 L'équipe Mixed Soc SI/PI :

Cette équipe intervient au niveau Back-end communément appelé placement et routage du système dans son intégralité. En effet, sa mission est d'assurer l'intégration du système dans un package qui sera positionné par ailleurs sur une plateforme et valider la conformité du dit système in package aux spécifications imposées par les normes adoptées pour chaque interface. Leur flot de travail couvre plusieurs aspects, à savoir :

- IC/Package Co-design
- Design du package
- Analyses de l'intégrité du signal et de la puissance
- Etude avancé sur le design du package à savoir la compatibilité électromagnétique.





Activité de l'équipe Signal Integrity /Power Integrity :

Face aux constantes évolutions de la microélectronique, l'intégrité du signal est devenue un des problèmes majeurs du bon fonctionnement des circuits électroniques, et par la suite un métier dans les sociétés s'occupant à la conception des CI, pour cela l'équipe Signal Integrity / Power Integrity chez ST-Ericsson, donne une grande importance à la validation de cette intégrité de signal, d'assurer la bonne transmission du signal et de vérifier la conformité aux spécifications.

Les vitesses des signaux ne cessent d'augmenter dans les systèmes électroniques. Or, à haute fréquence, les châssis, les connecteurs et les pistes de cuivre des circuits imprimés ont tendance à adopter un comportement similaire à celui d'une ligne de transmission avec, selon les caractéristiques, des impédances qui varient.

Par conséquent, de plus en plus de circuits imprimés rapides présentent un certain nombre d'anomalies telles que bruit, résonance ou diaphonie, qui entraînent la non-intégrité des signaux et la perturbation du fonctionnement normale des circuits intégrés.



Figure 3: Principaux phénomènes d'intégrité de signal, [2].

La figure 3 présente les principaux problèmes qui altèrent l'intégrité du signal dans un système électroniques.

- Les phénomènes de désadaptation et de réflexion.
- Under / Over shoot.
- Diaphonie (Crosstalk).
- Interférence électromagnétique (EMI).

1.2.1 Les phénomènes de désadaptation et de réflexion :

Une ligne de transmission est constituée d'un ou plusieurs conducteurs acheminant un signal électrique, d'une source vers une charge .Si le signal acheminé rencontre une rupture d'impédance caractéristique au long de la ligne de transmission, une partie de celui-ci est





réfléchie vers l'émetteur causant ainsi une déformation d'onde du signal. Les traces d'interconnections sont donc considérées comme des lignes de transmission, et par conséquent représentent une des raisons majeurs de désadaptation.

En régime impulsionnel, l'amplitude du signal réfléchi est définie par les équations :

$$V_{réfléchie} = \rho. V_{incidente} \qquad \rho = \frac{Z_1 - Z_0}{Z_1 + Z_0}$$

Avec ρ coefficient de réflexion, Z₀ est la valeur de l'impédance vue du point d'émission jusqu'au point de discontinuité d'impédance et Z₁ la valeur de l'impédance du point de discontinuité jusqu'au récepteur (figure 4).



Figure 4 : Présentation du phénomène de réflexion

L'impédance caractéristique d'une ligne dépend de sa géométrie. Si cette dernière rencontre une modification de géométrie, un phénomène de réflexion apparaîtra.

Cette discontinuité de la ligne pourra être due :

- au passage par un via,
- à la modification de la largeur de la piste,
- à un changement de couche dans l'empilage,
- au passage dans un connecteur,
- à une rupture dans le plan de référence,
- à un stub (ligne multipoint / point de mesure).

Une désadaptation d'impédance peut apparaître le long d'une ligne de transmission mais également entre la source et la ligne ou entre la ligne et la charge. La désadaptation engendre une déformation du signal qui se caractérise par des dépassements et des oscillations (figure 5 et 6).

1.2.2 Under /Over shoot :

Une désadaptation d'impédance peut apparaître le long d'une ligne de transmission mais également entre transmetteur et la ligne ou entre la ligne et le récepteur. La désadaptation engendre une déformation du signal qui se caractérise par des dépassements et des oscillations comme dans la figure suivante :







Figure 5 : Over / Undershoot d'un signal numérique

L'overshoot a lieu lorsque le niveau du signal réfléchi passe au-dessus de la valeur correspondant au signal haut(VIHmax) pour une logique positive, et inversement (0 V) pour une logique négative.

L'undershoot a lieu lorsque le niveau du signal réfléchi passe au-dessous de la valeur correspondant au signal haut (VIHmax) pour une logique positive, et inversement (VILmin) pour une logique négative.

Si l'amplitude des oscillations est suffisamment importante, elle peut entraîner un basculement non désiré des entrées du circuit logique et donc provoquer un fonctionnement incorrect du circuit, ainsi l'apparition d'une désadaptation en début et en fin de la ligne peut engendrer des rebonds importants sur le signal comme a été illustré dans cette figure :



Figure 6 : Adaptation et désadaptation de la terminaison d'une ligne

La maîtrise de l'impédance des pistes et l'adaptation des signaux sensibles sont essentiels pour le bon fonctionnement d'une carte et doivent être mises en œuvre au plus tôt dans la conception pour éviter de nombreuses itérations. **[2].**

1.2.3 Diaphonie ou Crosstalk :

Avec la rapide montée en fréquence, l'augmentation des densités d'intégration et le grand nombre d'interconnexions sur des petites surfaces joue un rôle de plus en plus important, et le rapprochement entre les bus de signaux induit des phénomènes parasites tels que *le phénomène de diaphonie* ou *le Crosstalk*.





Le couplage diaphonique est un phénomène parasite qui apparaît lorsque deux lignes sont proches. Les deux pistes métalliques séparées par un diélectrique (Fig. 7a) se comportent alors comme si elles étaient liées par une capacité C_c (Fig. 7b) dont la valeur dépend des dimensions géométriques en jeu. Lorsque l'une des lignes commute (Agresseur), l'autre (Victime) subit une perturbation comme représenté dans l'exemple de la figure 7c. Les résultats du phénomène correspondant pour une longueur de ligne couplée de 6mm est donné en figure 7d sur une technologie 0.35µm. La diaphonie apparaît par exemple sur les bus lorsqu'un certain nombre de fils commutent alors que d'autres restent inactifs.



Figure 7 : Exemple de couplage diaphonique simulé en 0.35µm sur deux interconnexions couplées sur 6mm.

Evolution de la diaphonie avec la technologie :

Pour quantifier l'évolution de la diaphonie avec les réductions technologiques, l'étude a été basée sur le schéma de principe décrit en figure I.12 où l'amplitude de la diaphonie est simulé pour une ligne de 3mm. Aussi en variant les deux variables S (Spacing), W (Wight)



on peut minimiser le volume de couplage selon les règles de dessins.

Figure 8: Schéma de principe de l'étude sur l'impact des réductions de dimensions sur le temps de propagation, [3].

On distingue deux types de diaphonie :

- Diaphonie local (Near End crosstalk)
- Télédiaphonie (Far End crosstalk)

Le courant qui traverse la capacité de couplage C_c parcourt le conducteur victime dans les deux sens. D'après la *loi de Lenz* : la tension induite aux bornes de l'inductance mutuelle entraîne la circulation d'un courant qui parcourt le conducteur victime dans le sens inverse au courant sur la ligne active.

La diaphonie dont le courant retourne vers la source est nommée par la suite NEXT (*Near End Crosstalk*).

Celle dont le courant parcourt la victime dans le même sens que le courant agresseur est appelée FEXT (*Far End Crossatlk*).

Une tension induite peut donc être observée au début et à la fin de la ligne victime



Figure 9: Diaphonie distant (FarEnd) et la diaphonie local (NearEnd), [2].

1.2.4 Interférence électromagnétique :

Le concepteur de circuits intégrés devra être capable de prédire les performances CEM de son circuit et de définir la topologie du problème avant de passer à l'étape de fabrication. Dans le cas d'un couplage mutuel entre circuits, celle-ci peut se décomposer d'une manière classique, illustrée sur la figure 10 : source de bruit, chemin de couplage et modèle de la



victime :

Figure 10: Représentation d'un problème de couplage entre 2 circuits

C'est pour cette raison que la modélisation de l'immunité des composants aux différentes interférences électromagnétiques est devenue une nécessité, une interférence électromagnétique est un signal, radiation ou une émission, véhiculé(e) dans l'espace libre ou par des conducteurs électriques ou de signaux, qui peut mettre en danger le fonctionnement d'un composant électronique ou autre système ou le sérieusement dégrader.

Afin de caractériser le comportement d'un composant indépendamment des autres, les couplages sont nécessairement décomposés en deux sous couplage : source/environnement et environnement/victime, c'est pour cela que les normes font appel à différents type d'environnements : résidentiel et commercial léger ou industriel dans la plupart des cas. La figure11 montre les différents types d'émission dans un circuit intégré :



Figure 11: Différents types d'interférence électromagnétique, [4].

Une perturbation issue d'un CI 1, considéré comme source de perturbation arrive à un CI, considéré comme la victime de la perturbation en utilisant un mode conduit ou un mode rayonné. Nous décrivons dans la suite du rapport les principaux modes de couplage d'une perturbation électromagnétique.

Contexte du projet :

Afin d'éviter les problèmes de l'intégrité du signal, d'avoir un bon fonctionnement du circuit intégrés, et pouvoir prédire les radiations électromagnétiques attaquant les SIP, le stage a consisté en la réalisation d'un flot de simulation d'une chaine circuit intégré excitant un boitier, monté sur un circuit imprimé, par la méthode FDTD sous les outils *Cdnsip*, *ADS*, *eldo* et *EMPro*. Le flot s'est décliné en deux grande étapes, la première s'agit d'extracter les





signatures de courant à partir un bench du CI, le model RLC à partir un bench du PCB et le Layout (.ads) de l'interface LLI(Low Latency Interface) à partir un fichier .sip, puis nous rassemblons ces données pour une simulation FDTD sous EMPro, chose que nous n'avons pas arrivé à réaliser, vu la nouveauté de la méthode et la non disponibilité du support d'outils durant les derniers jours du stage. La deuxième étape présente le flot de la simulation FDTD sous *EMPro* et son application sur une interface EDP (Embedded Display Port), enfin nous donnons les résultats de simulation, qui sont les paramètres S, donnant des informations sur la transmission du signal, et les émissions en champs électrique et magnétique servant de déterminer la nature électromagnétique de notre système électronique.



Chapitre 2 : Compatibilite Electromagnetique



Dans ce chapitre, nous présentons un aperçu général sur la compatibilité électromagnétique (CEM) dans un circuit électronique, nous montrons l'impact de l'évolution électronique sur les circuits intégrés et nous étudions le couplage, l'émission et l'immunité en champ proche et lointain.

Impact de l'évolution technologique :

La haute densité d'intégration des circuits intégrés actuels et la grande vitesse de commutation ont un impact important sur l'émission et la susceptibilité des composants, chose qui impose aux fondeurs d'adapter les règles de conception et de routage aux nouvelles technologies de fabrication.

L'accroissement du nombre de transistors intégrés sur une même puce [Loi de Moore] signifie davantage des millions de portes logiques commutant de manière simultanée, d'ou une augmentation des amplitudes des pics de courant générés sur les pistes d'alimentation.

La diminution des tensions d'alimentation des circuits digitaux réduit la marge de bruit, et augmente de ce fait les risques de changements erronés d'état logique, le tableau 1 montre cette variation durant ces dernières quinzaines d'année :

Year of Production	2011	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022	2023	2024	2025	2026
Power Supply Voltage (V)																
Vdd (high-performance)	0,90	0,87	0,85	0,82	0,80	0,77	0,75	0,73	0,71	0,68	0,66	0,64	0,62	0,61	0,59	0,57
V _{dd} (Low Operating Power, low V _{dd} transistors)	0,72	0,70	0,67	0,65	0,63	0,61	0,59	0,57	0,55	0,53	0,51	0,49	0,48	0,46	0,44	0,43
V _{dd} (Low Standby Power, high V _{dd} transistors)	0,93	0,90	0,87	0,84	0,81	0,78	0,75	0,72	0,70	0,67	0,65	0,63	0,61	0,59	0,56	0,54
Allowable Maximum Power [1]																
High-performance with heatsink (W)	161	158	149	152	143	130	130	136	133	130	130	130	Intentionally Blank	Intentionally Blank	Intentionally Blank	Intentionally Blank

Tableau 1 : Evolution de la tension d'alimentation des circuits intégrés. [ITRS-2011]

La densification du réseau d'interconnexion implique un couplage diaphonique plus important entre pistes adjacentes, qui peut entrainer des problèmes lies à l'intégrité des signaux : délais, retards de commutation.

Quant a l'augmentation des fréquences d'horloge, elle a pour effet de décaler les spectres d'émission vers les hautes fréquences. Les commutations des transistors, plus rapides, génèrent des signaux transitoires dont les pentes sont plus raides. Les valeurs des $\frac{dI}{dt}$ augmentent, engendrant des fluctuations de potentiel plus importantes sur les rails d'alimentation. D'autre part, les problèmes de susceptibilités aux champs électromagnétiques des réseaux de communication sans fil à 2.45 GHz et à 5 GHz doivent être plus que jamais





pris en compte, car ces fréquences correspondent aux fréquences de fonctionnement des microcontrôleurs actuels (5 millions de portes par mm² en technologie 22 nm).

Year of Production	2009	2010	2011	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021	2022	2023	2024	2025	2026
Chip size (mm2)																		
Maximum exposure field height (mm)	26	26	26	26	26	26	26	26	26	26	26	26	26	26	26	26	26	26
Maximum exposure field length (mm)	33	33	33	33	33	33	33	33	33	33	33	33	33	33	33	33	33	33
Maximum field area printed by exposure too	858	858	858	858	858	858	858	858	858	858	858	858	858	858	858	858	858	858
Wafer site flatness at exposure step (nm) [C]	48	43	38	34	30	27	24	21	19	17	15	13	12	11	10	9	8	7
Number of mask Counts MPU	35	35		50		54		44		50								
Number of mask Counts DRAM	24	26		41		33		38										
Number of mask Counts Flash				43		31												
Wafer size (diameter, mm)	300	300	300	300	300	450	450	450	450	450	450	450	450	450	450	450	450	450
NA required for logic (single exposure)	1,16	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35
NA required for double exposure (Flash)	1,02	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35
NA required for double exposure (logic)	0,8	0,95	1,12	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35	1,35
EUV (13.5nm) NA		0,25	0,25	0,25	0,25	0,25	0,33	0,33	0,33	0,43	0,43	0,43	0,56	0,56	0,56	0,56	0,56	0,56

Le tableau 2 donne les dernières démentions technologiques des circuits intégrés

 Tableau 2 : Evolution de taille des puces des semi-conducteurs [ITRS-2011]

Le nombre d'appareils portables aujourd'hui ne cesse à croitre, ce qui est traduit par une augmentation régulière de la consommation en puissance dans les SOC, la figure 12 montre cette évolution de consommation en puissance.



Figure 12: Tendance de la consommation en puissance dans les SOC [ITRS-2011]



ERICSSON



La Compatibilité électromagnétique (CEM) :

Définitions de la CEM :

La compatibilité électromagnétique « CEM » est une science relativement récente en tant que tel, pourtant, dès l'avènement de la radio, des problèmes de brouillages et d'interférence étaient déjà considérés, problèmes qui rentrent pour partie dans le périmètre de la CEM.

Elle peut être définie comme étant la capacité des éléments d'un équipement électronique à interagir correctement dans l'environnement électronique. C'est à dire Un équipement électronique est compatible avec son environnement dès lors que son fonctionnement n'est pas perturbé par cet environnement, et que lui-même ne perturbe pas cet environnement.

La figure 13 montre quelques exemples de systèmes embarqués où la CEM joue un rôle



très important :

Figure 13: Quelques exemples de Systèmes embarqués, [5].

Jusqu'aux années 90, la validation CEM d'un circuit intégré ne se faisait qu'après fabrication, et uniquement par la mesure. De nos jours, les contraintes CEM sont prises en compte de plus en plus tôt dans les phases de conception des circuits. Le non respect des critères CEM est devenu la 3^{ème} cause de redesign. Afin de réduire le coût et le temps de conception, la prédiction du niveau de bruit généré par les CIs doit être intégrée dès les phases de conception. C'est ainsi que le développement des flots et les méthodes de prédiction sont devenues incontournables.

Actuellement, les fabricants disposent d'outils et de flots de simulation permettant de prédire l'amplitude des commutations simultanées à partir d'informations sur le placement





des blocs de la puce et des netlists au niveau transistor. Ces informations servent à estimer les appels de courant et les parasites introduits par les interconnexions.

Il est ainsi possible de vérifier lors des phases de conception si les circuits respectent les marges de bruit requises. La Figure 14 compare un flot de conception sans prise en compte des aspects CEM lors des phases de conception et un flot qui les prend en compte.



Encien flot de simulation Flot de simulation actuel Figure 14: Stratégie de prise en compte de la CEM dans le flot de conception d'un CI, [6].

Problématique :

Une perturbation électromagnétique peut être définie comme un phénomène électromagnétique susceptible de créer des troubles de fonctionnement d'un dispositif, d'un appareil, ou d'un système électrique ou électronique. En outre, elle peut également affecter défavorablement la matière vivante ou inerte. L'exemple le plus courant est le four microonde, où la perturbation est volontaire. Une perturbation électromagnétique peut être provoquée par un bruit, un signal ou une radiation non désiré ou une modification du milieu de propagation lui-même.

La plupart des équipements électriques et électroniques génèrent des champs électromagnétiques perceptibles dans leur environnement. L'ensemble de ces champs crée des composants en fonctionnement qui perturbe parfois le fonctionnement d'autres équipements. Ainsi, par exemple, il n'est pas autorisé d'utiliser un téléphone portable dans un avion car il émet un champ électromagnétique de forte puissance. Ce champ peut être une source de perturbation pour les systèmes radioélectriques d'aide au pilotage.

La compatibilité électromagnétique, désigne :

• les techniques permettant d'obtenir la compatibilité électronique d'un circuit électronique avec son environnement (règles de conception et de fabrication).





• les techniques permettant de vérifier cette compatibilité (simulation numérique, essais normalisés ou non).

Le schéma CEM « source/chemin de couplage/victime » :

Le schéma « source/ chemin de couplage /victime » est le schéma couramment utilisé en compatibilité électromagnétique. Il exprime le fait qu'une perturbation est considérée si elle est nuisible pour une victime et s'il existe un chemin de couplage par lequel cette perturbation peut passer de la source à la victime.



Illustration du Schéma source/chemin de couplage/Victime.

Qu'il s'agisse d'émission parasite ou de susceptibilité, ce schéma (Figure 15) n'est applicable que s'il y a simultanément :

- une « source » de perturbation, à l'origine du signal parasite ;
- une « victime » de la perturbation, vulnérable à ce signal parasite ;
- et un chemin de couplage entre la source et la victime de la perturbation.

On ne peut dire qu'il y a une compatibilité électromagnétique, que si ces trois éléments sont présents.

Pour assurer une bonne compatibilité entre les équipements, différents niveaux et différentes marges ont été définis :

• *Le niveau d'émission :* C'est le niveau maximal de perturbation que doit émettre un matériel.

• *Le niveau d'immunité :* Il s'agit du niveau à partir duquel il y a dysfonctionnement d'un matériel ou d'un système.

• *Le niveau de compatibilité :* C'est le niveau maximal de perturbation auquel on peut s'attendre dans un environnement donné [7].



Figure 16- a: Concept d'émission et immunité [8] Figure 16- b : Définition des marges





d'émission et d'immunité en CEM [7].

La Figure 16 présente le concept d'émission et d'immunité, ainsi la Figure II.5 illustre la définition des marges de sécurité en compatibilité électromagnétique. Le niveau d'émission de la source doit être inférieur au niveau de compatibilité. L'écart entre le niveau d'émission et le niveau de compatibilité défini la marge d'émission. Pour assurer une bonne compatibilité, le niveau d'immunité de la victime doit être supérieur au niveau de compatibilité. La différence entre le niveau d'immunité et le niveau de compatibilité donne la marge d'immunité. **[7].** Dans le paragraphe suivant nous détaillons plus les deux notions d'émission et d'immunité

Emission et immunité en champ proche des Circuits intégrés :

Dans un premier temps nous introduirons la notion de champ proche et la zone en champ lointain, ensuite nous présenterons l'émission et l'immunité des circuits intégrés en champ proche.

Notion du champ :

Lors de l'étude du rayonnement d'une source électromagnétique, la notion de champ rayonné est introduite. Lorsqu'on s'intéresse au rayonnement du champ électromagnétique, on distingue deux zones de champ : La zone de champ proche et la zone de champ lointain, comme le montre la Figure 17 [voir Annexe pour plus de détail].



autour d'une source de rayonnement.

Quelle que soit l'approche, CEM, antenne ou bien encore optique, les phénomènes physiques mis en jeu sont communs. Dans ce manuscrit nous intéressons à l'approche CEM car c'est elle qui est le cœur de notre étude. [9].

La zone de champ lointain :

La région appelée zone de champ lointain est caractérisée par une distance $\mathbf{r} >> \lambda/2\pi$ ou $\mathbf{kr} >> \mathbf{1}$. Où \mathbf{r} est la distance en mètre entre la source et le point d'observation et $\mathbf{k} = 2\pi/\lambda$ est le nombre d'ondes en espace libre.





L'impédance d'onde s'exprime alors : $|Z| = \frac{|E|}{|H|} = \eta$ équation 2.1

Où :

|E| est l'amplitude du champ électrique en V/m ;

|H| est l'amplitude du champ magnétique en A/m.

η impédance du vide,
$$\eta = \sqrt{\frac{\mu_0}{\epsilon_0}} = 120\pi \ \Omega$$
, Soit 377 Ω

La zone de champ lointain est introduite afin de simplifier la formulation des équations d'ondes. L'impédance d'onde y est égale à l'impédance caractéristique du vide. En champ lointain, l'onde formée par le couple champ électrique et champ magnétique (champs électromagnétique) est plane et transverse **[10]**. Leurs amplitudes sont proportionnelles à |Z| et décroissent en 1/r. De plus, les champs E et H sont orthogonaux.

La zone de champ proche :

La zone de champ proche est caractérisée par une distance $r \ll \lambda/2\pi$ ou $kr \ll 1$. Dans ce cas, l'impédance d'onde dépend de la source de rayonnement et s'obtient avec les équations 2 et 3 respectivement pour le dipôle électrique et magnétique [11].

$$|Z_E| = \frac{|E|}{|H|} = \frac{\eta}{\mathrm{kr}} \text{ équation 2.2 }; \quad |Z_H| = \frac{|E|}{|H|} = \eta \mathrm{kr} \text{ équation 2.3}$$

Dans cette zone de champ proche, l'impédance caractéristique varie en 1/kr pour le dipôle électrique et en kr pour la boucle magnétique élémentaire. Pour la valeur de $r = \lambda/2\pi$, les impédances tendent vers l'impédance du vide η . Cette distance de $\lambda/2\pi$ est communément utilisée en compatibilité électromagnétique pour définir la frontière entre la zone de champ proche et la zone de champ lointain.

La zone de champ proche entoure la source de rayonnement. Elle est caractérisée par le fait que le champ électrique et le champ magnétique sont indépendants l'un de l'autre. Nous représentons sur la Figure 18 les modules des impédances caractéristiques du dipôle électrique élémentaire Z_E , de la boucle magnétique élémentaire Z_H et du vide η . Les asymptotes en **kr** et **1/kr** des courbes d'impédance sont aussi représentées.







Figure 18: Impédance des dipôles électrique et magnétique élémentaires en fonction de kr.

Nous constatons que pour une valeur de kr proche de 1, c'est-a-dire r proche de $\lambda/2\pi$, il existe une zone de transition ou les différents termes des champs électrique et magnétique ont le même ordre de grandeur. Ainsi, le modèle comportant une zone de champ proche et une zone de champ lointain avec une frontière située à $\lambda/2\pi$ peut être affiné par un modèle comportant trois régions :

- la zone réactive ou $r \ll \frac{\lambda}{2\pi}$;
- la zone de transition ou r est proche de $\lambda/2\pi$;
- la zone de champ lointain ou $r >> \lambda/2\pi$.

Emission en champ proche des circuits intégrés :

Tout circuit électronique en fonctionnement consomme du courant et présente des différences de potentielle en différents points qui le composent. D'une part, les variations de ces courants et différences de potentiel peuvent modifier l'état des alimentations et ainsi se manifester sur d'autres circuits intégrés utilisant les mêmes alimentations, c'est l'émission conduite. D'autre part, ces variations peuvent engendrer des champs électromagnétiques au voisinage de ce circuit intégré, c'est l'émission rayonnée. Cette émission est donc liée à l'activité interne du composant. Par conséquent, mesurer et quantifier cette émission permet de remonter à leur activité interne et dans certaines conditions de prédire son rayonnement en champ lointain. Ce genre de mesure met en évidence plusieurs faits :

- D'abord, en corrélant la mesure au circuit mesure, on peut identifier les éléments électriques responsables des plus fortes émissions.
- Ensuite, l'émission de champ magnétique est principalement liée au passage d'un courant.





Ainsi, la mesure du champ magnétique apporte une information sur la circulation des courants parasites.

• Enfin, le champ électrique permet de détecter les zones ou de fortes variations de potentiel apparaissent. Il indique ainsi la répartition des charges électriques sur le circuit.

La caractérisation de l'émission en champ proche des circuits intégrés se fait en faisant des simulations donnant des cartographies colorées, montrant où nous avons plus d'émission. [12].

Immunité en champ proche des circuits intégrés :

L'étude de l'immunité en champ proche d'un circuit intégré nécessite tout d'abord une maitrise de la source de perturbation. En effet, si l'on s'intéresse aux champs électrique et magnétique produit par une sonde de champ proche, on s'aperçoit que sa décroissance est très forte lorsqu'on s'éloigne de la sonde (Figure 19).



Figure 19 : Décroissance des champs proches (électrique et magnétique) à proximité d'une source

Ensuite entre en jeu le couplage entre cette source de perturbation et le circuit intégré.

Dans le cas où les lignes de champ présentent des directions privilégiées, il faut analyser toutes les situations afin de prévoir tous les cas possibles. Il faut noter que dans cette situation apparait très clairement le schéma CEM source/couplage/victime, ou la source de perturbation est la sonde d'injection, le chemin de couplage utilise le champ proche et la victime est le composant sous test.

La distance source/victime et l'orientation des lignes de champ permettent d'évaluer la part de l'agression qui arrive au circuit intégré sous test, c'est-a-dire de connaitre le niveau d'agression. Le comportement de la victime dépend du niveau d'agression qu'elle subit. De façon analogue à l'émission, l'immunité en champ proche permet de localiser les zones sensibles d'un composant. **[7].**





Source et conséquences d'une perturbation électromagnétique sur un circuit intégré :

Les sources de perturbations combinées aux victimes sont essentielles en compatibilité électromagnétique. En effet, une perturbation électromagnétique est générée en un endroit. Ensuite elle emprunte un chemin souvent de couplage, pour arriver à la victime. Enfin, la victime réagit ou non à cette excitation. C'est la raison pour laquelle on s'intéresse aussi à l'origine ou la source de cette dernière et son effet sur les circuits intégré.

Source et victime d'une perturbation sur un circuit intégré :

Une source de perturbation est l'élément à l'origine de n'importe quelle forme de signal non désiré. Un système perturbateur contient un élément à l'origine de cette perturbation. Cet élément peut lui aussi être considéré comme contenant un ou plusieurs élément(s) encore plus petit(s) à l'origine de cette perturbation. Ainsi, une source peut être décomposée en une autre source et un couplage : par exemple, l'émission d'un microcontrôleur est le résultat de la commutation de cellules logiques. Les métallisations de la puce ainsi que les pistes du boîtier ou du circuit imprimé servent d'antenne pour transformer les transitoires de courant dans chaque cellule individuelle en un champ électromagnétique.

Une victime peut aussi être décomposée en sous éléments. Cependant, son critère de susceptibilité varie également selon qu'on observe le circuit intégré ou le système global. Par exemple, pour un même récepteur téléphonique, on pourra se focaliser sur :

• la qualité du signal analogique, c'est un critère qui n'implique que l'antenne et les composants analogiques qui lui sont associés.

• la qualité du signal reçu par l'ensemble du système, cette condition est liée à l'antenne et aux autres composants de la chaîne de réception.

• la récupération de l'information transmise, cette condition peut être liée à l'ensemble de la réception. Mais elle peut aussi concerner uniquement la conversion analogique numérique ou encore le traitement numérique de l'information.

Conséquences d'une perturbation sur un circuit intégré

L'effet d'une perturbation EM sur un circuit intégré dépend de sa nature et de son amplitude. Des perturbations telles que la foudre ou l'IEMN (L'Impulsion Electromagnétique d'origine Nucléaire) conduisent le plus souvent à la destruction des équipements. D'autres perturbations peuvent simplement modifiées le comportement du composant. D'un mode de couplage à un autre, les effets d'une même perturbation sur un composant sont identiques.



2.4.2.1 Les différents modes de couplage :

On appelle couplage le processus par lequel l'énergie du perturbateur atteint la victime. Chaque fois que l'on parle de courant, de tension ou de champ, on n'oubliera pas qu'il s'agit de grandeurs électriques variables dans le temps.

Le schéma de la Figure 20 illustre les modes de couplage couramment rencontrés : le couplage rayonné et le couplage conduit.



Figure 20: Illustration des modes de couplage entre deux composants électroniques

a- Les modes de couplage conduit :

```
.
```

Le couplage par impédance commune :

Dans un couplage par impédance commune, le dispositif perturbateur possède une impédance commune avec la victime. Aux bornes de cette impédance commune se trouve une tension générée par le courant passant dans le perturbateur.

La victime subie cette tension parasite car elle est aussi connectée à cette impédance.



La Figure 21 illustre le principe du couplage par impédance commune entre deux dispositifs électriques, l'un étant la source de perturbation et l'autre la victime.

le couplage capacitif :

Dans le cas d'un couplage capacitif, il existe sur le perturbateur une tension susceptible de produire des perturbations. Il existe aussi une capacité entre ce conducteur source et la victime, Par laquelle de l'énergie électrique perturbatrice est transmise. On rencontre ce type de couplage dans le phénomène de diaphonie capacitive Le couplage est d'autant plus élevé





que l'impédance du circuit victime est grande, du fait du pont diviseur de tension constitué de la capacité et de l'impédance de la victime.



Figure 22: Principe du couplage capacitif

La Figure 22 illustre le principe du couplage capacitif entre deux conducteurs électriques. *Le couplage inductif*:

Dans ce cas de couplage, le courant du conducteur du circuit perturbateur produit autour de lui un champ magnétique qui induit un courant parasite dans le circuit victime. On rencontre ce type de couplage dans le phénomène de diaphonie inductive. Plus l'impédance du circuit victime est faible, plus cette tension induit une énergie perturbatrice importante.

La Figure 23 illustre le principe du couplage inductif entre deux circuits électriques. La perturbation passe de l'un à l'autre par une inductance mutuelle.



Figure 23 : Principe du couplage inductif

b- Les modes de couplage rayonné :

Le couplage par champ électrique :

C'est un couplage en champ proche. Appelé aussi couplage champ à fil. C'est un champ électrique incident qui va produire une perturbation sur une victime. Il est de même nature que le couplage capacitif, puisque la capacité de couplage amène des lignes de champ sur la victime. La différence ici, c'est que le perturbateur est plus éloigné. Au lieu d'identifier le perturbateur lui-même, on identifie le champ électrique qui en est issu. Par exemple, le champ électrique impulsionnel issu d'une bougie d'allumage de moteur atteint l'antenne d'un récepteur autoradio.





Le couplage par champ magnétique :

C'est un couplage en champ proche. Appelé aussi couplage champ à boucle. Le champ magnétique issu du perturbateur traverse le circuit victime et induit dans celui-ci une tension parasite. Ce couplage est de même nature que le couplage inductif. Au lieu d'identifier le perturbateur lui-même, on identifie le champ magnétique qu'il a généré comme étant la perturbation. On rencontre ce type de couplage lors d'un coup de foudre à proximité de la victime. La tension induite dans la boucle est donc importante du fait de la variation importante de l'intensité du courant, mais aussi de la rapidité de la montée de ce courant.

Le couplage par champ électromagnétique :

C'est un couplage en champ lointain. Souvent, un perturbateur émet à la fois du champ électrique et du champ magnétique. C'est l'ensemble de ces deux champs qui atteint la victime. Cependant, même si un perturbateur n'émet au départ qu'un champ électrique, les équations de Maxwell montrent qu'à une certaine distance de cette source, un champ magnétique apparaîtra aussi, pour former une onde plane électromagnétique. Il en est de même si le perturbateur n'émet au départ qu'un champ magnétique. A hautes fréquences, c'est le mode de couplage le plus courant.



Figure 24: Principe du couplage par champ électromagnétique

La Figure 24 illustre le principe du couplage par champ électromagnétique, dans un cas sur une boucle et dans l'autre sur un fil. **[7].**

2.4.2.2 L'effet de la perturbation sur un circuit intégré :

Dans le but d'étudier l'immunité des circuits intégrés vis-à-vis d'une perturbation électromagnétique, il est d'abord nécessaire de bien comprendre l'impact des perturbations sur les différents types de composants. Dans cette partie, nous nous intéressons aux conséquences des perturbations électromagnétiques sur un circuit intégré en fonctionnement.

Les réactions des circuits numériques et analogiques diffèrent légèrement. D'abord nous nous intéressons aux circuits intégrés numériques et ensuite aux circuits analogiques.

A- Circuits numériques :


Trois principales conséquences sont répertoriées sur l'impact d'une perturbation électromagnétique sur un circuit intégré numérique :

Le problème de marge d'immunité en tension des entrées :

Lorsque la tension d'alimentation diminue, ce qui correspond à la tendance actuelle, les seuils de commutation aussi diminuent et par conséquent les marges de bruit en entrée sont plus faibles voire nulles. Par conséquent, la perception d'une perturbation peut se traduire par une inversion du niveau de référence.



Figure 25: Exemple de marge dynamique d'une entrée logique CMOS rapide.

Le problème d'immunité des sorties en courant :

Du fait de sa faible impédance, la sortie d'un composant élémentaire peut être perturbée par l'injection d'un courant parasite d'une amplitude de l'ordre de dix milliampères. Cela peut se traduire par un changement d'état de cette sortie.



Figure 26: Principe de perturbation d'une sortie numérique.

Le Phénomène de latchup :

Décrit par **A. Charoy [13]** est bien connu. Il s'agit d'un type particulier de court-circuit pouvant se produire dans une puce. Il est dû à la mise en conduction involontaire d'une succession de jonction PNPN formant un thyristor parasite entre l'alimentation et la masse. C'est le déclenchement de ce thyristor qui court-circuite l'alimentation et la masse.







Figure 27: Schéma du thyristor parasite à l'origine du latchup.

En fonction de sa puissance, une perturbation électromagnétique peut tout simplement entraîner la destruction d'un composant.

B- Circuit analogique :

Dans un circuit intégré analogique, les conséquences d'une perturbation électromagnétique ne sont pas les même lorsque cette perturbation est dans ou en dehors de la bande de fonctionnement de ce circuit. Une perturbation injectée dans la bande de fonctionnement d'un circuit est susceptible de créer un dysfonctionnement, même si sa puissance est faible. La perturbation se superpose au signal utile (Figure 30). Cela se traduit par la création de tensions d'offset. Dans l'exemple d'un capteur de température, S. Baffreau [14]. Montre que le traitement du système est erroné à cause des données en entrée. On peut également mentionner la fluctuation du courant d'alimentation des composants. Les convertisseurs numérique/analogique (analogique/numérique) par exemple y sont très sensibles. De même que certains amplificateurs opérationnels [15].



Figure 28: Superposition de deux signaux.

Lorsqu'une perturbation est en dehors de la bande de fonctionnement du circuit intégré, il faut une puissance nettement plus élevée pour arriver à induire la même perturbation que si elle était dans la bande du circuit. Lorsque le signal de perturbation a une fréquence très grande devant la fréquence maximale du signal utile, il se produit un phénomène dit de détection d'enveloppe (Figure 29).







re 29: Détection de l'enveloppe d'un signal. [7].

Problème de la compatibilité électromagnétique dans les systèmes in package :

L'évolution des boitiers et l'augmentation de l'intégration ont permis d'améliorer l'intégrité des signaux, grâce à la réduction des délais de propagations, des désadaptations et du bruit induit par le boitier lui même. Cependant, comme tout circuit électronique, les *System in Package* doivent aussi répondre à un ensemble d'exigences en termes de compatibilité électromagnétique, que ce soit au niveau de l'émission électromagnétique ou de la susceptibilité aux agressions électromagnétiques **[16]**. Plusieurs raisons permettent d'expliquer cette amélioration générale. D'abord la diminution des longueurs d'interconnexions et des inductances parasites permet de réduire le bruit de commutation simultanée. De plus, L'utilisation de substrats divers permet soit de réduire les capacités parasites des interconnexions, soit de créer des composants passifs avec des facteurs de qualité très importants et ainsi de disposer de très bonnes capacités de découpage intègres **[17]**.

Même si la majorité des circuits intégrés sont assemblés seuls dans un boitier et ainsi commercialisés, la tendance est d'intégrer un maximum de fonctionnalités dans un même système. L'objectif est économique car intégrer des technologies différentes dans un même boitier permet de gagner de la place.

System in Package (SiP):

Le "System in Package" est plus qu'un boîtier de circuit intégré contenant plusieurs puces. Les composants issus de la technologie SiP sont des systèmes totalement fonctionnels ou sous-systèmes dans un format standard de boîtier (Figure 30). Ils contiennent une ou plusieurs puces actives avec d'autres composants qui sont traditionnellement placés à l'extérieur sur la carte de circuit imprimé ou PCB (Printed Circuit Board) comme :

Les circuits passifs :





- les composants montés en surface ;
- les réseaux de connexions ;
- les composants passifs intégrés.
- les blindages contre les perturbations électromagnétiques ;
- des connexions ;
- Des Micro Electro Mechanical Systems (MEMS).



Figure 30: Concept d'intégration du system in Package : les composants passifs d'un circuit imprimé (a) sont intégrés dans le boitier de la puce active (b) puis ces systèmes sont réunis (c) pour ne former qu'un seul boitier (d).

L'objectif principal du SIP est la miniaturisation ce qui provoque une diminution du coût. Il est maintenant possible de réutiliser certaines briques de bases et de les assembler pour créer de nouvelles fonctions et ainsi accélérer la mise sur le marché des produits.

Le SiP peut être divisé en trois niveaux d'intégration :

- *Niveau 1* : boitier multi puces (MCM), Package in Package (PiP), Package on Package (PoP);
- *Niveau 2* : Sous-systèmes utilisant plus que les procédés de circuits intégrés standards ;

Niveau 3 : Microsystèmes n'ayant pas que des fonctions électriques.

Pour répondre à ces besoins plusieurs configurations sont possibles comme le montrent les différentes structures relevées par l'ITRS (Figure 31) pour le SIP : le placement des puces les unes à coté des autres, des puces les unes sur les autres (stacked) et enfin des puces avec des structures intégrées.







Figure 31: Différentes structures envisagées pour le SIP (source : K.Nishi, Hitachi, JEITA, revisited by H.Utsunomiya), [18].

Les SoC « System on Chip » permettent d'intégrer plusieurs fonctions sur un même circuit, ont un fort taux d'intégration. Cependant cette solution est plus complexe que le SiP.

Afin d'avoir un produit compétitif et augmenter l'efficacité du composant il est astucieux de combiner la solution SoC et SiP. **[18].**

Principales familles de Package :

Pour les circuits électroniques, les boitiers peuvent être divisés en deux catégories : *les composants à insérer* (through-hole) (*Figure 32.a*) et *les Composants à Monter en Surface* (CMS) (*Figure 32.b*).



Figure 32: a) composants à insérer (though-hole), b) composant à monter en surface (CMS).

Les composants à insérer peuvent être eux-mêmes divises en deux catégories:





Page 41

- les boitiers a double rangée de connexions (Dual-In-Line, *DIL*) (Figure 33)
- •

les boitiers fakir (Pin-grid-array, *PGA*).

Figure 33: Evolution en taille des boitiers à double rangée couramment utilisées.

Les Composants à Monter en Surface (*CMS*) peuvent être divises en Dual (connexions droite et gauche), Quad (connexions sur les quatre cotés du boitier) et les boitiers à billes, BGA (Ball Grid Array). Ensuite il existe des modules multi puces, *MCM* (MultiChip Module) ou plusieurs circuits sont intègres dans le même package. Les composants peuvent être montés cote à cote, les uns sur les autres ou utiliser ces deux types de montage (Figure 34).



Figure 34: Différentes façons de placer les circuits dans un boitier : a) les uns à cotés des autres, les uns sur les autres et c) la combinaison des deux.

Il existe aussi le *CSP* pour "Chip Scale Packaging" qui regroupe plusieurs technologies qui ont comme objectif que la taille du package ne doit pas dépasser 1,2 fois la taille de la puce.

Aucune réelle standardisation n'existe; chaque package est identifié par un acronyme qui renseigne sur la façon de le monter sur le circuit imprimé, sur l'épaisseur, la tenue en puissance et la technologie utilisée. Quelques acronymes définissent les différents boîtiers les plus utilisés :

• **DIP** (Dual In line Package) : boîtier ayant ses broches reportées par brasure de chaque côté; il peut être en céramique ou en plastique.

• **SOP** (Small Outline Package) : c'est un boitier DIP en plastique optimisé en termes d'encombrement.

• LCC (Leaded-chip Carrier) : les sorties sont alors situées à la périphérie du boîtier et il est destine à être monté en surface sur un circuit imprime. La puce peut être montée cavité en haut ou cavité en bas.





• **QFP** (Quad Flat Pack) : boîtiers proches dans leur conception et leur réalisation des LCC qui ont été développés pour répondre aux besoins d'augmentation du nombre de broches des circuits intégrés. Les broches situées à la périphérie des boîtiers sont courbées vers l'extérieur ("gull wing").

• PGA (Pin Grid Array) : boitiers dans lesquels les broches sont disposées en réseau sur toute la surface du boîtier. Les conducteurs sont répartis sur plusieurs couches de céramique, ce qui permet d'atteindre toutes les entrées-sorties des circuits.

• **BGA** (Ball Grid Array) : boîtiers identiques aux précédents mais possédant des sorties sous forme de boules permettant un montage en surface [18].





Figure 35: Exemples de package souvent utilisés [19].

Type utilisé dans le stage :

Dans ce stage le type de package utilisé est celui d'un flip-chip comme nous avons déjà noté, la technologie Flip-chip a été introduite par IBM où elle est appelée C4 (Control Collapse Chip Connection), elle résulte d'un choix de construction d'assemblage où les interconnexions sont sous forme matricielle tout au long de la chaîne d'interconnexion. Les billes de soudure réalisent la liaison électrique et mécanique avec le niveau d'assemblage suivant. La principale caractéristique de cette technologie d'assemblage est qu'elle permet un plus grand *nombre de connexions. [BibSTE].*







Figure 36: Boitier Flip-Chip BGA et coupes de différentes types de Flip-Chip [BibSTE]

L'assemblage d'un circuit intégré sur son support, dans la configuration Flip-Chip, peut s'effectuer par soudure ou par collage. Dans le premier cas, des billes de soudure sont disposées sur la puce, et permettent de créer un lien mécanique et électrique avec le support. Dans le second cas, c'est une substance adhésive qui provoque la jonction des deux corps ; trois types d'adhésifs sont à distinguer : conducteur, isolant et isotrope (c'est-à-dire que le passage de courant s'effectue uniquement selon une direction précise).

Conclusion :

Bien que l'évolution de la technologie a permis une haute densité d'intégration des circuits intégrés et de réaliser un système tout entier sur une même puce, elle a aussi entraîné une dégradation du point de vue de la compatibilité électromagnétique, que ce soit en terme d'émission parasite ou en terme de susceptibilité aux perturbations électromagnétiques. Nous avons vu que dans le cadre de la CEM il est nécessaire de résoudre ces problèmes avant la phase fabrication et durant la conception, L'intégration des circuits dans un même boîtier améliore les performances des systèmes électroniques et réduit l'émission parasite globale. Cependant, le rapprochement des circuits implique un risque de couplage mutuel et par conséquent d'interférences électromagnétiques. Il est donc nécessaire de pouvoir caractériser et modéliser correctement l'émission et la susceptibilité rayonnée des composants.





CHAPITRE 3 : FLOT DE SIMULATION DE FDTD

Il s'agit dans ce chapitre de présenter le travail effectué durant ce stage, dans un premier temps, nous définissons le cahier de charge du projet, puis nous développons en détail le flot de simulation FDTD. En fin, nous terminons par analyser les résultats de simulation.

3.1. Présentation de cahier de charge : Deux types de boitier sont étudiés durant ce stage, la première interface est appelé LLI (Low Latency Interface) et la deuxième EDP (Embedded Display Port) tiré du projet nommé *AP9600_SHREK*.





Vu la haute densité d'intégration, le nombre de composants microélectroniques dans un système en boitier (system in package) et le grand nombre de pistes et d'interconnexion, qui ne cessent pas à croître. Les radiations et les interférences électromagnétiques ont été imposées en termes d'un sérieux problème pouvant affecter l'intégrité du signal ou même endommager le système microélectronique tout entier. Plusieurs solutions ont été proposées pour limiter ce type de couplage électromagnétique, l'ajout des suppresseurs avait pour rôle de réduire les rayonnements dus aux pistes d'alimentation. Cependant, la haute fréquence de fonctionnement et la rapidité de communication entre interfaces ont connu une véritable révolution, ce qui a conduit à la non résistance de ce type de solutions, chose qui a poussé les concepteurs de trouver des méthodologies de prédiction rayonnée, tout cela dès la phase de conception afin de réussir la fabrication des circuits intégrés sans avoir des problèmes de redesigne.

Certes, il est nécessaire de savoir prédire l'apparition de défaillances dues à des interférences électromagnétiques et d'appliquer des règles de conception permettant de les minimiser.

C'est dans ce cadre que s'inscrit mon projet de fin d'étude, qui consiste à réaliser un flot de simulation par la méthode FDTD (Finite Difference Time Domain) sur un package de type flip-chip (interfaces LLI et EDP). Le travail demandé dans un premier temps, été de réaliser cette simulation sur une interface EDP sous *EMPro*.

Pour cela nous allons suivre les étapes suivantes :

- La préparation de l'interface EDP (Extraction) sous *Cdnsip* et exportation vers *ADS*.
- Le Setup électromagnétique de cette interface sous *ADS*.
- Le lancement de l'*EMPro* pour effectuer la simulation FDTD.

Puis dans une deuxième étape, nous allons simuler une chaine toute entière « IC + **PKG(LLI)** + **PCB** », qui est une simulation plus générale que la première, puisqu'elle intègre trois composants, chacun différent de l'autre, les étapes à suivre sont :

- Extraction des données :
 - Génération des signatures de courant pour l'IC sous *EZwave& eldo*.
 - Génération d'un model R, L, C pour le PCB sous *EZwave& eldo*.
 - Génération d'un script python (.py) pour le PKG(LLi) sous *cdnsip*.
- Mise en place de ces données pour faire la simulation FDTD sous *EMPro*.





3.2. Flot de simulation :

La tâche la plus importante dans un projet est celle de tracer le chemin à suivre durant le travail et de concevoir l'étude et la faisabilité de ce projet, le but de ce stage est la réalisation d'un flot de simulation de prédiction des émissions rayonnées ou électromagnétiques par la méthode FDTD sous les outils *Cdnsip*, *ADS*, *eldo* et *EMPro*.

Le flot de simulation d'une chaine IC + PKG + PCB par la méthode FDTD que nous avons développé est décrit dans la figure 37:



Figure 37 : Squelette générale du flot de simulation

Comme nous voyons le flot général peut être divisé en sous flots, par la suite nous donnons ce flot en détail.

3.2.1. Préparation de l'interface LLI (ou le Package) sous Cdnsip :

Dans cette étape le but est de présenter le flot de conception d'une interface du package et les étapes pour l'extraction des données des différentes configurations du design pour les simuler dans un autre outil. Ce flot permet d'étudier l'effet de la géométrie de design et l'effet de l'emplacement des plans d'alimentations, il sert aussi à modéliser les émissions électromagnétiques en champ proche et lointain, afin d'éviter l'endommagement de notre package et l'assurance de la transmission correcte des signaux.

Le flot de Conception d'une interface de package est comme suit :







Figure 38 : Flot de conception d'un package sous Cdnsip

Avant toute exportation, on doit mettre le lien (Links) entre les deux environnements (*Cdnsip* à *ADS*) via un kit de Design (*Design kit Allegro*) [Figure 40], la figure en dessous donne en détail les étapes à suivre pour faire l'extraction de notre interface LLI (data base du package) sous Cdnsip, partant du projet tout entier jusqu'à L'interface LLI.



re 39: Etapes de l'exportation d'un design sous l'outil Cdnsip.

3.2.2. Génération du script python (.py) sous ADS :





Afin de générer le *Layout* de l'interface LLI sous format .ads à partir le projet général qui contient toutes les interfaces sur les quelles travaille l'équipe Signal Integrity/ Power Integrity [Figure 40], et d'établir le lien entre les deux outils *Cdnsip* et *ADS*, nous devons tout d'abord ajouter des kits allegro dans l'environnement du *Cdnsip*, une fois cette tâche est réalisée, nous pouvons facilement importer notre *Layout* vers ADS, puis le traiter afin de générer un script python (.py) ou passer automatiquement au *EMPro* pour effectuer la simulation FDTD.



Figure 40 : Flot d'électromagnétique Setup (EM Setup) de l'interface Package sous l'outil ADS.

Comme il est décrit dans la figure 40, juste après l'importation du *Layout* nous devons régler le substrat de l'LLI, puis définir les ports qui sont généralement soit des bumps si la connection est de côté chips, ou des balls si la connection est du côté circuit imprimé, et avant de passer au *EMPro* ou de générer le .py, nous définissons la fréquence du fonctionnement de notre interface.





3.2.3. Génération des signatures de courant du circuit intégré sous *eldo* :
Le bench représentant notre circuit intégré est le suivant, il s'agit d'un buffer
NB : (*pour nous les benchs de l'IC et du PCB ce sont des Données*).

<u>File Edit S</u> earch <u>P</u> reference	es Shell Ma <u>c</u> ro <u>W</u> indows		VANA_LECK_R_KM	ANA_LBCK_R_EN	0 dc 0	
**************************************			VDIG_LBCE_L_EN VDIG_LBCE_R_EN	DIG_LBCK_L_EN DIG_LBCK_R_EN	0 dc 0 0 dc 0	
PARAM TD_ST3=0 ******* V01051.52 PARAM VDD-1.1 52 PARAM VDD-1.1 52			VFWM_DATA VFVM_SEL VHS_GEAR3_EN VHS_GEAR3_EN	PHM_SATA PHM_SEL HS_GEAR3_EN HS_GEAR1or2	0 de 0 0 de 0 0 de 9 etrl 0 de val	
PARAM STRESSTHULATION-0			VEE NL TEST SEL VEE CLE INFAL NELD HS CLE IN DEL HS CLE IN DEL2 HS CLE IN DEL3 HS CLE IN DEL4 HS CLE IN DEL4 HS CLE IN DEL4 HS CLE IN	PH BL TEST SEL HS GLE DR HS GLE DR(0) HS GLE DR(0) HS GLE DR(2) HS GLE DR(2) HS GLE DR(2) HS GLE DR(4) HS GLE DR(4)	0 dc 0 0 pulse wdd 0 0 ctc ctc chpw chper "TBL-ED_JMP-0' "TBL-ED_JMP-1' TBL-ED_JMP-2' TBL-ED_JMP-2' TBL-ED_JMP-4'	
.option aex nomod notrc noascii .OPTION ymax=1.98 ymin=-0.1			DELS HS CLK IN DELT HS CLK IN	HS_CLE_IN(6) HS_CLE_IN(7)	10X+10_P8+6 10X+10_P8+7	
• Drion be Drion Laprobe-10000 OFFION Laprobe-10000 OFFION Laprobe-10000 OFFION Laprobe-10000 • DFION Laprobe-1000 • DFION Laprobe-1000 • OFFION MORDANY			* mercer σ = motorial classifier WTC 1997 Dam [20] 200 JDB 0 pattern wid 0 tht 0 in 8 in pr 0000000 k WTC 900 D 1.0			
* OPTION EPS=lu * RAMP TRAN lu * OPTION FSDB			t-seikage syscemeerts			
- CONNECT DIV9 0 CONNECT DIV1 0 CONNECT DIV0 0 CONNECT DIV			*** In this layout the hope 5 bill sequence from top to bottom is SEL TEL TEL TEL TEL TEL D. D. Tank there have non-second provided and the sequence of the second second provided second se			
VSUE_CAP .SIGBUS BO_TRIME_1V8<4:0> VSTATUSIV1_IV8 VTX_FRED_SVINO_CTRL VTX_FREAMP_EN VTX_FREAMP_EN VTX_FREAMP_EN	SUB_CAP whi=vdd vlo=0 thold=1000n STATUSIV1_1V8 TX_ISRO_EN TX_PRED_SWING_CTRL TX_PREAMP_WIDTH_ADJ	0 de 0 trise=dtr tfall=dtf base=bin ; 0 de vdd18 0 de vdd 0 de 0 0 de vdd 0 de o 0	+ PHO BALL RX DIN 0 + RE D1 N 0 + PHO BALL TX DIP 0 + TX D1 P 0 + PHO BALL TX DIN 0 + TX D1 N 0 + PHO BALL TX DIN 0 + TX D2 P 0	Port3 pl8 B0A BOTTOM Port4 p0 CHIP_TOF LL3 Port5 p1 B0A BOTTOM Port5 p5 CHIP_TOF LL3 Port7 p14 B0A BOTTOM Port8 p6 CHIP_TOF LL3 Port9 p11 B0A BOTTOM Port9 p3 CHIP_TOF L13	LL DX DN MOIZ HAT DX DN MOIZ HAT DX DN MOINT 57 LL TX DD AGIN HAT TX DA AGIN LL TX DD AGIN LL TX DD AGIN LL TX DD AGIN HAT TX DD AGIN LL TX DD AGIN HAT TX DD LL TX DD AGIN LL TX DD HAT	
.SIGBUS AMP_CTRL<1:0> vhi SIGBUS GAP_CTRL<1:0> vhi SIGBUS SLEW CTRL<2:0> vhi SIGBUS PH_SEL<2:0> vhi	-vdd vlo-0 thold-1000n tr -vdd vlo-0 thold-1000n tr -vdd vlo-0 thold-1000n tr -vdd vlo-0 thold-1000n tr	ise=dtr tfall=dtf base=bin pat ise=dtr tfall=dtf base=bin pat ise=dtr tfall=dtf base=bin pat ise=dtr tfall=dtf base=bin pat	- PRO BALL TX_DON 0 - TX_DO_N U - PRO BALL TX_DOP 0 - TX_DO_P U - PRO_BALL_RX_DON 0	Port11 p12 BOA BOTTON Port12 p4 CHIP_TOP_LA Port13 p15_BOA_BOTTON Port13 p15_BOA_BOTTON PORTLA PORTLA PORTLA PORTLA Port14 p7_CHIP_TOP_LA PORTLA PORTLA PORTLA PORTLA	N (LL TX 100N AF32 LL TX 000N 000P ALMETI TI 1 LL TX 020N H (LT TX 100P A533 LL TX 100P 040P ALMETI T3 2 LL TX 00P H (LT TX 100N A532 LL TX 00N	
VAMP_FINE_TUNE < 0 > VAMP_FINE_TUNE < 1 > VAMP_FINE_TUNE < 2 >	AMP_FINE_TUNE < 0 > AMP_FINE_TUNE < 1 > AMP_FINE_TUNE < 2 >	0 de vdd 0 de vdd 0 de vdd	• TX DO N C • PRO BALL RX DOP 0 • RX DO P 0 • PRO BALL RX DON 0	Port16: p8 (HIP TOP LL Port17: p19 80A BOUTON Port18: p9 (HIP TOP LL Port19: p20 80A BOUTON	LITX DOB BURD FLORTI 75 1 LLI XX DOB M LLI XX DOP AR33 LLI XX DOP LI XX DOP BURD FLORTI 75 1 LLI XX DOP M LLI XX DOB AR32 LLI KX DOB	
VANA_LECK_L_EN VANA_LECK_R_EN	ANA_LECK_L_EN ANA_LECK_R_EN	0 dc 0 0 dc 0	+ XX DO N 0 1 + VX0 0 1	Port20 p10 CHIP TUP 1 Port21 p21 BOA BOTTON Port22 p22 CHIP TUP 3	LLI_RE_DON_BORD_RIGHT1_75_2 LL1_RE_DON N_WIDILLI_BCOUP785 WIDELI WIDILLI_BCOUP785 WIDELI	
VDIG_LBCK_L_EN VDIG_LBCK_R_EN	DIG_LBCK_L_EN DIG_LBCK_R_EN	0 de 0 0 de 0	+ VED_TE_PEG 0 1 + VED_RED_PEG 0	Port23 p23_CHIP_TOP_W Port24 p24_CHIP_TOP_W	VEELLI_Group787 VEELLI VEELLI_Group788 VEELLI	
VPWM_DATA VPWM_SEL	PWM_DATA PWM_SEL	0 dc 0 0 dc 0	include/BRD_AND_PACK/	"Ini_DC_pkg, inc		P.4.
2						12

Figure 41 : Bench du circuit intégré

Après la simulation de ce bench nous aurons les signatures de courant (excitations de notre package) représentées dans la figures 42 :



Figure 42 : Signatures de courant du circuit intégré



3.2.4. Extraction du model RLC du circuit imprimé sous eldo : La description de notre circuit imprimé (pcb) est illustrée dans les bench suivants, nous voyons bien l'inclusion de l'interface LLI dans ce pcb. le bench et parler de quoi il s'agit :



Figure 43 : Bench du circuit imprimé (Printed circuit board)

Schéma électrique modélisant notre PCB :



Figure 44 : Schéma d'excitation du PCB

Après la simulation de ce dernier bench figure 45, nous obtenons les courbes représentant



les tensions d'excitation du PCB, nous nous s'intéressons à la tension Vdd (VM).





Figure 45 : Simulation du PCB parasite pour extraction du modèle RLC

$$Z = \frac{V}{I} = R + J \int \left(L\omega, \frac{1}{C\omega} \right) = R + J \int \left(2\pi f_1 L, \frac{1}{2\pi f_2 C} \right)$$

Nous fixons I = 1A, ce qui donne Z = V.

Calcul de R :

Nous calculons la résistance R dans le point où x = 0 = f. avec f est la fréquence.

A.N: $\mathbf{R} = \mathbf{0.23} \, \Omega$

Calcul de L :

L'inductance L est calculée au niveau de la monté de la courbe, nous fixons un point à une fréquence $f_1 = x_1 = 414.97$ MHz, correspond à $V_1 = 129.62$ v. En appliquant la relation : $Z = V_1 = 2\pi f_1 L \implies L = \frac{V_1}{2\pi f_2}$

A.N:
$$L = 0.0497 \, \mu H$$

Calcul de C :

La capacité C est calculée lors de la décharge, nous fixons la fréquence comme au paravent :

 $f_2 = x_2 = 526.22$ MHz, correspond à $V_2 = 77.87 v$ Nous avons : $Z = V_2 = \frac{1}{2\pi f_2 C} \Rightarrow C = \frac{1}{2\pi f_2 V_2}$

A.N: C = 3.884 pF

Finalement notre

est comme suit :



Figure 46 : Model RLC simlpe modélisant le sircuit imprimé

3.2.5. Flot de simulation FDTD sous EMPro :

L'outil *EMPro* nous offre la possibilité de réaliser la simulation FDTD (Finite Difference Time Domain), qui fait la résolution des équations de Maxwell représentant le système en terme d'émission rayonnée afin de prédire les émissions électromagnétiques, calculer les paramètres S qui donnent informations sur la partie transmise et celle réfléchie de notre signal,



modèle RLC

le gain, la consommation en puissance de notre système, la prédiction du champ électrique et magnétique et d'autres paramètres.

Pour simuler en FDTD nous devons suivre le flot dans la figure 47 :



Figure 47 : Flot de simulation FDTD sous EMPro.

Après la terminaison de l'*EMSetup* sous *ADS*, nous lançons *EMPro* à partir ce dernier. La figure 48 montre une interface représentative du logiciel EMPro, dans la quelle nous voyons notre interface EDP (au milieu), qui a été chargée automatiquement.



Figure 48 : Interface présentative de l'EMPro





Comme le montre la figure 49 l'espace de l'*EMPro* se compose de deux champs importants qui sont :

• Espace **Définition** (à gauche) : où nous définissons les ports, les sources d'excitation et les paramètres nécessaires pour une simulation FDTD.

• Espace **Visualisation** (à droite) : dans lequel nous visualisons la géométrie de notre interface EDP, la simulation exécutées, les résultats de simulation, les scripts générés et les librairies spécifiques à ce projet.

• Visualisation 3D de l'EDP :

L'option *Parts* nous donne la possibilité de visualiser les différentes couches de notre interface EDP.



Figure 49 : Visualisation 3D de l'interface EDP.

Pour lancer une simulation FDTD sous *EMPro*, trois points sont importants à suivre :

- Définition des ports et leur excitations.
- Paramétrage du maillage.
- Création de la simulation.
- Définition des ports et leur excitations :





Nous devons tous d'abord définir les excitations des ports, pour la méthode FDTD nous devons avoir tous les excitations de type source (*feed* = 1V), la figure 50 nous montre nos ports et leur excitations :

Project: essaie_fdtd_with_mesh_ads Parts Circuit Components/Ports 🚰 🔏 Name: 50 ohm Voltage Source 🛛 Type: 🛛 Feed 50 ohm Voltage Source Resistance: 50 ohm AAA 4 [Port 2] Inductance: 0 nH 3 50 ohm Voltage Source P5 [Port 3] citance: 0 pF 50 ohm Voltage Source RLC Arrangement: O Series 💿 Parallel P6 [Port 4] 50 ohm Voltage Source Feed Type:
Voltage
Current P7 [Port 5] Amplitude: 1 V 50 ohm Voltage Source 0. - Shift P8 [Port 6] 50 ohm Voltage Source Time Delay: 0 us P9 [Port 7] reform: Broadband Pulse 💌 50 ohm Voltage Source P10 [Port 8] Cancel Ar 50 ohm Voltage Source Done P11 [Port 9] 50 ohm Voltage Source P12 [Port 10] 50 ohm Voltage Source P13 [Port 11] 50 ohm Voltage Source nal Excita Static Voltage Points Sensors Definitions Circuit Component Definition S0 ohm Voltage Source 🔼 Waveforms Sensor Data Definitions Bondwire Definitions Library Component Definitions Simulation Domain 🚿 Scripts Graph Groups

Figure 50 : Définition des excitations des ports de l interface EDP.

Une fois nous terminons la définition des excitations, nous passant à l'étape du maillage.

• Paramétrage du maillage :

Le maillage est une étape critique pour une simulation par la méthode des différences finie, il s'agit de subdiviser l'espace à étudier en cellule dits maillage. La précision des résultats de la simulation dépend directement de la qualité de la discrétisation spatiale des équations de Maxwell. En effet, plus le maillage est fin plus les résultats sont précis plus le calcul prend beaucoup du temps. Toutefois, il n'est pas tout le temps possible de mailler de manière fine partout à cause des limitations de calcul et de mémoire dont disposent les systèmes de calcul numériques. En fonction du circuit à analyser, de ses dimensions et de la précision souhaitée, différents types de maillage peuvent être utilisés. Pour le circuit traité durant ce travail le maillage adopté est uniforme. Pour vérifier ce type de maillage trois facteurs sont essentiels comme le montre la figure 51:

- *Boundary conditions* (condition aux limites).
- FDTD grid





• FDTD mesh



Figure 51 : Paramétrage du maillage de l interface EDP

Création de la simulation :

La figure 52 montre les différentes étapes à suivre pour clôturer la simulation de notre interface EDP.







Figure 52: Création de la simulation FDTD

La dernière étape est de lancer la simulation FDTD.

Le flot général réalisé est récapitulé dans la figure suivante (figure 53).



Figure 53 : Flot de simulation pour la prédiction de l'émission rayonnée d'une chaine constitué d'un package Flip-chip (l'interface LLI) du projet SHREK monté sur un PCB (model RLC) est excité par des signatures de courant(IC).





3.3. Résultats de simulation et Interprétation :

La simulation effectuée génère des résultats sous forme des courbes des paramètres S, qui sont des facteurs Sii ou Sij donnant les informations sur le taux transmis et celui réfléchi du signal.

D'autre part nous pourrons visualiser d'autre résultats sous forme cartographique et de prédire l'émission rayonnée, que cela soit en champ proche (électrique ou magnétique) (Near Field) ou en champ lointain (Far Field). Aussi nous pouvons avoir des informations sur le gain, le courant et la tension d'excitation des ports, ainsi la puissance consommée par notre interface.

L'interface en dessous présente tous les résultats qu'on peut avoir avec l'outil *EMPro* pour une simulation FDTD, les résultats sont donnés dans le domaine fréquentiel et dans le domaine temporel.

Les résultats sont donnés pour touts les ports, afin de simplifier l'explication de ces dernières, nous choisissons juste quelques ports pour certaines types de résultats, à titre d'exemple les paramètres S.

<u>F</u> ile <u>E</u> dit <u>V</u> iew <u>H</u> elp ADS Links					Results				_ & ×
5 C 8 🗟 🖆	💊 List Project 🔻	🛇 Unlist Projec	t 🔿 😈 Refre	sh 🔍 Advance	d Visuali	ization	X Auto-update results	Search: ▼	8
So ohn Voltage Source P12 [Port 8] So ohn Voltage Source P12 [Port 9] So ohn Voltage Source P12 [Port 10] So ohn Voltage Source P12 [Port 10] So ohn Voltage Source Sensors Sensors Sensors Sensors Gaphs Power v. Time Gaphs Power v. Time Setter Source Sensors Source Source Source Source Source Source Source Source Source Source Sensors Senso	All essaie_fdtd_w	♦ List Project ♥ Refresh Advance Project Name All All All excit P10 P10 P11 P12 P13 P3 P4 P5 P6 P7 P8 P3 P4 P5 P6 P5 P6 P3 P4 P5 P6 P5 P6 P3 P4 P5 P6 P5 P6 P3 P4 P5 P6 P6 P5 P6 P6 P6 P5 P6 P6 P5 P6 P6 P3 P8 P6 P5 P6 P10 P3 P4 P6 P6 P6 P8 P9 Post Processed Far Zone Raw Steady-State Far Zone D System		ata		in /	Result Type All Available Power Avarage Power Avial Ratio Component Loss Current (i) Dissipated Power in Dissipated Power Per Dissipated Power Per M Dissipated Power Per M Dissipated Power Per M E-Field (E) Gain H-Field (H) Impedance Instantaneous Power Net Available Power Net Component Loss	n-Tissue sue lectric agnetic aterial	
Electric Field Strength v. Time Electric Field Strength v. Time Electric Field Strength v. Time 1 Current v. Frequency	Senso	г Туре	Domain	Field Type	Stat	tus	Misc I	nfo	
	External Excitation		Time	N/A	Comple	ete I	ayer_1_Z = 0		
	External Excitation		Time	N/A	Comple	lete I	ayer_1_Z = 1		
Current v. Time 1	Raw Steady-State	Far Zone Data	Discrete Fr	Total	Compl	ete l	ayer_1_Z = 0		
Current v. Time 3	External Excitation	I.	Discrete Fr	N/A	Comple	ete l	ayer_1_Z = 0		
- State Stat	Raw Steady-State	Far Zone Data	Discrete Fr	Total	Comple	lete l	ayer_1_Z = 1		
Electric Potential v. Frequency	External Excitation		Discrete Fr	N/A	Comple	lete l	ayer_1_Z = 1		
Power v. Frequency	Raw Steady-State	Far Zone Data	Discrete Fr	Total	Comple	ete A	Active port: 4		
Power v. Time 2	Raw Steady-State	Far Zone Data	Discrete Fr	Total	Comple	ete /	Active port: 5		
	Raw Steady-State	Far Zone Data	Discrete Fr	Total	Comple	ete /	Active port: 10		
	Raw Steady-State	Far Zone Data	Discrete Fr	Total	Comple	ete /	Active port: 11		
Electric Potential v. Frequency 1	Far Zone Sensor		Discrete Fr	Total	Comple	ete /	Active port: 1		
Electric Potential v. Time 1									
EDTD FEM	2								

Figure 54 : Résultats de simulation FDTD.

4 Intégrité du signal :





Les résultats S-param sont des facteurs partageant des informations sur le taux de transmission et de réflexion du signal (Sii et Sij). Nous prenons comme cas d'étude les deux ports (i= 1et j=2).

L'analyse et l'interprétation des résultats se fait en se basant sur une spécification donne les valeurs des parties transmise et réfléchie du signal.



Figure 55 : Spécification pour les paramètres S



• Facteur de transmission S₁₁:

Figure 56 : Facteur de transmission S_{11}

Interprétation :





ERICSSON

Généralement on prend en compte les trois premières harmoniques (trois premier carreaux), car la partie la plus importante du signal se situe dans le cadre de ces trois harmoniques.

D'après la figure notre signal est bien transmis, car ce dernier ne dépasse pas **-0.5db** comme il est noté dans la spécification.



• Facteur de réflexion S₁₂ :

Figure 57 : Facteur de réflexion S12.

Interprétation :

De même pour le facteur de réflexion, et d'après la spécification le signal ne dépasse pas les **-30db** lors les trois premiers harmonies, ce qui montre que la partie importante ne se réfléchie pas car elle a été déjà transmise.

4 Interférence électromagnétique(EMI) :

Dans cette optique, nous allons faire une interprétation concernant les effets capacitifs dues aux composantes parasites à titre d'exemple les capacités de découplages et aussi les effets inductifs dues aux inductances mutuelles par un calcul des impédances (rapport E/H du champ électrique total par rapport au champ magnétique total ou impédance en d'autre terme). En se basant sur l'impédance du vide qui a une valeur de 377 Ohms .

Pour les résultats obtenus : (Figures : 56, 57).

E est complexe (réel et imaginaire)

L'impédance évidemment complexe





H est complexe (réel et imaginaire)

Avant d'aborder l'analyse de résultats de simulation dans le contexte de l'EMI, nous donnons un rappel sur le calcul de l'impédance d'onde, où l'expression analytique de cette impédance Z est égale au rapport du module de E-total / module de H-total.

Avec :

$$H_{\varphi}(r,t) = \frac{j}{2\lambda r} \cdot I \cdot dl \cdot \sin \theta \cdot e^{j(\omega t - \beta r)}$$
$$E_{\theta}(r,t) = \frac{j}{2\lambda r} \sqrt{\frac{\mu}{\varepsilon}} \cdot I \cdot dl \cdot \sin \theta \cdot e^{j(\omega t - \beta r)}$$

L'impédance d'onde le vide vaut : $Z_0 = \frac{|E_{\theta}(r,t)|}{|H_{\psi}(r,t)|} = \sqrt{\frac{\mu_o}{\varepsilon_o}} = 120\pi = 377\Omega$ Pour le cas où est $Z(\underline{\omega}) < Z_{\theta}$:

Il apparait clairement que la radiation magnétique est prédominante (rapport >>> 1), donc le problème qui peut induit un rayonnement de type électromagnétique dû aux effets inductifs des composantes parasites, ce qui crée un souci d'une augmentation des problèmes d'interférence électromagnétique à haute fréquence.

Pour le cas où est $Z(\underline{\omega}) > Z_0$:

Ce qui montre que la radiation électrique est prédominante donc le problème qui peut induit un rayonnement de type électromagnétique dû aux effets capacitifs des composantes parasites et ce qu'il nous laisse aussi craindre d'une augmentation des problèmes d'interférence électromagnétique avec une augmentation de fréquence d'active qui peut atteindre 5.8 GHz.

Dans ce cadre nous avons fait une étude complète pour optimiser le package (interface EDP) afin d'avoir une impédance bien adaptée, pour avoir un minium d'effets inductifs et capacitifs au même temps pour minimiser la radiation électrique et magnétique. Nous devons avoir une impédance d'onde à l'entourage de celle du vide 377 ohm (Tableau 3).



Figure 58 : Rapport champ électrique / champs magnétique (Impédance)

• E-Field &H-Field :

Steady St	tate Output from excit for essaie_fdtd_with_mesh_ads : 000002 : 1
Eile	
Steady State Outp Project Name: Simulation: Run Number: Excitation: Show Scaled V	essaie_fdtd_with_mesh_ads FDTD, Ext. Excitation (T/S), Param sweep over 'layer_1_Z' (2 values), SS data 1 excit
Quantity	16.66 GHz
	0.9631 V/m 0.2692 V/m 1 V/m 164.381* 0 V/m 1 V/m 0.002654 A/m 0.002654 A/m 0.002654 A/m 0.002654 A/m 0.002654 A/m 0.002654 A/m 164.657* 0.002654 A/m 14X Hy 0.001327 W/m^2 0.001327 W/m^2 0.001327 W/m^2 0.001327 W/m^2 0.001327 W/m^2 0.001327 W/m^2 179.725 *

Figure 59 : Rapport champ électrique / champ magnétique (Impédance)

Dans le tableau 3 nous récapitulons les valeurs des champs électrique et magnétique émis par notre interface EDP

Pour la phase entre ports d'excitation des pins des nets des connexions est : 164 $^\circ$

	H total (mA/m)	E total (mV/m)	Zw=Et/Ht (ohms)
Layer_1_Z	2.654	963.1	362.88

 Tableau 3 : Calcul d'impédance à partir du champ proche

Interprétation :

Pour cette configuration nous pouvons observer que l'impédance Zw est 362.88 < 377 Ohms, cela signéfie que les radiations magnétiques et électriques sont proches entre elles et que les deux effets inductif et capacitif ne représentent pas une menace de compatibilité électromagnétique qui peut conduire à l'endommagement du circuit dans des cas où ces émissions sont trop grandes.







Far Field ou Champ électromagnétique :

Figure 60 : Champ électromagnétique ou champ lointain

Le champ électromagnétique ou far field est émis sous forme d'une sphère pour notre interface, comme le montre la figure 60.

• Voltage :

Le comportement de la tension appliquée sur les ports de l'interface EDP est décrit dans la figure suivante :







Figure 61 : Tension d'excitation de l'interface EDP.

• Courant :

De même pour le courant électrique, la figure 62 décrit le comportement du courant électrique circulant dans les pistes de notre interface EDP.



Figure 62 : Courant d'excitation de l'interface EDP.

• Power : (port active 5)

Comme le montre la figure 63 notre package ou notre interface atteigne son maximum en consommation puissance pour une fréquence de 47 GHz. De son rôle elle est composée de partie réelle et imaginaire puisqu'on discute dans ce domaine comme la montre la figure :







gure 63 : Consommation en puissance.

Conclusion :

Ce chapitre représente le fruit de ce stage de fin d'étude, il s'agit de réaliser un flot de simulation, cela signifie une élaboration des différentes étapes à suivre pour arriver à avoir les résultats de simulation, puis les interprètes en termes d'intégrité de signal ou en terme interférences électromagnétique, afin d'analyser les problèmes rencontrés, et de trouver des solutions convenables.

Durant ce travail, j'ai eu l'opportunité de combiner entre les connaissances théoriques acquises et des résultats pratiques obtenus, par des interprétations, tout en se basant sur des spécifications standardisées.





CONCLUSION GENERALE

Au terme de ce projet nous avons réalisé un flot de simulation, décrivant les différentes étapes à suivre pour simuler une chaine (circuit intégré + boitier + circuit imprimé), en adoptant parmi plusieurs méthodes, la FDTD qui est une méthode plus précise et plus performante, donnant des résultats de simulation dans le domaine temporel.

Malgré les problèmes techniques rencontrés, comme le manque de quelques licences d'outils utilisés et la non disponibilité du support d'outils les derniers jours du stage pour corriger ces problèmes. Nous avons pu élaborer les différentes étapes de ce flot de simulation.

L'un des principaux objectifs des sociétés de conception est d'augmenter la densité d'intégration et la capacité de production tout en miniaturisant le système et produire au plus faible coût. Cette évolution technologique rend les circuits intégrés de plus en plus émissifs et susceptibles aux perturbations électromagnétiques.et par la suite Avec l'intégration toujours plus poussée des composants au sein des applications souvent embarquées, se pose le problème des interférences électromagnétiques, notamment dans le cas de rapprochements entre plusieurs circuits.

Dans ce contexte, il est nécessaire de savoir prédire l'apparition de défaillances et de dysfonctionnement dues aux problèmes d'interférences électromagnétiques, dès les phases de conception, afin de les minimiser au maximum possible. Mon sujet de stage au sein de l'équipe SI/PI de la société ST-Ericsson (centre de conception à rabat), s'est donc focalisé sur cette problématique.

Prendre en compte des aspects de CEM dès les premières étapes de la conception d'un circuit nécessite de s'intéresser au rayonnement de ses composants électroniques. De même, l'intégration de plusieurs cartes dans un équipement conduit à étudier les phénomènes d'interactions en champ proche. Pour ce faire, les ingénieurs concepteurs font des simulations électromagnétiques en utilisant des outils industriels basés sur des algorithmes ou des méthodes de résolution des équations de Maxwell, dédiés à résoudre ce genre de problèmes. La méthode FDTD (Finite Difference Time Domain), est celle choisie durant ce travail.





REFERENCES :

[1] E. Sicard, "Toward an EMC roadmap for Integrated Circuits", EMC Compo 2007,

[2] A. AMEDEO, "Etude des phénomènes de Réflexions, de Diaphonie et de Stabilité des alimentations sur les cartes à haute densité d'interconnexions", Version 1- 26 Jul 2010, pages: 36, 39 et 43.

[3] F.CAIGNET," Mesure et modélisation prédictive des phénomènes parasites liés aux interconnexions dans les technologies CMOS ",1999.p : 28.

[4] S. Ben Dhia, "De l'intégrité du signal à la compatibilité électromagnétique des circuits intégrés", Juillet2006, p:26.

[5] A. BOYER, "*Méthode de Prédiction de la Compatibilité Electromagnétique des Systèmes en Boîtier*", N° ordre : 884, 2007, p: 13.

[6] S. Ben Dhia, M. Ramdani, E. Sicard, "*Electromagnetic Compatibility of Integrated Circuits – Techniques for low Emission and Susceptibility*", Springer, ISBN 0-387-26600-3, 2006, p:43.

[7] S. AKUE BOULINGUI, "Etude du couplage électromagnétique entre circuits intégrés par émulation du perturbateur - Application en téléphonie 3G – ", 2009, pages : 4-5,10-13 et 32-36.

[8] P. FERNÁNDEZ LÓPEZ, "Modélisation du rayonnement électromagnétique des dispositifs électroniques pour des applications CEM", version 1-17 Fev 2012.p: 26.

[9] C. Capps, "Near field or far field?", EDN, www.ednmag.com, August 2001.

[10] D. A. Weston, "*Electromagnetic compatibility, principles and applications*", edition Marcel Dekker Inc, Electrical Engineering & Electronics, ISBN: 0-8247-8507-X, June 1991.

[11] Y. Mori, "*Compatibilite electromagnetique : une introduction*", Electronique pour le traitement du signal, volume VIII, édition Lavoisier, 2007.

[12] F. de Daran, J. Chollet-Ricard, F. Lafon, O. Maurice, "*Prediction of the Field Radiated at One Meter from PCB's and Microprocessors from Near EM Field Cartography*", IEEE International Symposium on EMC, vol 1, pp. 479-482, 2003.

[13]A. Charoy, "*Parasites et perturbations des electroniques*", Tome 1, Edition Dunod, ISBN: 2-10-001438-2, 1992.

[14] S. Baffreau, "*Susceptibilite des microcontroleurs aux agressions électromagnetiques*", thèse soutenue a l'INSA de Toulouse, 11 decembre 2003.





[**15**] M. O'Hara, "*EMC at component and PCB level*", Newnes Edition, ISBN 0-7506-3355-7, pp. 99-100, 2001.

[16] Sudo T., Sasaki H., "*Electromagnetic Interference of System-On-Package*", IEEE Transactions on Advanced Packaging, vol. 27, no. 2, May 2004.

[17] K. Ito, K. Kato, N. Hirano, T. Sudo, "*Experimental Characterization of Simultaneous Switching Noise for Multichip Modules*", IEEE Transactions on Components, Packaging, and Manufacturing, vol. 18, no. 4, November 1995.

[18] V. GEORGEL, "*Etude de l'influence de l'assemblage sur le comportement des électromécaniques intégrés dans des systèmes radiofréquences* ", Version 1-13 Nov 2009. Pages : 6-7 et 27-**[5]** A. BOYER, "*Méthode de Prédiction de la Compatibilité Electromagnétique des Systèmes en Boîtier*", N° ordre : 884, 2007, p: 13.

[19] K. Gilleo," *Area Array Package Design Techniques in High-Density Electronics*", MacGraw-Hill ", ISBN 0-07-142827-5, 2004.

[20] F. Caignet, "*Mesure et modélisation prédictive des phénomènes parasites liés aux interconnexions dans les technologies CMOS*", Thèse présentée à l'Institut National des Sciences Appliquées de Toulouse, pp. 50-52, décembre 1999.

[21] C.R. Paul, "*Introduction to electromagnetic compatibility*", Wiley inter-science, ISBN 0-471-54927-4, 1992.

[22] S. BAFFREAU,« Susceptibilité des microcontroleurs aux agressions électromagnétiques», CEM COMPO 2002, Toulouse, Novembre 2002. p.25.

[23] H. TAKHEDMIT, « Modélisation et Conception de Circuits de Réception Complexes pour la Transmission d'Énergie Sans Fil à 2.45 GHz », N° : 2010-25, octobre 2010, pp :60, 82.

[24] S. LEMAN, « Contribution à la Résolution de Problèmes de Compatibilité Electromagnétique par le Formalisme des Circuits Electriques de KRON », novembre 2009, pp : 24-26.

Sites web :

www.Agilent.com www.Apache-da.com www.cadence.com www.CST/EMC-EMI.aspx www.techniques-ingenieur.fr www.itrs.net Bibliothèque de ST-Ericsson : [BibSTE]







Université Sidi Mohammed Ben Abdellah Faculté Des Sciences et Techniques Fès Département de Génie Electrique



ANNEXE A

Rappels d'électromagnétisme

1)- Les équations de Maxwell :

Les fondements théoriques de l'électromagnétisme et de la propagation des ondes ont été formulés à la fin du XIXème siècle par les équations de Maxwell. Elles prennent leur forme définitive telle qu'on les connaît actuellement [20], [21]. Ces équations différentielles sont au nombre de quatre. Elles permettent de relier les densités de charge ρ_c (C/m3) et de courant Jr (A/m) qui sont à l'origine du champ électromagnétique. Le champ est formé d'un champ électrique E r (V/m) et d'un champ magnétique Br (T ou Wb/m²) liés l'un à l'autre.

$$div \vec{E} = \frac{\rho_{\rm C}}{\varepsilon} \qquad (\text{équation I. 3 - a})$$
$$div \vec{E} = 0 \qquad (\text{équation I. 3 - b})$$
$$\overline{rot \vec{E}} = -\frac{\partial \vec{B}}{\partial t} \qquad (\text{équation I. 3 - c})$$
$$\overline{rot \vec{B}} = \mu \vec{J} + \mu \varepsilon \frac{\partial \vec{E}}{\partial t} \qquad (\text{équation I. 3 - d})$$

Où ε est la permittivité du matériau (F/m).

 μ est la perméabilité du matériau (H/m).

Ces quatre équations peuvent être complétées avec l'équation de conservation de la charge (équation I.3-e), où \vec{j} est le vecteur densité de courant (A/m²) et ρ_v la densité volumique de charge libre (C/m3).

$$div\vec{J} = -\frac{\partial \rho_v}{\partial t}$$
 (équation I.3 – e)

Les permittivités et perméabilité de référence sont celles du vide et ont pour valeur respectivement $\mathbf{\epsilon}_0$ et $\mu 0$:

$$\begin{split} \epsilon_0 &= \frac{1}{36\pi} \, 10^{-9} & (\text{équation I.4} - a) \\ \mu_0 &= 4\pi 10^{-7} & (\text{équation I.4} - b) \end{split}$$

L'équation I.3-a correspond au théorème de Gauss et indique que la densité de flux électrique D sortant par les surfaces d'un élément de volume est équivalente à la densité de charge Qc de ce même élément.

L'équation I.3-b est similaire à la loi de conservation du flux magnétique.

L'équation I.3-c et l'équation I.3-d sont respectivement appelées équation de Maxwell-Faraday et équation de Maxwell-Ampère. Elles permettent de faire le lien entre les quantités électrique et magnétique.



Université Sidi Mohammed Ben Abdellah Faculté Des Sciences et Techniques Fès Département de Génie Electrique



Comme toutes les équations différentielles, les équations de Maxwell ont une infinité de solutions. Elles ne peuvent donc être résolues que pour des cas précis dans lesquels les conditions aux limites sont connues.

2)- Génération d'un champ électromagnétique :

Penchons nous sur la génération physique d'un champ électromagnétique. Afin de simplifier les explications, nous allons distinguer la génération du champ électrique de celle du champ magnétique, mais il est bien évident que dans la réalité, elles sont toutes deux liées.

Initialement, la circulation d'un courant *i* dans une boucle conductrice va générer un champ magnétique qui pourra être transmis à son environnement par l'intermédiaire d'une antenne (Figure 64 partie de gauche). Dans le cas des circuits intégrés ce sont les interconnexions qui forment la boucle émettrice, et qui par conséquent jouent le rôle d'antenne.

De façon similaire, la fluctuation d'une différence de potentiel *V* va créer un champ électrique qui pourra également être transmis au travers d'antenne (Figure 64 partie de droite). Dans ce cas, la variation de la différence de potentiel a lieu entre le substrat, qui sert de plan de référence, et les interconnexions dont le potentiel fluctue en fonction de l'activité du composant. Là encore, ce sont les interconnexions qui jouent le rôle d'antenne.



des champs magnétique (gauche) et électrique (droite).

La combinaison des deux champs, magnétique et électrique, donne naissance au champ électromagnétique. Les caractéristiques de ce champ peuvent alors être déterminées à l'aide des équations de Maxwell précédemment énoncées.

3)- Propagation d'un champ électromagnétique :

Nous allons maintenant nous intéresser à la propagation des ondes électromagnétiques dans les milieux représentatifs des technologies silicium, c'est-à-dire conducteur-diélectrique. En partant respectivement des équations de Maxwell-Faraday et Maxwell-Ampère, on peut déterminer les équations de propagation des champs électrique (équation I.5-a) et magnétique (équation I.5-b).



Université Sidi Mohammed Ben Abdellah Faculté Des Sciences et Techniques Fès Département de Génie Electrique



$$\overline{\Delta \vec{E}} - \mu \varepsilon \frac{\partial^2 \vec{E}}{\partial t^2} = \overline{grad} \left(\frac{\rho}{\varepsilon}\right) + \mu \frac{\partial \vec{j}}{\partial t} \qquad (\text{équation I. 5 - a})$$
$$\overline{\Delta \vec{B}} = -\mu \overline{\text{rot } \vec{j}} + \mu \varepsilon \frac{\partial^2 \vec{B}}{\partial t^2} \qquad (\text{équation I. 5 - b})$$

Jusqu'à présent, nous n'avons pas considéré de sens de propagation particulier. Cependant, dans le cas des composants électroniques, les principaux éléments de propagation sont les interconnexions, que l'on peut assimiler à des antennes émettrices (émission parasite) ou réceptrices (susceptibilité). De ce fait, on peut considérer que leur comportement est similaire à celui d'un guide d'onde et ainsi privilégier la direction longitudinale de l'interconnexion. A partir de cette constatation, nous pouvons distinguer trois modes de propagation.

Le mode transverse électrique (TE), qui correspond à une propagation du champ électrique selon l'axe longitudinal de l'interconnexion, et où la composante parallèle à la direction de propagation de ce même champ est nulle (Figure 65 partie de gauche).

Le mode transverse magnétique (TM), qui a des caractéristiques similaires au mode TE mais où c'est le champ magnétique qui est considéré (B// sens propagation = 0) comme l'illustre la partie de droite de la Figure 65.



transverse électrique (gauche) et transverse magnétique (droit)

Et enfin le mode transverse électromagnétique (TEM), qui regroupe les caractéristiques des deux modes précédents, c'est-à-dire que les composantes électrique et magnétique selon la direction de propagation de l'onde sont nulles.

De ces trois modes, seul le mode TEM est représentatif de la propagation des ondes électromagnétiques dans les circuits intégrés. En effet, les modes TE et TM, dans des milieux homogènes comme les interconnexions, présentent des fréquences de coupures basses, et donc une atténuation de l'onde. La Figure 66 illustre la propagation d'une onde électromagnétique plane harmonique selon le mode TEM. *[22]*.



Figure 66 : Propagation d'une onde en mode transverse électromagnétique(TEM)

ANNEXE B Méthodes de résolution numérique des équations de Maxwell

Plusieurs papiers décrivant des méthodes prenant en compte l'intégrité du signal lors des phases de conception « design » des SiP ont été publiés. En général, les méthodes proposées sont basées sur des optimisations de plusieurs paramètres tels que la fiabilité, la dissipation thermique, la tenue mécanique, la testabilité ou le coût. Depuis peu, quelques algorithmes




dédiés à l'étude du bruit électromagnétique des SIP ont été proposés, permettant de déduire des radiations émises par des composants, une valeur des fluctuations de tension et du couplage entre les pistes. Cependant, ce type de méthode doit gérer une grande complexité due aux assemblages 3D et nécessite un grand nombre d'informations confidentielles.

Pour le couplage rayonné du bruit avec les SIP, l'utilisation des outils numériques de simulation électromagnétique (EM) devient essentielle. Ces outils offrent des méthodes pour résoudre les équations de Maxwell appliquées à des géométries complexes maillées. Il existe à ce jour plusieurs types de méthodes numériques, qui se distinguent de différentes manières. On peut d'abord les classer en fonction du domaine dans lequel est résolu le problème :

Fréquentielle: les excitations appliquées au système sont harmoniques, et la caractérisation se fait par une fonction de transfert. L'utilisation de méthodes fréquentielles est préférable lorsqu'on cherche l'état permanent du système.

Temporelle: les excitations sont impulsionnels, le système est caractérisé par sa réponse impulsionnelle. L'utilisation de méthodes temporelles est préférable lorsqu'on cherche la réponse transitoire du système, ou lorsque des phénomènes non linéaires apparaissent.

Ensuite, on peut distinguer :

4 *les méthodes exactes ou full wave :* elles sont basées sur la résolution exacte des équations de Maxwell par des méthodes numériques. Leur domaine de validité en fréquence est uniquement limité par les longueurs de maillage des structures testées.

Cependant, plus les longueurs des mailles sont petites et plus le nombre de mailles requises augmente, ce qui tend aussi à augmenter les temps de simulation.

les méthodes approximatives ou rapprochées : elles sont basées sur des approximations qui simplifient les équations de Maxwell. Il s'agit principalement de l'approximation quasi-statique.

La principale limitation provient du domaine fréquentiel de validité de la méthode, sur lequel les dimensions du problème doivent rester électriquement faibles.

Enfin, comme les équations de Maxwell peuvent s'exprimer soit de manière intégrale, soit de manière différentielle, on peut classer les méthodes en fonction du type de formulations utilisées :

4 forme intégrale: cette forme requiert un maillage des surfaces des objets sur lesquelles on impose un certains nombres de conditions.

4 forme différentielle : cette forme requiert un maillage volumique du problème, ce qui nécessite un nombre de mailles beaucoup plus importants qu'avec une résolution sous forme





intégrale. Cependant, des conditions différentes peuvent être appliquées en chaque point du problème, ce qui permet de résoudre des problèmes avec des structures inhomogènes. [23].
Même si certaines méthodes sont plus adaptées à la résolution de problèmes particuliers, la «meilleure » méthode n'existe pas. Le tableau 4 résume les caractéristiques, les avantages et les

Nom	Description	Avantages	Inconvénients
Méthode des éléments finis (FEM)	 Méthode fréquentielle et différentielles Formulation exacte 	 Modélise des média inhomogènes 	 Nécessaire de mailler l'ensemble de l'espace autour des objets Temps de calcul très long Problèmes des conditions aux limites pour des problèmes à géométrie ouverte
Méthode des moments (MOM)	 Méthode fréquentielle et intégrale Formulation exacte 	 Efficace pour modéliser des fils, des antennes et structures surfaciques Calcul des champs en tout point de l'espace 	 Ne maille que les objets métalliques Temps de calcul long
Différences finies dans le domaine temporel (FDTD)	 Méthode temporelle et différentielle Formulation exacte 	 Modélise des média inhomogènes 	 Temps de calcul long Adapté pour la propagation des champs, pas pour la distribution du courant Problèmes des conditions aux limites pour des problèmes à géométrie ouverte
Méthode par ligne de transmission (TLM)	 Méthode temporelle et différentielle Formulation exacte Basé sur la construction d'un réseau de ligne de transmission 	 Modélise des média inhomogènes 	 Adapté pour la propagation des champs, pas pour la distribution du courant Problèmes des conditions aux limites pour des problèmes à géométrie ouverte
Partial Element Equivalent Circuit (PEEC)	Méthode fréquentielle et temporelle Forme intégrale Formulation quasi- statique	 Résultats sous forme de matrices R, L, C Excellent pour combiner des modèles électriques et EM 	 Limitation du domaine de validité fréquentiel

inconvénients de plusieurs de ces méthodes.

Tableau 4 : Comparaison entre les différentes méthodes de résolution des équations de Maxwell. [5].

L'approche théorique basée sur l'électromagnétisme peut être dissociée entre des formulations *exactes* ou *approximatives* que nous présentons par la suite :

• Résolution exacte des équations de Maxwell :

Les logiciels de calcul résolvant les équations de Maxwell en maillant l'espace à considérer, permettent principalement de déterminer l'évolution du champ électromagnétique dans l'environnement et les courants induits sur la surface d'un objet. Ces outils sont généralement appelés méthodes tridimensionnelles ou 3D ou sous le terme anglophone full-wave software.

Deux types de méthode existent pour la résolution « exacte » des équations de Maxwell, résolues dans ce cas en respectant exactement les expressions des équations différentielles d'origine. La méthode dite « intégrale » est utilisée par la méthode des moments (MoM) car elle résout les équations de Maxwell sous leur forme intégrale. Elle ne nécessite





généralement pas de mailler le volume de calcul total mais seulement les structures filaires et les surfaces.

Les méthodes dites « différentielles » résolvent les équations aux dérivées partielles (FDTD et FEM). Ce sont des méthodes dites volumiques car elles travaillent généralement sur un volume englobant l'objet à traiter et fermés par des frontières absorbantes simulant l'espace libre.

1)- La méthode des Moments MoM

La méthode des Moments MoM, est basée sur la résolution d'équations intégrales transformées en un système d'équations linéaires. La MoM est connue depuis longtemps dans d'autres disciplines de la physique. En 1915 déjà, Galerkin, un ingénieur mécanicien d'origine russe propose une procédure numérique pour résoudre des équations où l'inconnue est une fonction. Plus tard, les mathématiciens ont démontré que l'approche Galerkin peut être étendue à d'autres classes de problèmes portant le nom générique de méthode des moments. La MoM a été introduite pour la résolution des problèmes liés aux antennes et à la diffusion électromagnétique à travers des parois métalliques dans les années 1960 par Harrington.

En électromagnétisme, elle s'applique typiquement à la formulation intégrale du champ électrique (Electric Field Integral Equation) pour laquelle les inconnues sont la distribution de courant circulant sur les conducteurs ou, dans le cas de structures planaires multicouches, sur les rubans placés aux interfaces. Le fondement de la MoM consiste à proposer une solution sous la forme d'une somme de fonctions connues auxquelles sont associés des coefficients inconnus. Il s'agit ensuite d'appliquer une procédure de minimisation de l'erreur résiduelle pour générer un système matriciel et déterminer les coefficients inconnus.

En bref, cette méthode uniquement applicable au domaine des fréquences, présente un intérêt pour l'analyse des couplages intervenant en espace libre (pas de frontière absorbante requise).

2)- La méthode des éléments finis (FEM):

La méthode des éléments finis (FEM : Finite Element Method) a connu un grand développement depuis les années 1970 et offre un large champ d'application dans de nombreux domaines de la physique. Les avantages de cette méthode proviennent de sa capacité à s'adapter à des structures de formes géométriques relativement complexes. La méthode des éléments finis est une méthode rigoureuse, mais nécessite des temps de calcul





importants ainsi qu'une grande ressource de mémoire du calculateur. Il existe de nombreux ouvrages traitant du sujet.

La décomposition en éléments simples de la géométrie du système fait appel à des procédés de maillage de l'espace et des objets pouvant, suivant le cas, prendre la forme de triangles pour les éléments surfaciques ou de tétraèdres pour les volumes.

A l'intérieur de chaque élément, la fonction inconnue est approximée par un polynôme. Par un choix judicieux des coefficients, la FEM impose automatiquement les conditions de continuité de la fonction d'un élément à l'autre.

La FEM nécessite des conditions aux limites absorbantes pour limiter le domaine de calcul (maillage) en présence des structures ouvertes sur l'espace libre. De nombreuses solutions ont été proposées, mais celle retenue dans la plupart des logiciels est l'utilisation des couches parfaitement adaptées (PML : Perfectly Matched Layer) publiées par Bérenger.

3)- La méthode des éléments finis de frontière :

La méthode BEM (Boundary Element Method) est une adaptation des éléments finis dans le domaine des fréquences et repose sur la formulation intégrale des équations de Maxwell appliquée à des mailles caractérisant des éléments surfaciques (généralement en forme triangulaire).

Un des avantages de cette méthode est la prise en compte des problèmes de rayonnement de manière intrinsèque, c'est-à-dire sans condition approchée pour tronquer le domaine spatial d'étude autour de l'objet étudié. De plus, le champ peut être calculé partout à l'infini ou à proximité des surfaces de la structure.

Le maillage surfacique permet d'alléger les descriptions des systèmes complexes, mais la BEM demande des temps de calcul encore importants.

4)- La méthode des différences finies dans le domaine temporel (FDTD) :

La méthode des différences finies est basée sur la représentation des équations aux dérivées partielles sous la forme de différences finies. La résolution par inversion de matrice nous mène à une solution dans le domaine fréquentiel alors qu'un code itératif mènera à une solution dans le domaine temporel. Cette dernière est très utilisée pour obtenir des simulations sur des larges bandes de fréquences notamment en CEM. On passe alors du domaine temporel au domaine harmonique par application d'une Transformée de Fourier.

La méthode des différences finies dans le domaine temporel (Finite Differences in Time Domain) est utilisée entre autres par le logiciel EMPro.





La géométrie de l'objet considéré est discrétisée par des techniques de maillages parallélépipédiques de dimensions proportionnelles à la longueur d'onde minimale d'étude.

Une fréquence élevée d'étude imposera un maillage très fin de l'objet et demandera un long temps de calcul.

• Résolutions approximatives des équations :

Les méthodes asymptotiques ou approximatives sont basées sur des simplifications des équations de Maxwell à l'aide des hypothèses hautes fréquences. Cela permet de bonnes modélisations d'objets surdimensionnés devant la longueur d'onde.

D'autres formulations approchées proviennent d'une assimilation des résolutions à la théorie des lignes ou aux circuits électriques. [24]

• Méthode des différences finies dans le domaine temporel :

La méthode FDTD-3D a été introduite dans ce travail de stage afin de faire une simulation des radiations électromagnétiques en champs électrique et en champs magnétique sur une chaine SiP. L'outil de simulation basé sur cette méthode a été développé par Agilent technologie. Par la suite mous donnerons une présentation de cette méthode.

1)- Principe de la méthode FDTD :

La méthode FDTD permet de résoudre les équations de Maxwell au sens des différences finies dans le domaine temporel. Elle impose une double discrétisation, spatiale et temporelle. Cela se traduit par la construction d'un maillage de la structure à étudier ainsi que par la discrétisation de l'axe temporel. En imposant une excitation en un point de la grille, les composantes du champ électromagnétique seront calculées de manière itérative en tout point de la grille et à tout instant. L'évolution temporelle du champ électromagnétique pourra être déterminée en tout point de la grille. Une source d'excitation large bande permet de caractériser des structures linéaires sur une large bande de fréquence et en une seule simulation.

Le point de départ de la méthode FDTD est la forme différentielle des équations de Maxwell. Pour un milieu donné, elles spécifient que :

$$div\vec{E} = \frac{\rho_{C}}{\varepsilon} , \text{équation de Maxwell} - Gauss$$
(II.1)
$$div\vec{B} = 0 , \text{équation de Maxwell sur la conservation du flux } (II.2)$$

$$\overrightarrow{rot\vec{E}} = -\frac{\partial\vec{B}}{\partial t} , \text{équation de Maxwell} - Faraday$$
(II.3)





 $\overrightarrow{rotB} = \mu \overrightarrow{J} + \mu \varepsilon \frac{\partial \overrightarrow{E}}{\partial t}$

, équation de Maxwell – Ampère (II.4)

Les différentes variables sont en fonction du temps et de la position. Dans le cas d'un milieu linéaire et isotrope, on a :

$$\vec{D} = \varepsilon \vec{E}$$
(II.5)
$$\vec{B} = \mu \vec{H}$$
(II.6)

Avec: E = champ électrique (V/m) ; D = induction électrique (C/m²)

H = champ magnétique (A/m); B = induction magnétique (Tesla)

 J_c = densité de courant de conduction (A/m²) ; ρ = densité de charge volumique (C/m₃)

 $\sigma = conductivité (S/m)$; $\varepsilon = permittivité (C.V^{-1}.m^{-1})$; $\mu = perméabilité (H/m)$

Dans le cas d'un milieu linéaire, homogène, isotrope et sans pertes. Les équations (II.1) et (II.2) deviennent :

$$\frac{\partial \vec{H}}{\partial t} = -\frac{1}{\mu} \nabla \times \vec{E}$$
(II.7)
$$\frac{\partial \vec{E}}{\partial t} = \frac{1}{\varepsilon} \nabla \times \vec{H}$$
(II.8)

La projection des deux équations (II.7) et (II.8) sur les trois axes de coordonnées x, y et z, donne:

- $\frac{\partial H_x}{\partial t} = -\frac{1}{\mu} \left(\frac{\partial E_z}{\partial y} \frac{\partial E_y}{\partial z} \right)$ (II.9)
- $\frac{\partial H_y}{\partial t} = -\frac{1}{\mu} \left(\frac{\partial E_x}{\partial z} \frac{\partial E_z}{\partial x} \right)$ (II.10)

$$\frac{\partial H_z}{\partial t} = -\frac{1}{\mu} \left(\frac{\partial E_y}{\partial x} - \frac{\partial E_x}{\partial y} \right)$$
(II.11)

$$\frac{\partial E_x}{\partial t} = \frac{1}{\varepsilon} \left(\frac{\partial H_z}{\partial y} - \frac{\partial H_y}{\partial z} \right)$$
(II.12)

$$\frac{\partial E_y}{\partial t} = \frac{1}{\varepsilon} \left(\frac{\partial H_x}{\partial z} - \frac{\partial H_z}{\partial x} \right)$$
(II.13)

$$\frac{\partial E_z}{\partial t} = \frac{1}{\varepsilon} \left(\frac{\partial H_y}{\partial x} - \frac{\partial H_x}{\partial y} \right)$$
(II.14)





Afin de pouvoir implémenter ces équations dans un système de calcul numérique, il faut les discrétiser. L'approximation de la dérivée centrée et le diagramme de Yee, que montre la Figure 67, seront utilisés.



Figure 67 : Positions des composants du champ électromagnétique dans une cellule cubique de Yee [d'après l'équation II.2]





Les équations (II.9) à (II.14) deviennent (II.15) à (II.20), respectivement. $H_{x}^{n+1/2}(i, j, k) = H_{x}^{n-1/2}(i, j, k) - \frac{dt}{\mu(i, j, k)dy} \Big[E_{z}^{n}(i, j+1, k) - E_{z}^{n}(i, j, k) \Big] + \frac{dt}{\mu(i, j, k)dz} \Big[E_{y}^{n}(i, j, k+1) - E_{y}^{n}(i, j, k) \Big]$ (II.15)

$$H_{y}^{n+1/2}(i,j,k) = H_{y}^{n-1/2}(i,j,k) - \frac{dt}{\mu(i,j,k)dz} \Big[E_{x}^{n}(i,j,k+1) - E_{x}^{n}(i,j,k) \Big] \\ + \frac{dt}{\mu(i,j,k)dx} \Big[E_{z}^{n}(i+1,j,k) - E_{z}^{n}(i,j,k) \Big]$$
(II.16)

$$H_{z}^{n+1/2}(i,j,k) = H_{z}^{n-1/2}(i,j,k) - \frac{dt}{\mu(i,j,k)dx} \Big[E_{y}^{n}(i+1,j,k) - E_{y}^{n}(i,j,k) \Big] \\ + \frac{dt}{\mu(i,j,k)dy} \Big[E_{x}^{n}(i,j+1,k) - E_{x}^{n}(i,j,k) \Big]$$
(II.17)

$$E_{x}^{n+1}(i,j,k) = E_{x}^{n}(i,j,k) + \frac{dt}{\varepsilon(i,j,k)dy} \Big[H_{z}^{n+1/2}(i,j,k) - H_{z}^{n+1/2}(i,j-1,k) \Big] \\ - \frac{dt}{\varepsilon(i,j,k)dz} \Big[H_{y}^{n+1/2}(i,j,k) - H_{y}^{n+1/2}(i,j,k-1) \Big]$$
(II.18)

$$E_{y}^{n+1}(i,j,k) = E_{y}^{n}(i,j,k) + \frac{dt}{\varepsilon(i,j,k)dz} \Big[H_{x}^{n+1/2}(i,j,k) - H_{x}^{n+1/2}(i,j,k-1) \Big] - \frac{dt}{\varepsilon(i,j,k)dx} \Big[H_{z}^{n+1/2}(i,j,k) - H_{z}^{n+1/2}(i-1,j,k) \Big]$$
(II.19)

$$E_{z}^{n+1}(i,j,k) = E_{z}^{n}(i,j,k) + \frac{dt}{\varepsilon(i,j,k)dx} \Big[H_{y}^{n+1/2}(i,j,k) - H_{y}^{n+1/2}(i-1,j,k) \Big] - \frac{dt}{\varepsilon(i,j,k)dy} \Big[H_{x}^{n+1/2}(i,j,k) - H_{x}^{n+1/2}(i,j-1,k) \Big]$$
(II.20)

Avec dt : pas de discrétisation temporelle

dx, dy et dz : les pas de discrétisation spatiales suivant les trois axes x, y et z

Les équations de Maxwell décrites précédemment ne s'appliquent qu'aux points réguliers du maillage, où le milieu est homogène. Certains points de la grille nécessitent des traitements particuliers, c'est notamment le cas des interfaces entre deux diélectriques, des murs électriques ainsi que des murs magnétiques.

Soient deux milieux diélectriques de permittivités électriques ε_1 et ε_2 . Considérons le cas où l'interface entre les deux milieux contient les composantes tangentielles E_x et E_y du champ électrique. La composante normale H_z du champ magnétique ne subira aucune modification.





Les composantes tangentielles E_x et E_y seront calculés en utilisant la permittivité moyenne (ϵ) définie par :

$$\varepsilon = \frac{\varepsilon_1 + \varepsilon_2}{2}$$

(II.21)

Pour le traitement des surfaces parfaitement conductrices, les composantes tangentielles du champ électrique seront annulées. Les composantes normales du champ magnétique ne nécessitent aucun traitement particulier, elles seront automatiquement annulées par les équations de la FDTD.

Dans le cas d'un mur magnétique, les composantes normales du champ électrique ainsi que les composantes tangentielles du champ magnétique sont nulles. De la même façon que pour un mur électrique, seules les composantes tangentielles du champ magnétique seront forcées à zéro. Les composantes normales du champ électrique seront annulées par le calcul.

2)- Critère de stabilité numérique :

Pour éviter les instabilités numériques, le pas temporel doit être plus petit que le temps de propagation de l'onde sur une maille FDTD. Le pas de discrétisation temporelle *dt* doit vérifier l'inégalité (II.22) ci-dessous.

$$dt \leq \frac{1}{C \times \sqrt{\left(\frac{1}{dx}\right)^2 + \left(\frac{1}{dy}\right)^2 + \left(\frac{1}{dz}\right)^2}}$$
(II.22)

Avec C = vitesse de la lumière dans le vide (~ 3.10⁺⁸ m/s)

Ce critère de convergence est défini dans le cas d'un maillage uniforme. Toutefois, le même critère peut être retenu dans le cas d'un autre type de maillage orthogonal, tel que le maillage non-uniforme par exemple.

Les paragraphes 3)- à 9)- expliquent comment la méthode FDTD a été adaptée à la modélisation des circuits hyperfréquences, et décrivent les principaux outils utilisés. Le calcul des principaux paramètres d'une ligne de transmission micro-ruban sera exposé. Nous décrivons également quelques types d'excitation d'une ligne micro-ruban, les conditions absorbantes de type UPML (Uniaxial Perfectly Matched Layer) et les différents types de maillage utilisés.

Par la suite, le formalisme du champ total/champ diffracté dédié à la génération d'une onde plane sera rappelé. Enfin, pour pouvoir modéliser les éléments localisés linéaires et non linéaires, les équations classiques de la FDTD seront modifiées. Cette partie sera détaillée dans le paragraphe 9)-.





3)- Calcul des caractéristiques électriques d'une ligne de transmission :

Une ligne de transmission hyperfréquence est caractérisée le plus souvent par son impédance caractéristique et ses paramètres de propagation. Ces paramètres sont fonction du substrat utilisé, de la fréquence de travail et des dimensions de la ligne. Dans cette étude, nous nous intéresserons à la ligne micro-ruban, car c'est la plus utilisée dans les circuits hyperfréquences. Considérons une ligne micro-ruban excitée par une source de tension sur l'un des deux accès (Figure 68).



Figure 68: Caractérisation d'une ligne micro-ruban avec la méthode FDTD.

L'autre accès étant adapté par une charge localisé ou par des conditions absorbantes ABC.

Deux plans d'observation P₁ et P₂, espacés d'une distance L, sont placés le long de la ligne et suffisamment loin de la source pour observer le régime établi.

A partir des évolutions temporelles du champ électrique transverse dans les deux plans P₁ et P₂, la constante de propagation γ est calculée par l'équation (II.23).

$$\gamma(\omega) = \frac{1}{y_2 - y_1} \ln\left(\frac{E_z(\omega, y_1)}{E_z(\omega, y_2)}\right) = \frac{1}{L} \ln\left(\frac{E_z(\omega, y_1)}{E_z(\omega, y_1 + L)}\right)$$
(II.23)

$$\gamma(\omega) = \alpha(\omega) + j.\beta(\omega)$$

$$(\omega) = \alpha(\omega) + j.\beta(\omega)$$
(II.24)

Avec γ = constante de propagation ; α = affaiblissement linéique (Np/m) $\beta = déphasage linéique (rad/m); w = fréquence (rad/s).$

Les autres paramètres de propagation de la ligne peuvent être déduits à partir du calcul de la constante de propagation y. La longueur d'onde, la vitesse de propagation et la permittivité effective sont calculées par les équations suivantes :



$$\lambda(\omega) = \frac{2\pi}{\beta(\omega)}, \text{ longueur d'onde}$$
(II.25)

$$\upsilon(\omega) = \lambda(\omega) \times f = \frac{2\pi f}{\beta(\omega)} = \frac{\omega}{\beta(\omega)} , \text{ vitesse de propagation}$$
(II.26)

$$\mathcal{E}_{eff}(\omega) = \left(\frac{c}{\upsilon(\omega)}\right)^2 = \left(\frac{c.\beta(\omega)}{\omega}\right)^2, \text{ permittivité effective}$$
(II.27)

4)- Calcul de l'impédance :

Sur une ligne de transmission hyperfréquence (Figure 46), et une fois que la tension V et le courant I à un point donné seront déterminés, l'impédance est donnée par l'équation suivante :

$$Z(\omega) = \frac{TF(V(t))}{TF(I(t))} = \frac{V(\omega)}{I(\omega)}$$
(II.28)

La méthode FDTD est capable de fournir les champs électrique et magnétique en tout point de la grille et à tout instant. Toutefois, pour calculer l'impédance Z, il faut déterminer la tension et le courant à partir des composantes du champ électromagnétique. Les deux équations (II.29) et (II.30) peuvent être utilisées.

$$V(t) = -\int_{A}^{B} \vec{E} \times \vec{dl}$$
(11.29)
$$I(t) = \oint_{C} \vec{H} \times \vec{dl}$$
(11.30)

Les composantes du champ électrique et du champ magnétique calculées avec la FDTD sont décalées dans le temps et dans l'espace. Pour déterminer avec précision l'impédance de la ligne définie par l'équation (II.28), la tension *V* et le courant *I* doivent être calculés sur le même plan et au même instant. Cela impose une double moyenne spatiotemporelle sur l'une des deux grandeurs *I* ou *V*. La moyenne se fait généralement sur les composantes du champ magnétique.



Figure 69: Calcul du courant et de la tension en régime temporel sur une ligne micro-ruban.

5)- Excitation :

Pour alimenter une ligne de transmission ou tout autre circuit hyperfréquence, il faut appliquer une différence de potentiel variant dans le temps entre deux conducteurs. Dans le cas



d'une ligne micro-ruban, un champ électrique est imposé sur une partie ou sur la totalité de la section au dessous de la ligne comme le montre la Figure 70. Il existe une autre possibilité qui consiste à modéliser une source de tension localisée, éventuellement avec résistance interne, entre la ligne et le plan de masse. Des considérations similaires peuvent être prises pour d'autres types de lignes et avec d'autres technologies.



Figure 70: Excitation d'une ligne micro-ruban.

En fonction du problème à traiter, la tension U(t) peut prendre plusieurs formes possibles.

Pour une caractérisation large bande des circuits linéaires, l'excitation la plus adaptée est la gaussienne. En effet, une gaussienne est limitée dans le temps et son spectre est facilement contrôlable. En appliquant la transformée de Fourier sur la réponse temporelle du système, une caractérisation sur toute une bande de fréquence peut être obtenue. Pour étudier un circuit à un point de fréquence, une excitation sinusoïdale reste suffisante.

6)- Conditions absorbantes UMPL (Uniaxial Perfectly Matched Layer):

La capacité de calcul des machines numériques étant limitée, le maillage FDTD-3D doit être tronqué dans les trois directions. Pour simuler un espace libre infini autour de la structure à étudier et réduire ainsi les réflexions sur les murs, des conditions absorbantes aux limites sont nécessaires. Plusieurs ABC (Absorbing Boundary Conditions) ont été développés dans la littérature et appliquées à la FDTD. Leurs caractéristiques les plus importantes sont: l'efficacité, la complexité numérique et la flexibilité par rapport au type de maillage.

Toutefois, contrairement aux PML (*Perfectly Matched Layer*) où un ensemble d'équations supplémentaires est introduit, le concept UPML est basé sur un milieu maxwellien. Il a été montré que son algorithme de base est stable, efficace et plus facile à mettre en œuvre que les conditions PML.

Le principe de la méthode est basé sur l'introduction d'un matériau anisotrope à pertes. Afin de prévenir les problèmes de désadaptation entre le milieu isotrope et les couches UPML (*figure*





71), et réduire ainsi les réflexions, la conductivité de la couche UPML varie graduellement tout au long de l'axe normal Z suivant l'équation (II.31).

$$\sigma(z) = \frac{\sigma_{max}|z-z_0|^m}{d^m} \tag{II.31}$$

Où Z₀ est l'interface entre les couches UPML et le milieu isotrope, d est la profondeur des couches UPML et m l'ordre de la variation polynomiale de la conductivité.

Les composantes du champ électrique sont ensuite annulées à l'extrémité du maillage par une surface parfaitement conductrice (PEC).

On choisissant de manière optimale les paramètres de l'équation (II.31), les couches UMPL peuvent être correctement adaptées au milieu isotrope de telle sorte que les réflexions soient minimisées. La conductivité optimale est donnée par l'équation (II.32).

$$\sigma_{max}^{opt} = \frac{m+1}{150\pi.dz.\sqrt{\varepsilon_r}} \tag{II.32}$$

Où \mathcal{E}_r est la permittivité relative du milieu à pertes.



Figure 71: Conditions absorbantes UMPL

7)- Excitation par une onde plane : formalisme du champ total/champ diffracté :

Le formalisme du champ total/champ diffracté pour la génération d'une onde plane arbitraire est basé sur la linéarité des équations de Maxwell. En effet, le théorème de superposition permet de décomposer les champs électrique et magnétique comme suit:

$$\left\{\begin{array}{c}
\overrightarrow{E_{tot}} = \overrightarrow{E_{inc}} + \overrightarrow{E_{scat}} \\
\overrightarrow{H_{tot}} = \overrightarrow{H_{inc}} + \overrightarrow{H_{scat}}
\end{array}\right. (II.33)$$

Les composantes Einc et Hinc représentent les champs incidents, ils sont supposés être connus en tout point de l'espace. Les composantes Escat et Hscat représentent les champs diffractés, qui





sont initialement inconnus. Ils résultent de l'interaction de l'onde plane incidente avec l'objet diffractant (circuit rectenna dans ce cas). Les équations classiques de la FDTD l'appliquent de la même manière pour les différentes composantes du champ électromagnétique : le champ incident, le champ diffracté et le champ total.

L'espace FDTD est décomposé en deux régions séparées par une surface virtuelle sur laquelle sont implémentées les conditions de passage d'une région à l'autre. La région 1, qui se trouve à l'intérieur, est appelée région du champ total. Le champ dans cette zone inclut les champs incident et diffracté. La structure à étudier se trouve dans cette région comme le montre la figure 72. La région 2 se trouve à l'extérieur, elle est la région du champ diffracté.

Cela signifie qu'il n'y a pas de champ incident dans cette zone.



Figure 72: Région du champ total et du champ diffracté

L'approche champ total/champ diffracté est très flexible quand à la définition des angles d'incidence et de polarisation. L'implémentation des conditions de passage sur la surface virtuelle séparant les deux régions 1 et 2 est indépendante de la nature de la structure à étudier.

8)- Maillage FDTD :

La précision des résultats FDTD dépend directement de la qualité de la discrétisation spatiale des équations de Maxwell. En effet, plus le maillage est fin plus les résultats sont précis. Toutefois, il n'est pas tout le temps possible de mailler de manière fine partout à cause des limitations de calcul et de mémoire dont disposent les systèmes de calcul numériques. En fonction du circuit à analyser, de ses dimensions et de la précision souhaitée, différents types de maillage peuvent être utilisés. Pour les circuits où les dimensions des différents composants sont du même ordre de grandeurs, le maillage uniforme est le plus approprié.

Pour des problèmes où le besoin de mailler plus finement dans une ou plusieurs volumes particuliers se présente, le sous maillage peut être utilisé. Lorsque les dimensions de la structure varient beaucoup, le maillage non uniforme (figure 73-b) est plus adapté. D'autres types de





maillages ont été développés pour analyser des structures particulières. La figure 73 montre les deux maillages orthogonaux, uniformes et non-uniformes. [23].



gure 73: Maillage FDTD.(a) Uniforme, (b) Non uniforme.

ANNEXE C

Description des outils de simulation utilisés

<u>Advanced Design System (ADS) :</u>



Fi





Le logiciel ADS est développé par Agilent Technologies. Il est dédié à la simulation et à la conception des circuits et des systèmes électroniques RF. Il offre tout un ensemble d'environnements de simulation de types circuit et électromagnétique, dans les domaines temporel et fréquentiel.

Durant ce stage, le logiciel ADS a été utilisé pour simuler une chaine constitué d'un circuit intégré, un Package (interface LLI) et un circuit imprimé (PCB), et de visualiser les électromagnétique en champs électrique et magnétique.

L'outil ADS possède un simulateur Momentum basé sur une technique de discrétisation numérique appelée la méthode des moments (MOM). Cette technique est utilisée pour résoudre les équations électromagnétiques de Maxwell pour les structures planaires intégrés dans un substrat diélectrique multicouche.

4 <u>Electromagnetic Professional (EMPro) :</u>

EMPro 2011 est une plateforme moderne qui a été développée aussi par Agilent Technologies, de conception électromagnétique qui permet de simuler de manière fréquentielle et temporelle tous les types de structures passives : connecteurs, bond-wires, antennes, boitiers et bien plus encore. EMPro combine tous les algorithmes classiques 3DEM: FEM (Méthode des Eléments Finis) et FDTD (méthode des Différences Finies dans le Domaine Temporel) pour résoudre les champs électromagnétiques. Alliant une interface utilisateur flexible permettant une intégration unique de composants 3D dans des circuits ADS, EMPro permet facilement à l'utilisateur d'afficher et de post-traiter des résultats de simulations tels que les champs E et H, les tensions, les courants et les paramètres S.